

高周波V / Fコンバータ

特 長

- 高周波数動作：4MHz FS(最大)
- 優れた直線性：±0.02%(2MHz FS)(標準)
- 高精度5Vリファレンス内蔵
- ディスエーブル端子付
- 低周波数ジッタ

アプリケーション

- 積分形A/Dコンバータ
- プロセス制御
- 電圧絶縁
- 電圧制御発振器
- FMテレメータ

概 要

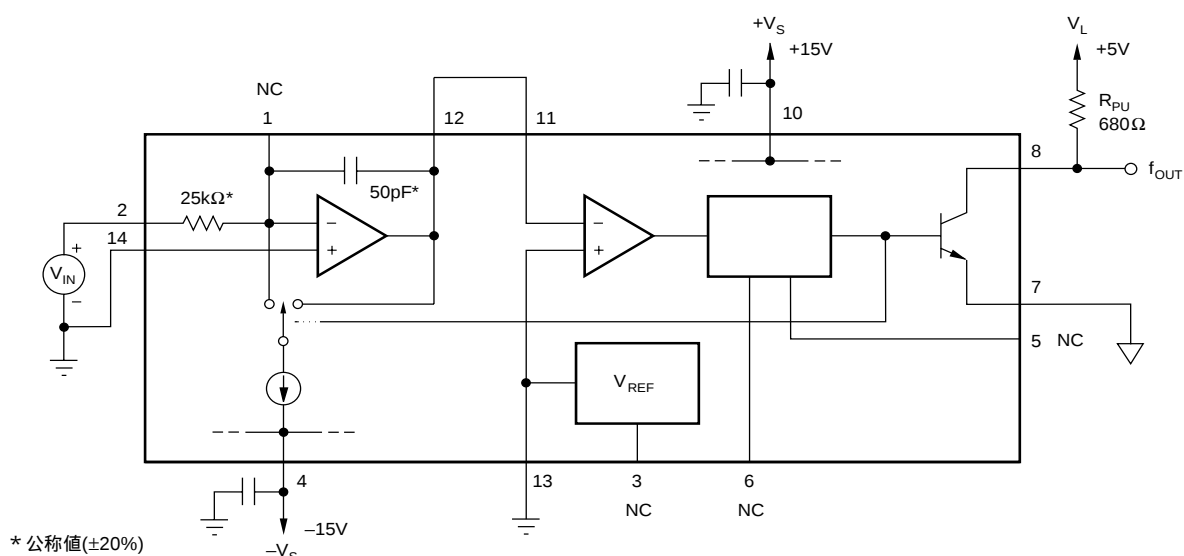
VFC110は、第三世代のVFCで、高周波数動作、高精度5Vリファレンスの内蔵、およびディスエーブル機能の追加など、機能性および性能の改善が図られています。

高精度5Vリファレンスは、VFC伝達関数のオフセットやトランスジューサまたはブリッジの励起に使用することができます。イネーブル・ピンにより、複数のVFC出力を並列接続したり、多重化したり、あるいは単にVFCを停止したりできます。オープン・コレクタの周波数出力は、TTL/CMOSレベル・コンパチブルで、この出力はオプト・カップラやトランスを用いて絶縁することができます。

入力抵抗、ワンショット、および積分用コンデンサを内蔵しているため、アプリケーション回路が簡略化できます。

VFC110は、10V入力において4MHzのフルスケール出力周波数が得られるようにトリミングされています。ほとんどのアプリケーションで外付け部品を使用せずに利用できます。

VFC110はプラスチックおよびセラミックの14ピンDIPに収納されており、工業用およびミリタリー温度範囲のグレードが用意されています。



仕様

特に記述のない限り、T_A=+25 およびV_S=±15Vです。

パラメータ	条件	VFC110BG			VFC110AG/SG/AP			単位
		最小	標準	最大	最小	標準	最大	
V/F変換動作 非直線性 ⁽¹⁾ , f _{FS} = 100kHz f _{FS} = 1MHz f _{FS} = 2MHz f _{FS} = 4MHz ゲイン誤差、f = 1MHz ゲインドリフト、f = 1MHz V _{REF} との相対値 PSRR	C _{OS} = 2.2nF, R _{IN} = 44kΩ C _{OS} = 150pF, R _{IN} = 40kΩ C _{OS} = 56pF, R _{IN} = 34kΩ C _{OS} = (Int), R _{IN} = (Int) C _{OS} = 150pF, R _{IN} = 40kΩ 仕様温度範囲 仕様温度範囲 V _S = ±8V ~ ±18V		0.005 0.01 0.02 1 50 0.05	0.01 0.05 5 50 0.05		0.01 * * 100	0.05 0.1 * 100 0.1	%FS %FS %FS %FS % ppm/°C ppm/°C %/V
入力 フルスケール入力電流 I _{B-} (反転入力) I _{B+} (非反転入力) V _{OS} V _{OS} ドリフト			250 15 250 35	500 60 3		* 20 * *	* 100 3	μA nA nA mV μV/°C
積分器用アンプ出力 出力電圧範囲 出力電流駆動 容量性負荷	R _L = 2kΩ 発振無し	-0.2 5	20 10	+V _S -4	* *	* 10	* 	V mA nF
コンパレータ入力 I _B (入力バイアス電流) トリガ電圧 入力電圧範囲			-5 ±50 -5	 +V _S		* * *	 *	μA mV V
オープンコレクタ出力 V _O 出力 ロー "レベル" I _{LEAKAGE} 立ち下がり時間 立ち上がり遅延時間 セトリングタイム	フルスケール入力ステップの仕様直線性		0.1 25 25	0.4 1 新しい周波数の1パルス+1μs		* * * *	* * 	V μA ns ns
リファレンス電圧 電圧 電圧ドリフト ロードレギュレーション PSRR 電流制限	I _O = 0 ~ 10mA V _S = ±8V ~ ±18V 短絡回路	4.97 15	5.00 2 5 20	5.03 20 10	* 15	* * * *	* 50 * 	V ppm/°C mV mV/V mA
イネーブル入力 V _{HIGH} (f _{OUT} イネーブル) V _{LOW} (f _{OUT} ディスエーブル) I _{HIGH} I _{LOW}	仕様温度範囲 仕様温度範囲	2	0.1 1	0.4	* 	* * *	* 	V V μA μA
電源 電圧、±V _S 電流		±8	±15 13	±18 16	* 	* *	* *	V mA
温度範囲 仕様 AG, BG, AP SG 保存 AG, BG, SG AP		-25 -55 -65 -40		+85 +125 +150 +125	* * *		* * *	°C °C °C °C

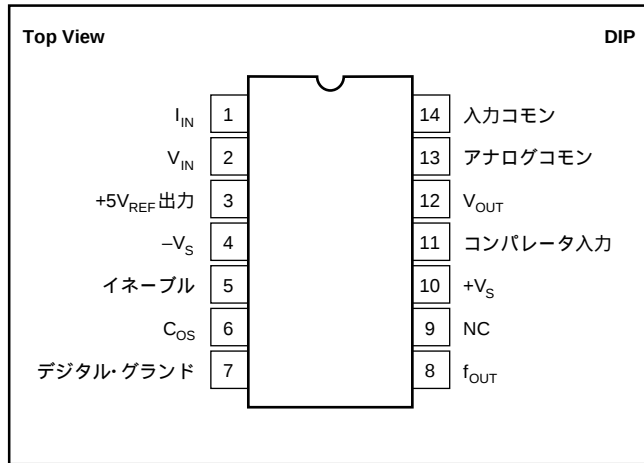
*印仕様はVFC110BGと同一
注：(1)非直線性は1Vから10Vの入力で測定したものです。

ご発注の手引き

モデル	パッケージ	仕様温度範囲
VFC110AG	14ピン・セラミックDIP	-25°C ~ +85°C
VFC110BG	14ピン・セラミックDIP	-25°C ~ +85°C
VFC110SG	14ピン・セラミックDIP	-55°C ~ +125°C
VFC110AP	14ピン・プラスチックDIP	-25°C ~ +85°C

このデータシートに記載されている情報は、信頼し得るものと考えておりますが、不正確な情報や記載漏れ等に関して弊社は責任を負うものではありません。情報の使用について弊社は責任を負えませんので、各ユーザーの責任において御使用下さい。価格や仕様は予告なしに変更される場合がありますのでご了承下さい。ここに記載されているいかなる回路についても工業所有権その他の権利またはその実施権を付与したり承諾したりするものではありません。弊社は弊社製品を生命維持に関する機器またはシステムに使用することを承認しまたは保証するものではありません。

ピン配置



絶対最大定格

電源電圧($+V_S \sim -V_S$)	40V
F_{OUT} シンク電流	50mA
コンパレータ入力電圧	$-5V \sim +V_S$
イネーブル入力	$+V_S \sim -V_S$
積分器の同相モード電圧	$-1.5V \sim +1.5V$
積分器差動入力電圧	$+0.5V \sim -0.5V$
積分器出力(グラウンドへの短絡)	無限
V_{REF} 出力(グラウンドへの短絡)	無限
動作温度範囲	
Gパッケージ	$-55 \sim +125$
Pパッケージ	$-40 \sim +85$
保存温度範囲	
Gパッケージ	$-60 \sim +150$
Pパッケージ	$-40 \sim +125$
リード線温度(10秒間の半田付)	$+300$

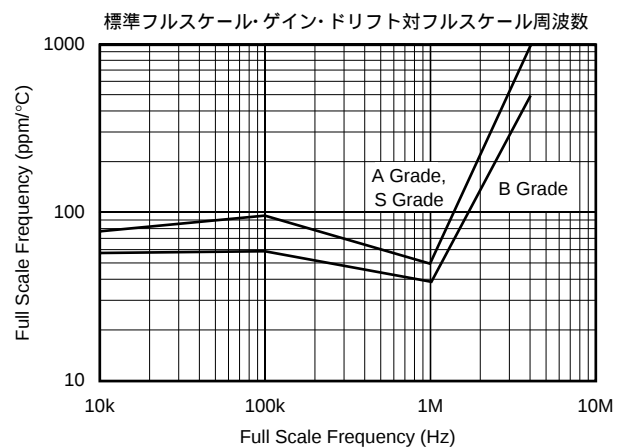
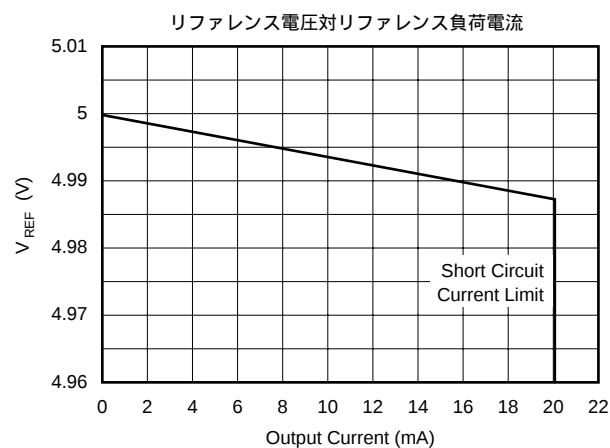
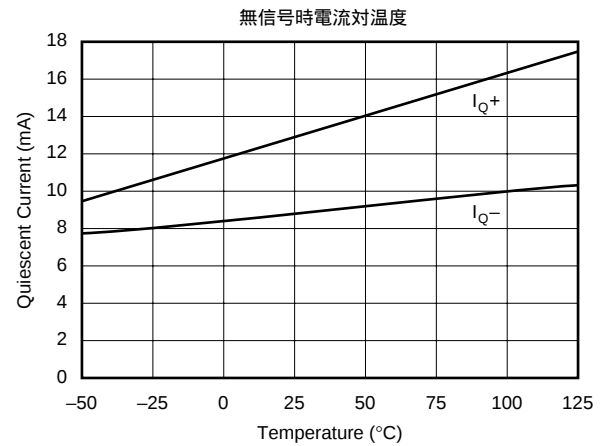
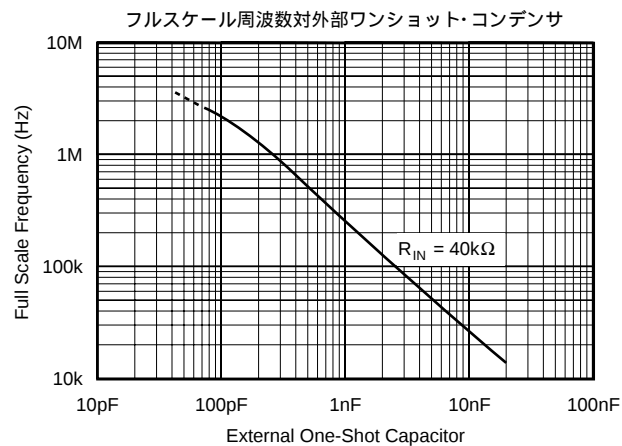
パッケージ情報

モデル	パッケージ	パッケージ 図番号 ⁽¹⁾
VFC110AG	14ピン・セラミックDIP	169
VFC110BG	14ピン・セラミックDIP	169
VFC110SG	14ピン・セラミックDIP	169
VFC110AP	14ピン・プラスチックDIP	010

注：(1)詳細図および寸法表は、データシートの巻末を参照して下さい。

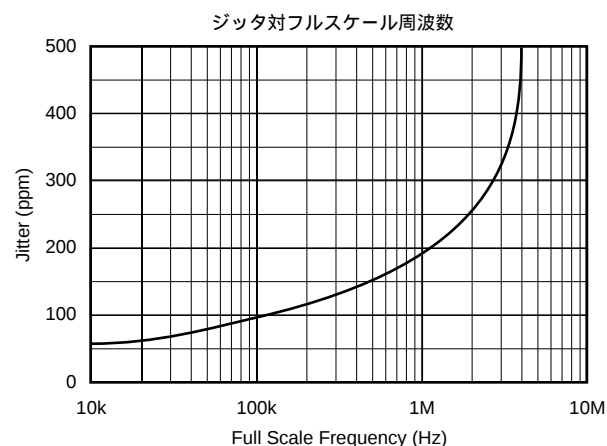
代表的性能曲線

特に記述のない限り、 $T_A = +25$ および $V_S = \pm 15V$ です。

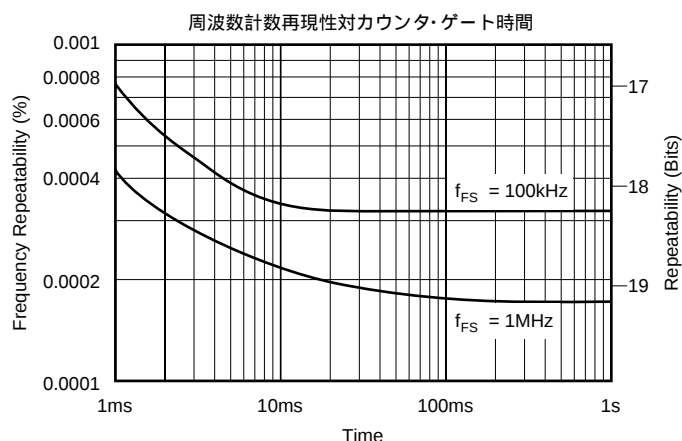


代表的性能曲線

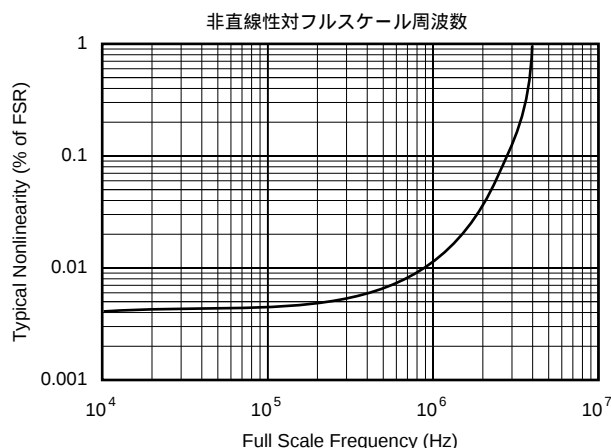
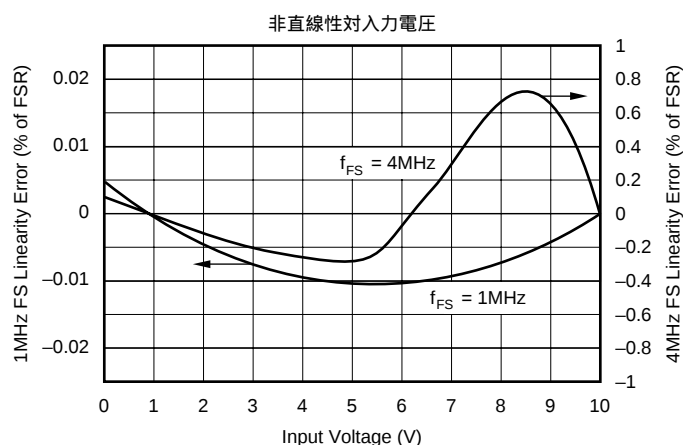
特に記述のない限り、 $T_A=+25$ および $V_S=\pm 15V$ です。



ジッタとは、周期の平均値と周期の分布 1δ の値との比 ($1/f_{OUT}$ 最大)です。



このグラフはVFC110の低周波数での安定性を表わしています。分布100に対する1 δ ポイントの比は、(ここで、各平均周波数は、各ゲート時間ごとに1,000回の測定を行い算出した値)総合平均周波数になります。



動作説明

図1に4MHzフルスケール出力周波数での動作に必要な接続を示します。この動作モードでは、電源バイパス・コンデンサと出力プルアップ抵抗 R_{PU} だけが必要です。0Vから10Vの入力電圧により、0Hzから4MHzの出力周波数が生成されます。内部入力抵抗、ワンショット、および積分用コンデンサで、フルスケール出力周波数を設定します。入力は25k Ω の内部入力抵抗を通して、積分器アンプのサミング・ジャンクションに印加されます。ピン

14(アンプの非反転入力)は、 V_{IN} のマイナス側に直接、接続しなければなりません。積分器アンプの同相モード範囲は、アナログ・グラウンドを基準にして約-1.0Vから+1.0Vまでに制限されています。これにより、非反転入力を V_{IN} のコモンにケルビン接続することができ、グラウンド・ドロップ誤差を容易に吸収できます。 V_{IN} の入力インピーダンスは、入力抵抗に等しく、約25k Ω です。

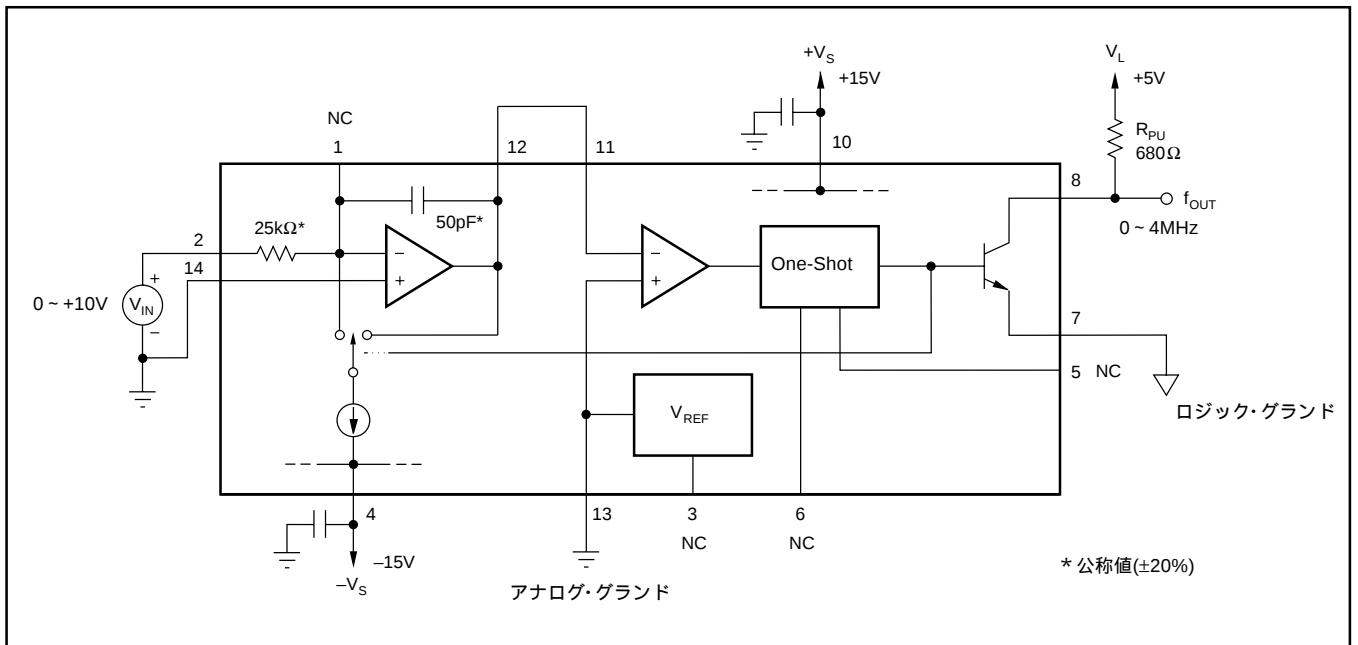


図1．4MHzフルスケール動作

低周波数動作

VFC110は、入力電圧を標準10Vのフルスケール入力より低く制限するだけで、低周波数での動作が可能です。ただし、10VFS入力と最大精度を確保するためには外付け部品が必要です(表参照)。記載されている標準値に対し、多少の調整が必要な場合もあります。内部コンデンサと並列に、積分器およびワンショット用コンデンサを追加します。図2に100kHzのフルスケール出力に必要な接続を示します。ワンショット用コンデンサ C_{OS} は、必ずロジック・グランドに接続しなければなりません。このワンショット接続(ピン6)には短絡保護がなされていないので、グランドへの短絡が発生するとデバイスに損傷を与えるおそれがあります。

積分用コンデンサは、出力周波数に直接に影響を与えませんが、積分器出力の電圧振幅の大きさを決定します。 C_{OS} と同じ値の C_{INT} と使用すると、0Vから約1.5Vの積分器出力振幅が得られます。

フルスケール 周波数、 f_{FS}	外付け部品		
	R_{IN}	C_{OS}	C_{INT}
4MHz	*	*	*
2MHz	34kΩ	56pF	*
1MHz	40kΩ	150pF	*
500kHz	58kΩ	330pF	2nF
100kHz	44kΩ	2.2nF	10nF
50kHz	88kΩ	2.2nF	0.1μF
10kHz	44kΩ	22nF	0.1μF

* 内部部品だけを使用します。
上記の値は、最良の性能を出すため、経験に基づき与えられたフルスケール周波数における動作時の直線性とジッタとのトレードオフを考慮した上で示されています。コンデンサは丸めた抵抗値を基にNPO(温度補正型)セラミック・コンデンサの標準値から選ばれています。 C_{INT} の値がこれより大きいと、直線性は向上しますが、周波数変調雑音も増大します。

表 部品選択表

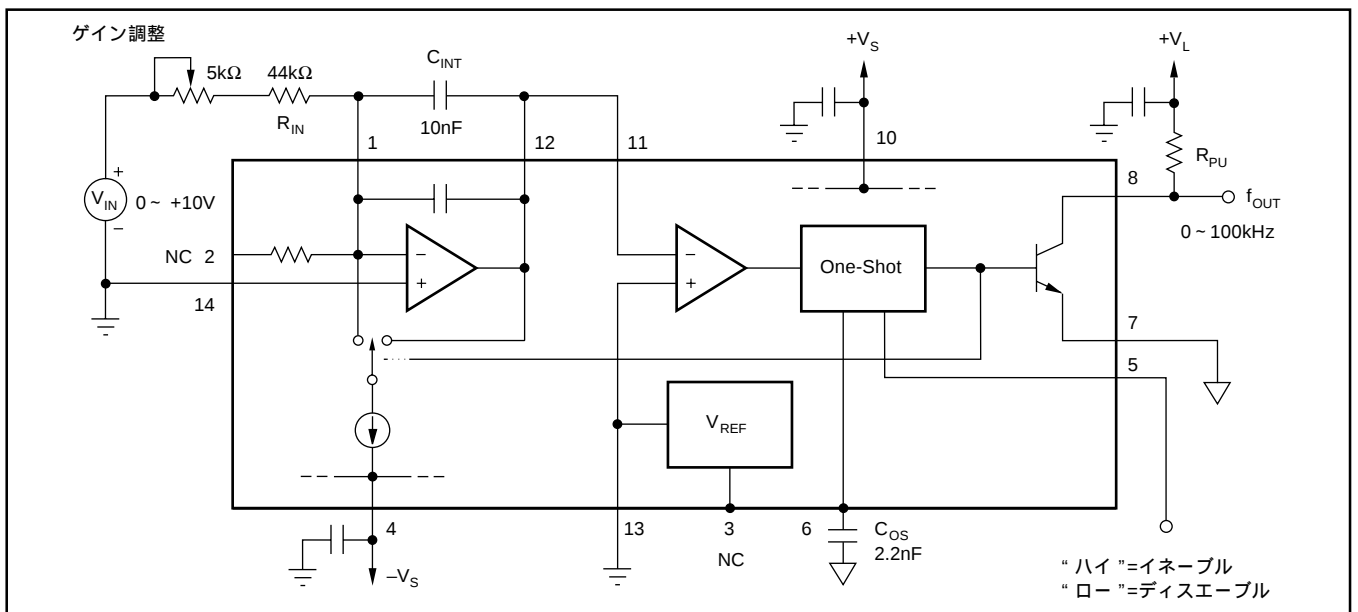


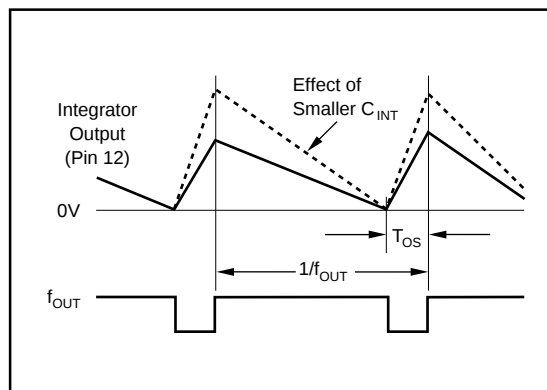
図2．100kHzフルスケール動作

動作原理

VFC110は電荷平衡技術を使用して高い精度を達成しています。この技術の中心となるのは、積分器オペアンプ、帰還容量 C_{INT} 、および入力抵抗 R_{IN} によって形成されるアナログ積分器です。アナログ積分器の出力電圧は、 C_{INT} に蓄えられた電荷量に比例します。入力電圧があると、 V_{IN}/R_{IN} の電流が発生し C_{INT} に流れ込みます。この電流が C_{INT} を充電し、積分器出力電圧が負にランプします。

この積分器出力が0Vまでランプすると、コンパレータがトリップして、ワンショットをトリガします。これにより、ワンショット期間 T_{OS} の間に、積分器入力にリファレンス電流 I_{REF} が結合されます。スイッチされた電流は、ワンショット期間が終了するまで積分器出力を正にランプさせます。このようにして、再びサイクルが始まります。

発振は、入力電流と時間平均されたリセット電流間の電流



(または電荷)が平衡するように制御されます。電源平衡式は次式の通りです。

$$I_{IN} = I_{REF} \cdot \text{Duty-Cycle}$$

$$V_{IN}/R_{IN} = I_{REF} \cdot f_{OUT} \cdot T_{OS}$$

ただし、 T_{OS} はワンショット期間で f_{OUT} は発振周波数です。

部品の選択

外付けの抵抗とコンデンサの種類の選択は重要です。外部入力抵抗とワンショット・コンデンサの温度ドリフトは、出力周波数の温度安定度に影響を与えます。通常、NPOセラミック・コンデンサを使用すれば最もよい結果が得られます。シルパ・マイカ・タイプのものは、わずかにドリフトが大きくなりますが、ほとんどのアプリケーションに使用できます。 R_{IN} には、低温度係数を持つフィルム抵抗を使用しなければなりません。

積分用コンデンサは、 V_{IN} からの電荷を蓄積する「電荷バケット」の役割をもっており、その中の電荷はワンショット期間中に流れ出します。バケットの大きさ(容量値)はそれほど重要ではありませんが、漏れがあってはなりません。容量の漏れや誘電体の吸収作用は、伝達関数の直線性およびオフセットに影響を与えます。0.01 μ F以下の値については、高品質なセラミック・コンデンサを使用できます。これより大きい容量のセラミック・コンデンサを使用する場合は注意を要します。高誘電体定数を有するセラミック・コンデンサは、電圧依存による非直線性を持ち、全体の直線性を劣化させることがあります。大きい容量には、ポリエチレン、ポリカーボネイト、あるいはマイラフィルム・コンデンサが適しています。

プルアップ抵抗

VFC110はオープンコレクタ・トランジスタから周波数を出力します。そのため、 f_{OUT} からロジック電源電圧 $+V_L$ にプルアップ抵抗を接続する必要があります。この出力トランジスタは、ワンショット期間中に導通して、出力をロジック・ローにします。この抵抗を流れる電流は、0.4Vの最大ロジック・ローを保証するために、8mAに制限しなければなりません。プルアップ抵抗に選択する値は、フルスケール周波数および出力ラインの容量によって決まります。 f_{OUT} 上の容量が過剰になると、出力パルス後縁の立ち上がりエッジがなまってしまいます。この影響は、出力電流が最大値の8mAになるようプルアップ抵抗を設定することで最小に抑えることができます。ロジック電源には $+V_S$ までの任意のプラス電圧が使用できます。

イネーブル・ピン

イネーブル・ピンをオープンのままにしておくと、イネーブル入力にはロジックの「ハイ」レベルとしてみなされ、動作を可能にします。あるいは、直接 $+V_S$ に接続しておくこともできます。プルアップ抵抗が内蔵されているため、イネーブル入力にはオープン・コレクタのロジック信号で駆動することもできます。

イネーブル入力をロジック・ローにすると、出力パルスがなくなります。これはワンショット回路の信号経路を中断することによって行われます。ディスエーブルになっている間でも、回路はすべて動作状態のままであり、無信号時電流も変わりません。ディスエーブル状態の間は、リセット電流パルスが発生しないため、入力にプラス電圧があれば積分器オペアンプは負の方向にランプし、約-0.7Vのマイナス出力振幅の最低点で飽和します。

イネーブル入力にロジック「ハイ」($+2V$ 以上)があると、リセット電流サイクルが開始されます(f_{OUT} が「ロー」になる)。積分器は正の方向にランプし、通常の動作状態になります。出力周波数が安定するまでに要する時間は、最終的な出力周波数の1サイクル+1msにほぼ等しくなります。

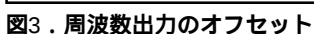
イネーブル入力を使用すれば、複数のVFC出力を1本の出力ラインに接続することができます。ディスエーブルになっているVFCはどれも高い出力インピーダンスを持っているため、1つのアクティブなVFCだけが出力ライン上で送信を行うことができます。ディスエーブル状態のVFCは発振していないため、動作中のVFCに妨害を与えたり「ロック」することはありません。VFCが近くのVFCの周波数か、その倍数近傍で動作しているときにロックが発生します。2つのVFCがカップリングを起こすと、同一周波数またはその倍数においてロックが発生することがあります。したがって、ロックを外すには、入力電圧を少しだけ変化させる必要があります。不要なVFCをディスエーブルにしておけば、ロックは発生しません。

V_{REF} 出力は、伝達関数をオフセットしたり、センサを励起するのに便利です。図3に V_{REF} を使用してVFC110の伝達関数をオフセットすることにより、バイポーラ入力電圧範囲を実現している様子を示します。低雑音で、しかも優れた温度ドリフトを実現するために、サブ・サーフェース・ツェナ・リファレンス回路を使用しています。出力電流を10mAに規定し、約20mAで電流制限を行っています。 V_{REF} の負荷が大き過ぎたり、負荷が変動すると、内部で発生する熱により周波数安定度が低下します。

また、周波数はVFCの出力の1サイクルまたは複数サイクルの周期を正確に計測することによっても測定できます。周波数は測定した周期に反比例するため、測定後に周波数の計算が必要です。この測定手法により、短い変換時間で高い測定精度が達成できます。高性能実験用周波数カウンタのほとんどが、この方法を採用しています。この手法では、通常0V入力でも有限の周波数出力が得られるよう伝達関数のオフセットが必要です。伝達関数のオフセットを行わないと、出力周期(したがって、変換時間)が無限近くなってしまいます。

周波数雑音(出力周波数のランダムな微小変動)は、高速周波数測定手法における有効分解能を制限します。長い測定時間では、周波数雑音の平均を行って、有効最大分解能を達成します。VFC110は周波数雑音を最小にするように設計されており、短い測定時間でも有効分解能を改善することができます。代表的性能曲線「周波数計数再現性対カウンタ・ゲート時間」は、カウンタ・ゲート時間を変化させたときの雑音の影響を表わしています。この表は標準偏差(1 σ)計数変化(FS計数の百分率として)に対するカウンタ・ゲート時間を表わしています。

このF/Vコンバータは、周波数入力の下がりエッジごとにトリガされる基準電流パルスを平均化(フィルタリング)を行いながら動作しています。入力と同じ周波数の電圧リップルが出力電圧に現われます。このリップル電圧の大きさは、積分器コンデンサに反比例します。大きな容量のコンデンサを使用すれば、このリップルをいくらでも小さくすることができますが、セトリング時間が犠牲になってしまいます。セトリングの動きを決めるのは、 C_{INT} と R_{IN} のRC時定数です。電圧出力にローパス・フィルタを追加することにより、出力リップルとセトリング時間との間で最善の妥協が得られます。



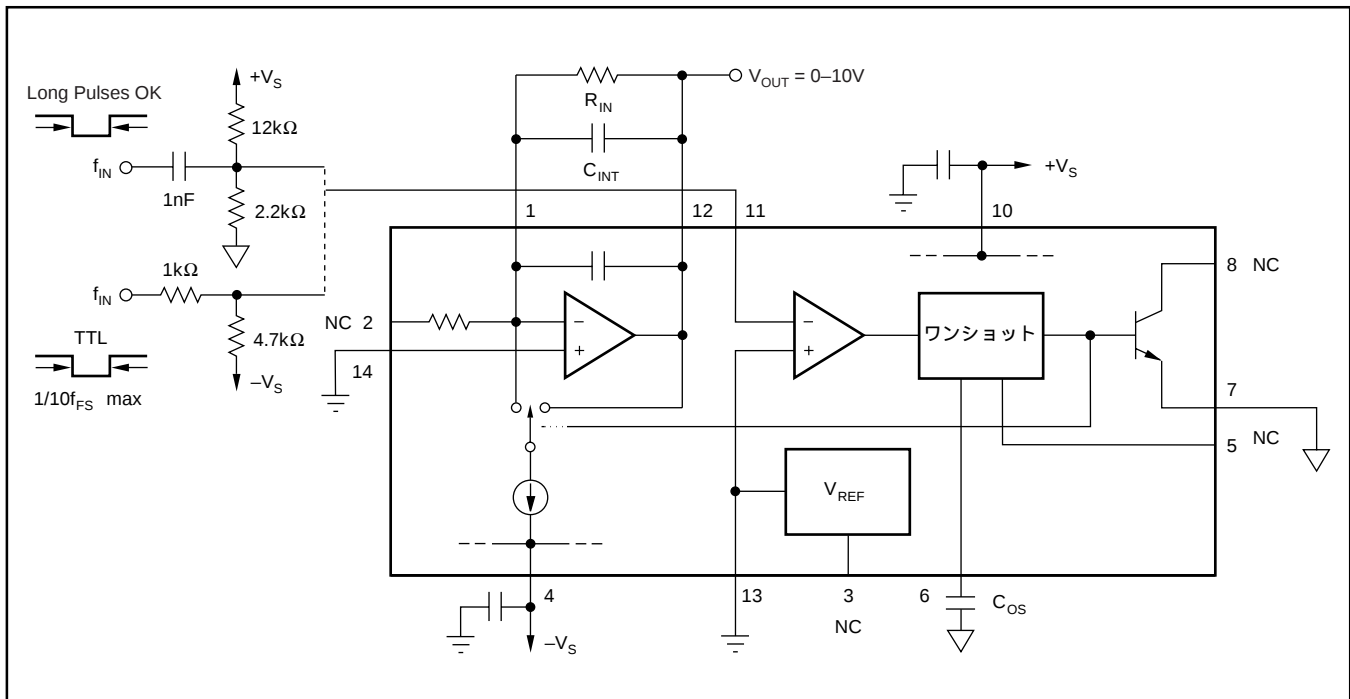
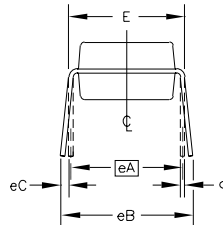
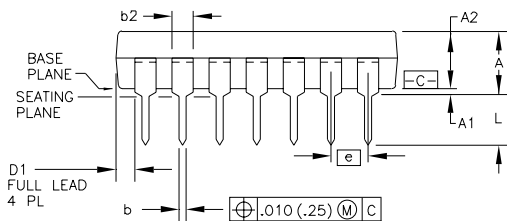
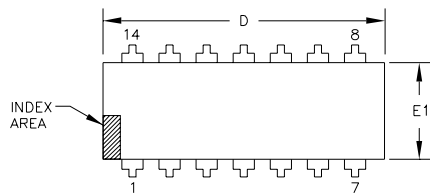


図4．周波数/電圧変換

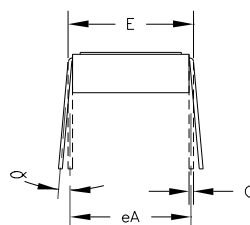
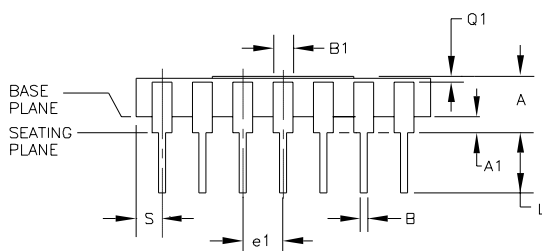
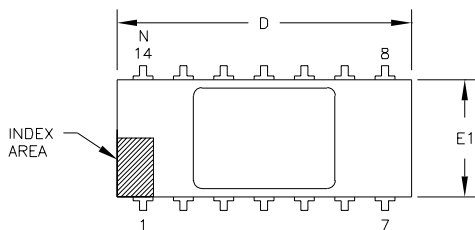
外観

パッケージ番号010 - 14ピン・プラスチック・シングル幅DIP



	INCHES		MILLIMETERS	
DIM	MIN	MAX	MIN	MAX
A	—	.210	—	5.33
A1	.015	—	0.38	—
A2	.115	.195	2.92	4.95
b	.014	.022	0.36	0.56
b1	.045	.070	1.14	1.78
c	.008	.014	0.20	0.36
D	.735	.775	18.67	19.69
D1	.005	—	0.13	—
E	.300	.325	7.62	8.26
E1	.240	.280	6.10	7.11
e	.100 BASIC	—	2.54 BASIC	—
eA	.300 BASIC	—	7.63 BASIC	—
eB	—	.430	—	10.92
eC	.000	.060	0.00	1.52
L	.115	.150	2.92	3.81
N	14		14	

パッケージ番号169 - 14ピン・ハーメチックDIP



	INCHES		MILLIMETERS	
DIM	MIN	MAX	MIN	MAX
A	.105	.175	2.67	4.45
A1	.025	.055	0.64	1.40
B	.015	.021	0.38	0.53
B1	.038	.060	0.97	1.52
C	.008	.012	0.20	0.30
D	.690	.770	17.53	19.56
E	.290	.325	7.37	8.26
E1	.280	.310	7.11	7.87
e1	.100 TYP	—	2.54 TYP	—
eA	.300 TYP	—	7.62 TYP	—
L	.125	.175	3.18	4.45
N	14		14	
Q1	.010	—	0.25	—
S	.030	.095	0.76	2.41
∞	0°	15°	0°	15°