



## 高電圧FET入力オペアンプ

### 特長

- 広い電源電圧範囲：±10V～±45V
- 高スルーレート：15V/μs
- 低入力バイアス電流：10pA
- 標準ピンアウトのTO-99、DIP、および表面実装パッケージ

### アプリケーション

- 試験装置
- 高電圧レギュレータ
- パワー・アンプ
- データ・アキュイジション
- シグナル・コンディショニング
- オーディオ
- 圧電ドライバ

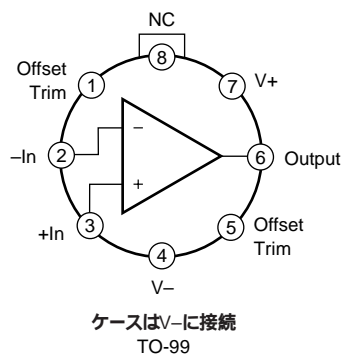
### 概要

OPA445は、±45Vまでの電源と15mAの出力電流で動作可能なモノリシック・オペアンプです。高い出力電圧または大きな同相モード電圧スイングを必要とするさまざまなアプリケーションに利用できます。

OPA445は高いスルーレートによって広い電力帯域幅応答を提供します。これは、多くの高電圧アプリケーションで要求される性能です。FET入力回路により、高インピーダンスの帰還回路を使用できるため、出力負荷の影響を最

小限にできます。入力回路はレーザ・トリムされ、入力オフセット電圧およびドリフトを低減しています。

OPA445は、標準ピンアウトのTO-99パッケージで提供されます。OPA445は、-25 から+85 の温度範囲で仕様が完全に規定され、-55 から+125 の温度範囲で動作可能です。設計解析用にSPICEマクロモデルが用意されています。



# 仕様

特に記述のない限り、 $T_A = +25$ 、 $V_S = \pm 40V$ 、 $R_L = 5k\Omega$ です。

太字は、仕様温度範囲( $T_A = -25 \sim +85$ )内で適用される制限値です。 $V_S = \pm 40V$ です。

パラメータ	条件	OPA445BM			単位
		最小	標準	最大	
<b>オフセット電圧</b> 入力オフセット電圧 対温度 対電源	$V_{OS}$ $V_{OS}/dT$ PSRR $V_{CM} = 0$ 、 $I_O = 0$ $T_A = -25 \sim +85$ $V_S = \pm 10V \sim \pm 45V$		$\pm 1$ <b><math>\pm 10</math></b> 4	$\pm 3$ 100	mV $\mu V/$ $\mu V/V$
<b>入力バイアス電流<sup>(1)</sup></b> 入力バイアス電流 仕様温度範囲内 入力オフセット電流 仕様温度範囲内	$I_B$ $V_{CM} = 0V$ $I_{OS}$ $V_{CM} = 0V$		$\pm 10$ $\pm 4$	$\pm 50$ <b><math>\pm 10</math></b> $\pm 20$ <b><math>\pm 5</math></b>	pA nA pA nA
<b>雑音</b> 入力電圧雑音密度、 $f = 1kHz$ 電流雑音密度、 $f = 1kHz$	$e_n$ $i_n$		15 6		$nV/\sqrt{Hz}$ $fA/\sqrt{Hz}$
<b>入力電圧範囲</b> 同相モード電圧範囲 同相モード除去 仕様温度範囲内	$V_{CM}$ CMRR $V_S = \pm 40V$ $V_{CM} = -35V \sim +35V$	(V-) +5 80 <b>80</b>	95	(V+) -5	V dB dB
<b>入力インピーダンス</b> 差動 同相モード			$10^{13}    1$ $10^{14}    3$		$\Omega    pF$ $\Omega    pF$
<b>開ループ電圧ゲイン、DC</b> 開ループ電圧ゲイン 仕様温度範囲内	$A_{OL}$ $V_O = -35V \sim +35V$	100 <b>97</b>	110		dB dB
<b>周波数応答</b> ゲイン帯域幅積 スルーレート フルパワー帯域幅 立ち上がり時間 オーバーシュート 全高調波歪 + 雑音	GBW SR THD + N $V_O = 70Vp-p$ $V_O = 70Vp-p$ $V_O = \pm 200mV$ $G = +1$ 、 $Z_L = 5k\Omega    50pF$ $f = 1kHz$ 、 $V_O = 3.5Vrms$ 、 $G = 1$ $f = 1kHz$ 、 $V_O = 10Vrms$ 、 $G = 1$	5 23	2 15 70 100 35 0.0002 0.00008		MHz $V/\mu s$ kHz ns % % %
<b>出力</b> 電圧出力 仕様温度範囲内 電流出力 出力抵抗、開ループ 短絡電流 容量性負荷ドライブ	$V_O$ $I_O$ $R_O$ $I_{SC}$ $C_{LOAD}$ $V_O = \pm 28V$ dc	(V-) +5 <b>(V-) +5</b> $\pm 15$	220 $\pm 26$ 代表的曲線を参照 <sup>(2)</sup>	(V+) -5 <b>(V+) -5</b>	V V mA $\Omega$ mA
<b>電源</b> 仕様動作範囲 動作電圧範囲 無信号時電流	$V_S$ $I_Q$ $I_O = 0$	$\pm 10$	$\pm 40$ $\pm 4.2$	$\pm 45$ $\pm 4.7$	V V mA
<b>温度範囲</b> 仕様範囲 動作範囲 保存範囲 熱抵抗	$\theta_{JA}$	-25 -55 -65		+85 +125 +125	$^{\circ}C$ $^{\circ}C$ $^{\circ}C$ /W

注：(1)  $T_J = +25$  での高速テスト。(2) 代表的性能曲線「J」の「小信号オーバーシュート対負荷容量」を参照してください。

このデータシートに記載されている情報は、信頼し得るものと考えておりますが、不正確な情報や記載漏れ等に関して弊社は責任を負うものではありません。情報の使用について弊社は責任を負えませんので、各ユーザーの責任において御使用下さい。価格や仕様は予告なしに変更される場合がありますのでご了承下さい。ここに記載されているいかなる回路についても工業所有権その他の権利またはその実施権を付与したり承諾したりするものではありません。弊社は弊社製品を生命維持に関する機器またはシステムに使用することを承認しまたは保証するものではありません。

## 絶対最大定格<sup>(1)</sup>

電源電圧 .....	±50V
差動入力電圧 .....	±80V
入力電圧範囲 .....	$ \pm V_S  - 3V$
保存温度範囲 .....	-65 ~ +150
動作温度範囲 .....	-55 ~ +125
リード温度(10秒間の半田付け) .....	+300
出力短絡、対グランド( $T_J < +125$ ) .....	連続
接合部温度 .....	175

注:(1)絶対最大定格を越えるストレスは、デバイスに永久的な損傷を与えます。絶対最大定格で長時間動作させると、デバイスの信頼性が低下します。



## 静電気放電対策

この集積回路は静電気によって損傷を受ける場合があります。すべての集積回路の取り扱いには十分な注意を払ってください。適切な取り扱いや正しい設置手順の実行を怠った場合、損傷を与えるおそれがあります。

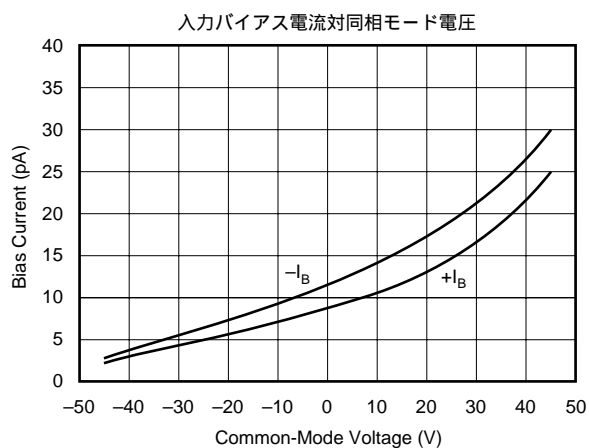
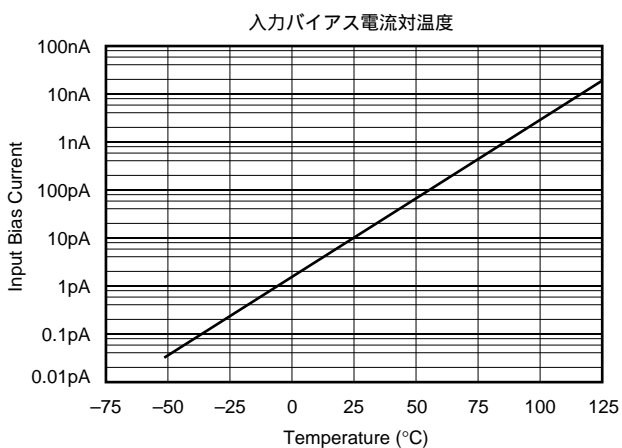
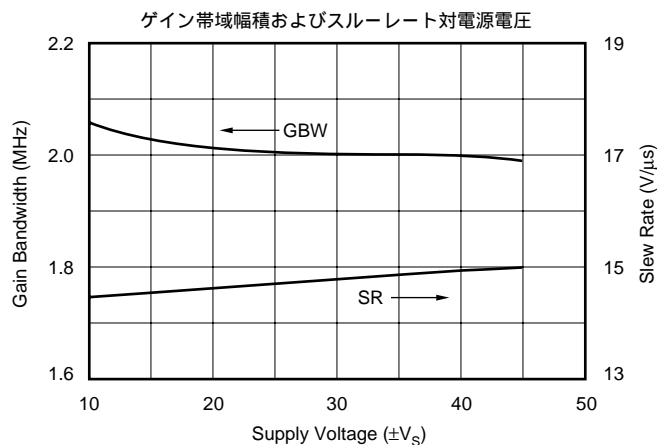
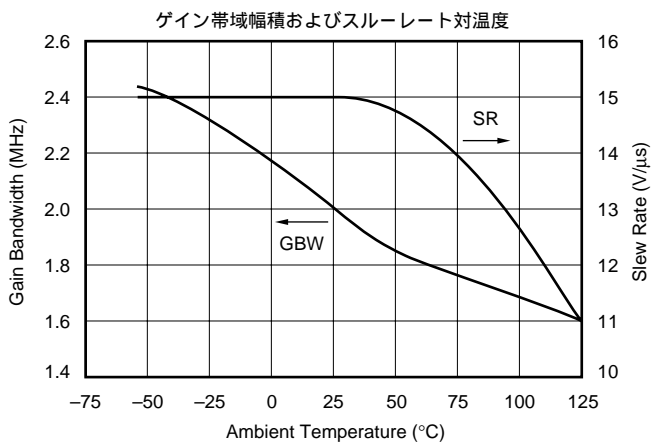
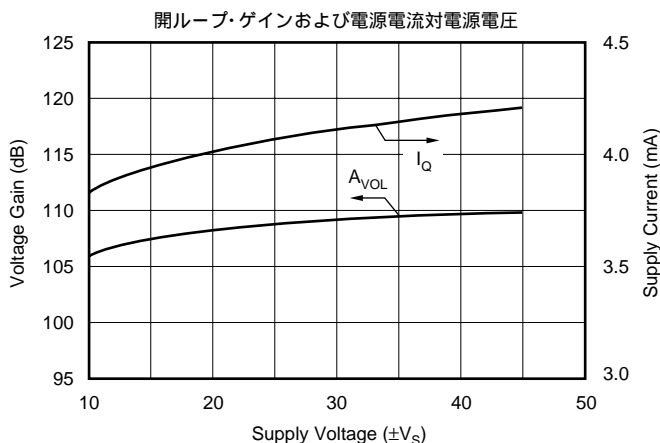
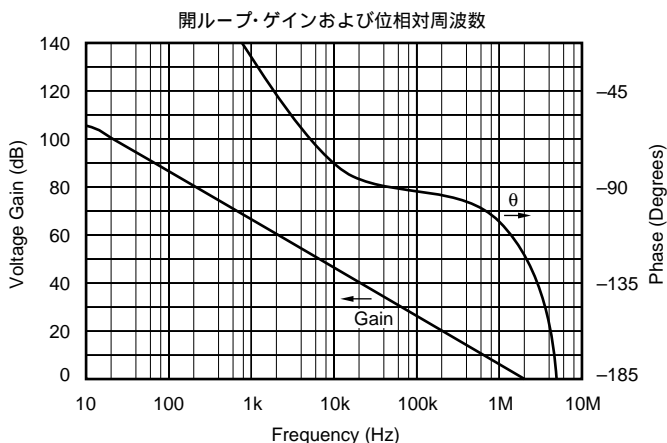
静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

## パッケージ情報/ご発注の手引き

モデル	パッケージ	パッケージ図番号	仕様温度範囲	パッケージ・マーキング	発注番号	供給時の状態
OPA445BM	8ピンTO-99	001	-25 ~ +85	OPA445BM	OPA445BM	マガジン

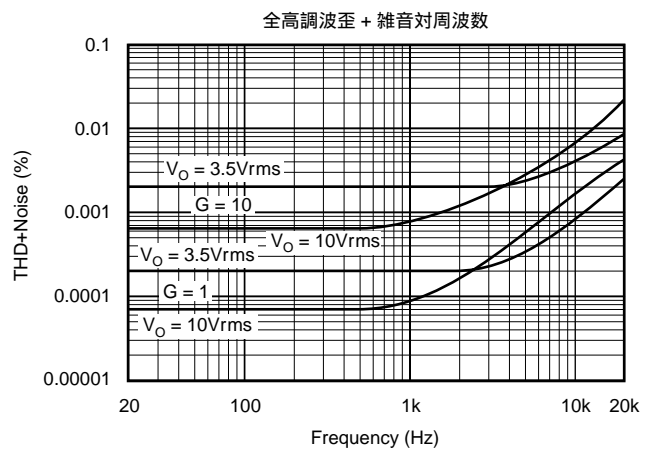
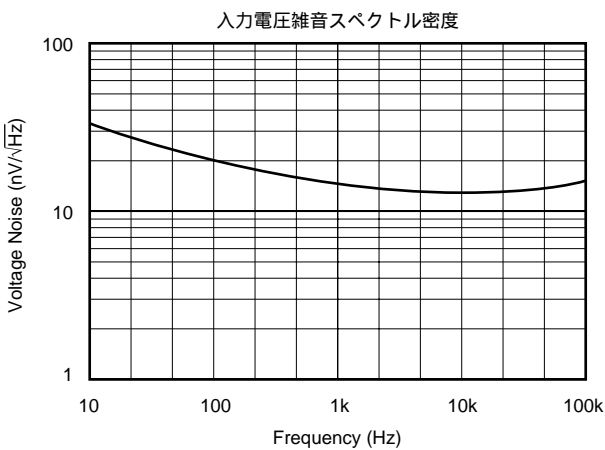
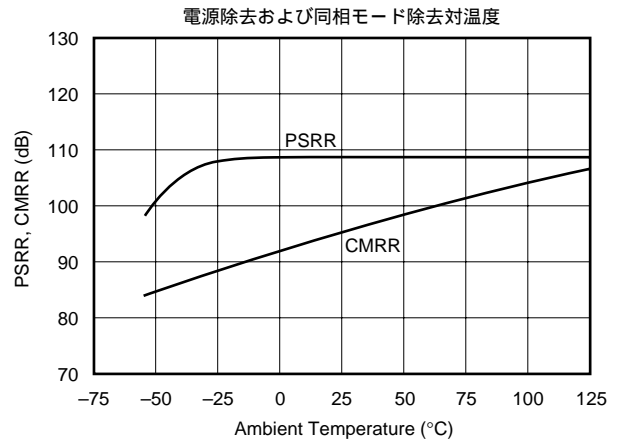
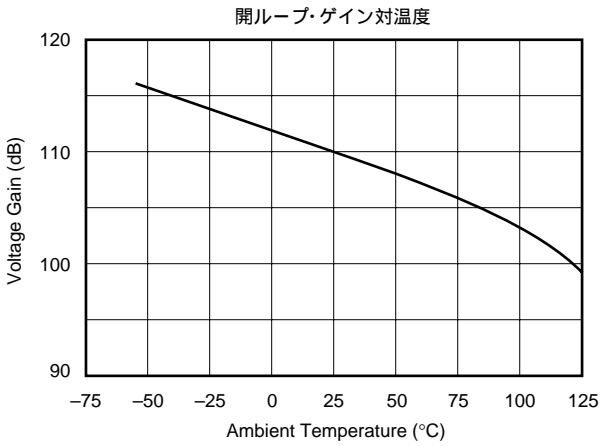
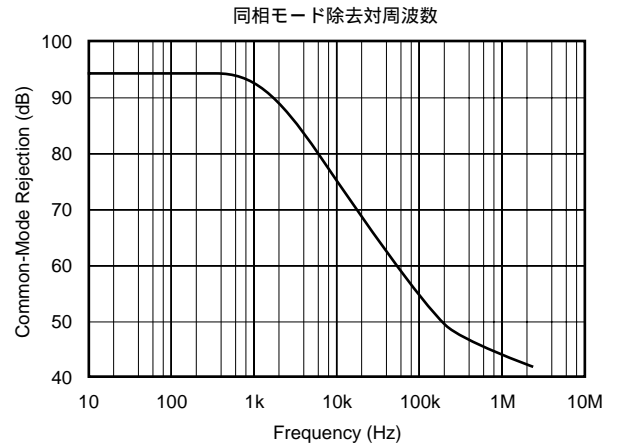
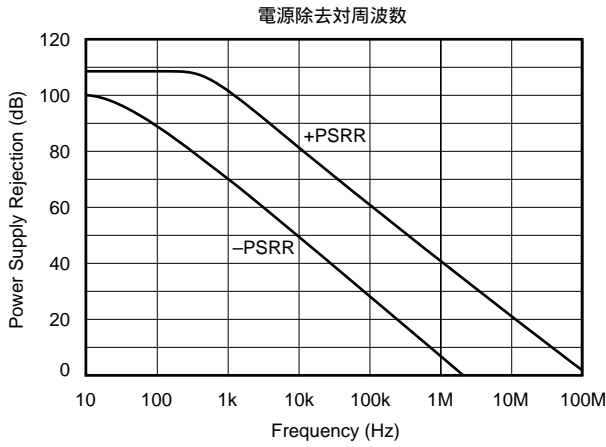
# 代表的性能曲線

特に記述のない限り、 $T_A = +25$ 、 $V_S = \pm 40V$ です。



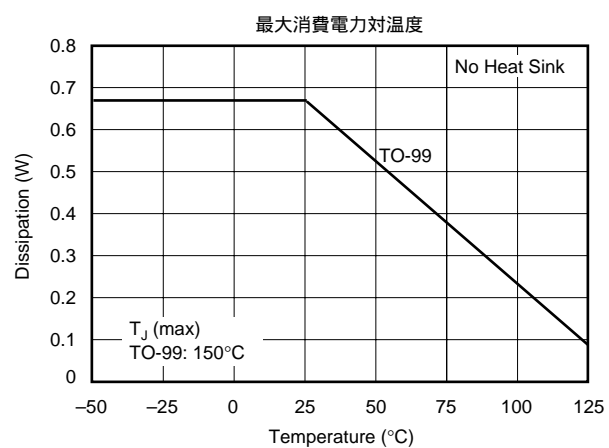
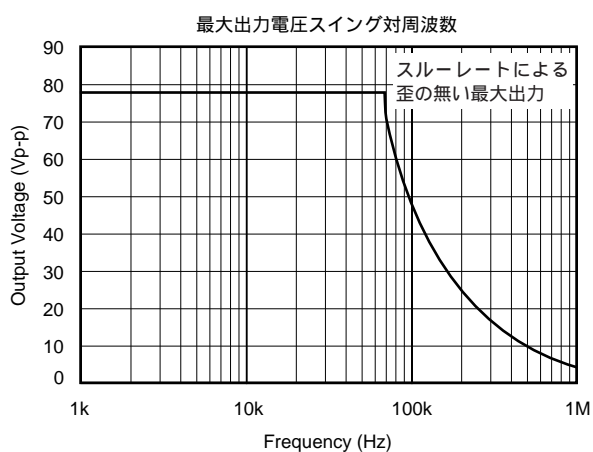
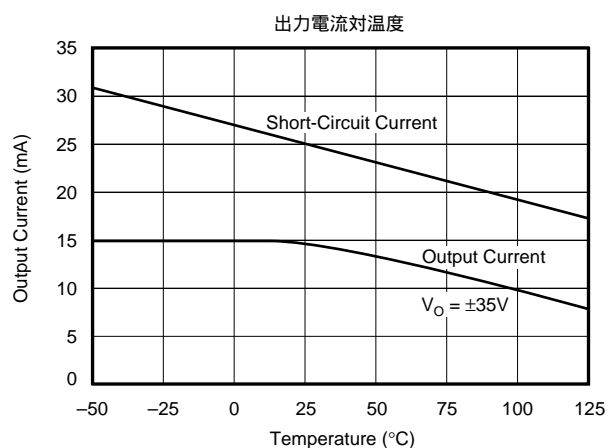
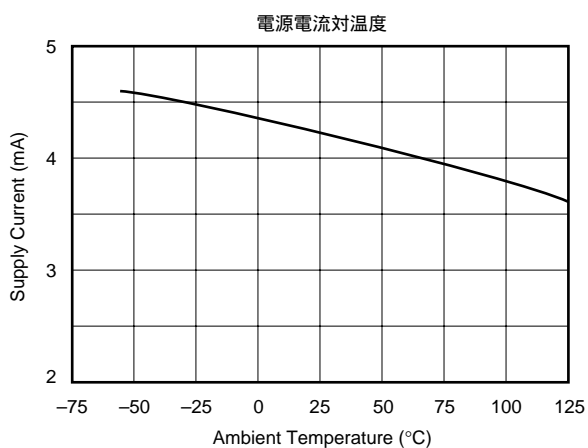
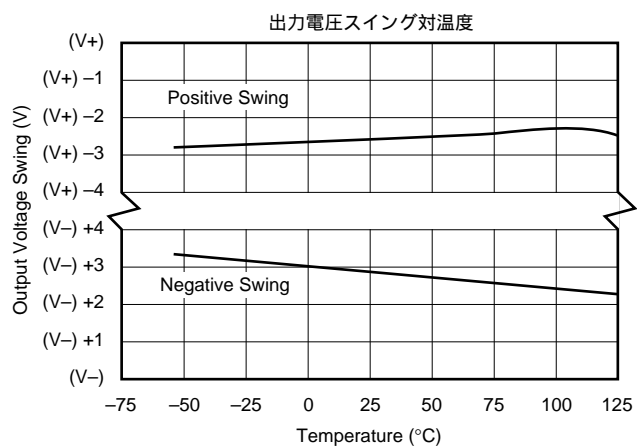
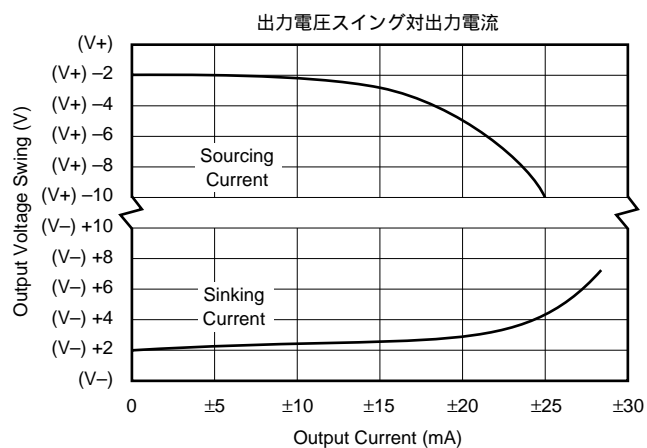
# 代表的性能曲線

特に記述のない限り、 $T_A = +25$ 、 $V_S = \pm 40V$ です。



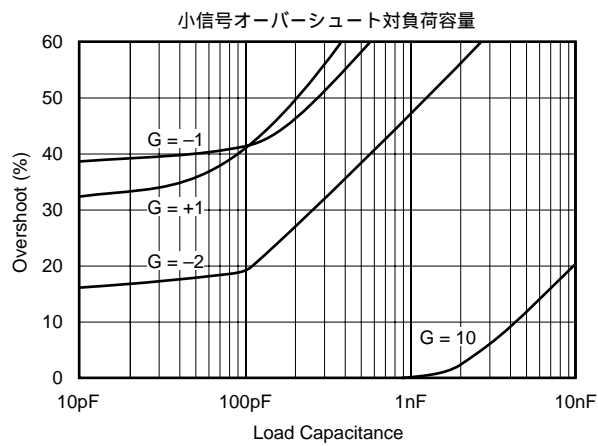
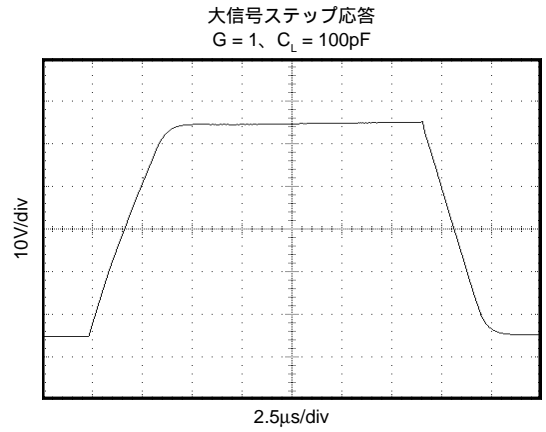
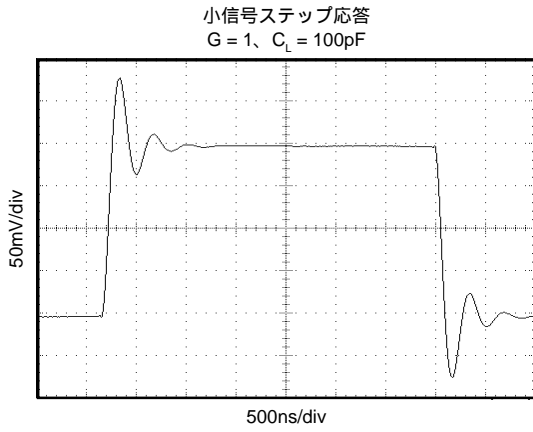
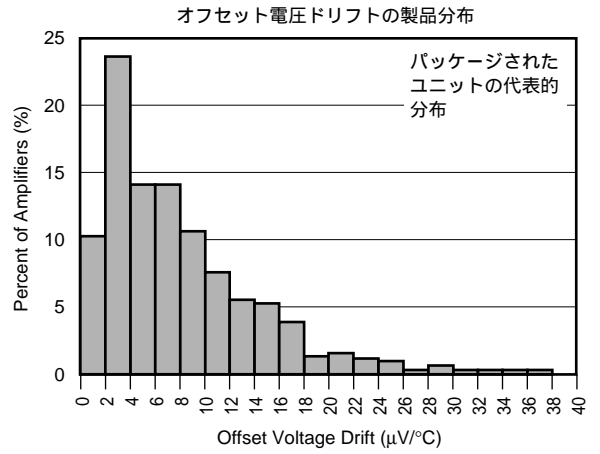
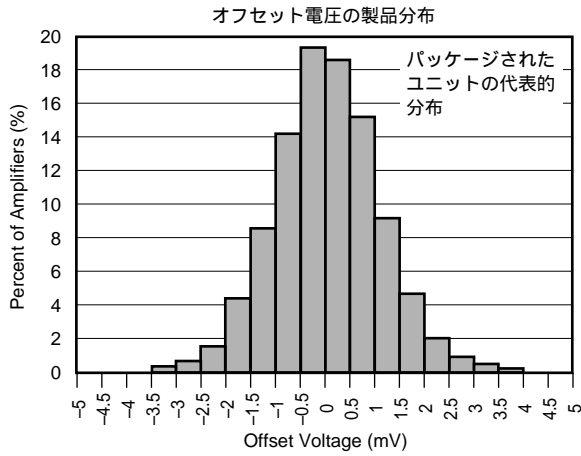
# 代表的性能曲線

特に記述のない限り、 $T_A = +25$ 、 $V_S = \pm 40V$ です。



# 代表的性能曲線

特に記述のない限り、 $T_A = +25$ 、 $V_S = \pm 40V$ です。



# 使用上の注意

図1に、OPA445を基本的な非反転アンプとして接続した例を示します。OPA445は、ほとんどすべてのオペアンプ構成で使用できます。

電源ピンは、0.1μF以上のコンデンサをピンに近接させて配置することにより、バイパスする必要があります。使用する電源電圧に対して適切な定格のコンデンサを使用してください。

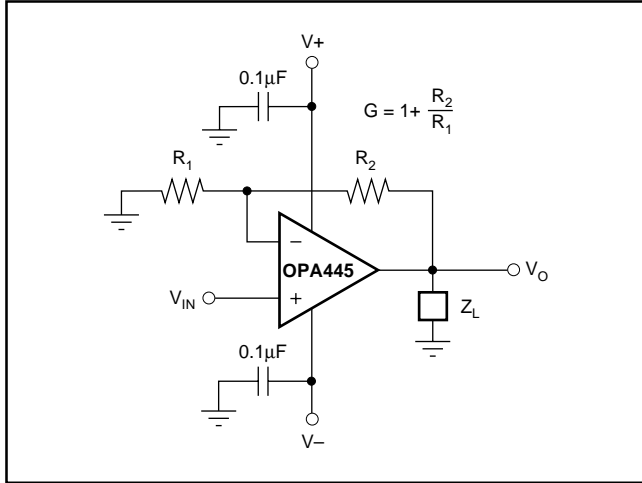


図1. オフセット電圧の調整

## 電源

OPA445は、±45Vまたは全体で90Vの電源で優れた性能を発揮することができます。ほとんどの特性は動作電圧範囲の全体にわたって一定です。動作電圧によって大きく変化するパラメータについては、代表的性能曲線で示しています。

アプリケーションによっては、正と負の出力電圧スイングを等しくする必要がない場合もあります。つまり、正負の電源電圧が異なってもかまいません。OPA445は、電源間が20Vから90Vまでの範囲で動作可能です。たとえば、正電源を80Vに設定して負電源を-10Vに設定したり、その逆も可能です。

## オフセット電圧の調整

OPA445のピン1とピン5はオフセット電圧調整用の接続端子です。図2のようにポテンショメータを接続して、オフセット電圧を調整できます。この調整は、オペアンプのオフセット調整のみ使用し、システムのオフセットや信号源によるオフセットの調整には使用しないでください。システムのオフセット調整に使用すると、オペアンプのオフセット電圧ドリフト性能が劣化する可能性があります。ドリフトの変化を厳密に予測することはできませんが、影響は通常わずかです。

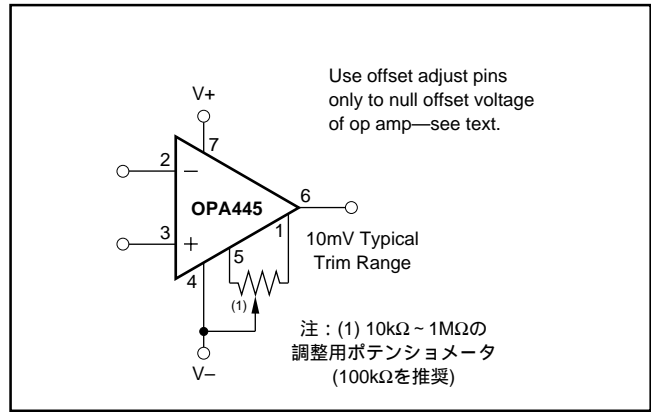


図2. オフセット電圧の調整

## 安全動作領域

出力トランジスタへのストレスは、出力電流と、導通出力トランジスタの両端の出力電圧( $V_s - V_o$ )によって決まります。出力トランジスタによって消費される電力は、出力電流と、導通出力トランジスタの両端の出力電圧( $V_s - V_o$ )の積になります。安全動作領域(SOA曲線、図3、4、5)は、許容される電圧と電流の範囲を示すものです。ここに示される曲線は、ヒートシンクのない基板に半田付けされたデバイスの場合です。プリント基板のパターン領域を広げた場合、またはヒートシンクを使用した場合(TO-99パッケージ)は、熱抵抗( $\theta$ )が大きく低下し、特定の出力電圧に対する出力電流が増加します(「ヒートシンク」の項を参照)。

$V_s - V_o$ が増加すると、安全出力電流が低下します。出力短絡は、SOAに関して非常に厳しい条件となります。対グラウンドの短絡が発生すると、導通トランジスタに全体の電源電圧( $V+$ または $V-$ )が印加され、25mAの出力電流(標準値)が流れます。この結果、±40Vの電源の場合、内部消費電力は1Wになります。これは最大定格を超えており、推奨されません。このような領域での動作がどうしても必要な場合は、ヒートシンクを設けてください。SOAの詳細については、アプリケーションノート(ANJ-1031)をご覧ください。

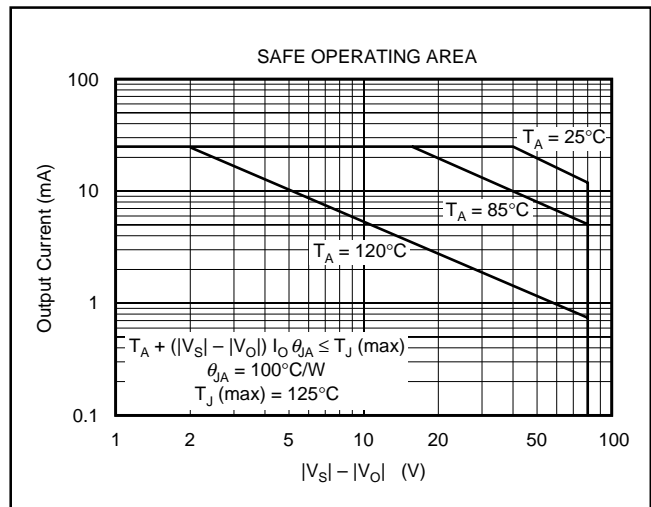


図3. 8ピンDIPの安全動作領域



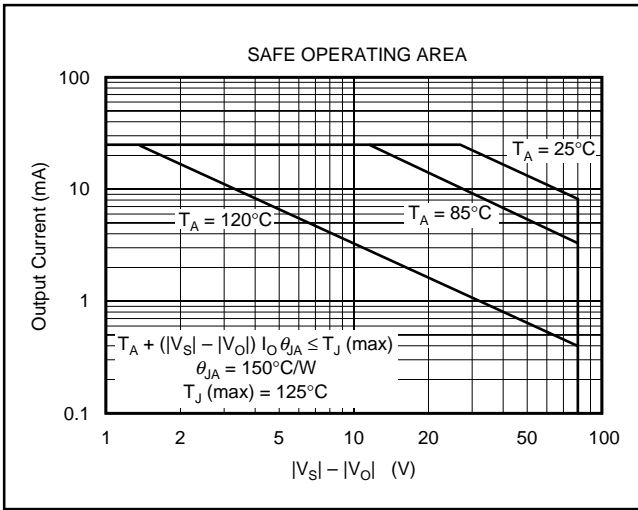


図4. 8ピンSOPの安全動作領域

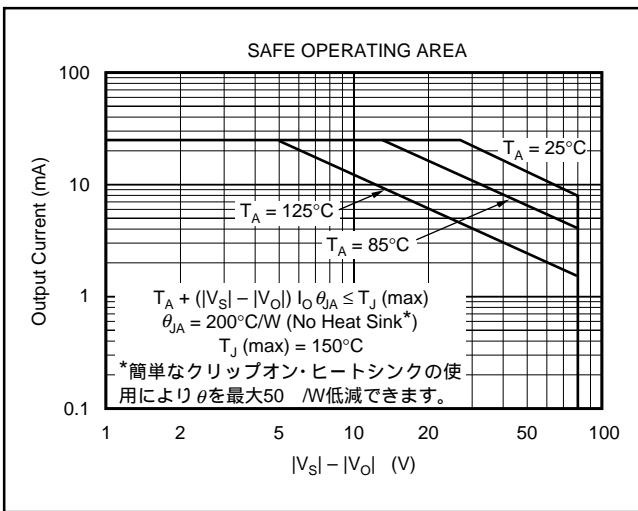


図5. TO-99の安全動作領域

### 消費電力

消費電力は、電源、信号、負荷の各条件によって決まります。DC信号の場合、消費電力は出力電流と導通出力トランジスタの両端の電圧の積、すなわち  $P_D = I_O (V_S - V_O)$  となります。消費電力を最小限に抑えるには、必要な出力電圧スイングが得られる最も低い電源電圧を使用します。

抵抗性負荷の場合、消費電力が最大になるのはDC出力電圧が電源電圧の1/2に等しいときです。AC信号での消費電力はDC信号の場合よりも低くなります。アプリケーションノート(ANJ-1031)に、通常と異なる負荷や信号に対する消費電力の計算・測定方法が示されています。

OPA445は、15mA以上の出力電流を供給できます。これは、±15Vの電源で動作する標準的なオペアンプでは問題ありません。しかし、電源電圧が高い場合は、オペアンプの内部消費電力が非常に大きくなる場合があります。単一電源(または不平衡電源)で動作する場合は、導通出力トランジスタの両端に大きな電圧が印加されるため、消費電力がさらに大きくなります。消費電力の大きなアプリケーションでは、場合に応じてヒートシンクを使用してください。

### ヒートシンク

OPA445で消費される電力により、接合部温度が上昇します。信頼性の高い動作のためには、接合部温度を最大150 に制限する必要があります。アプリケーションによっては、最大動作接合部温度を超えないようにするためにヒートシンクが必要になります。また、接合部温度をできる限り低く保つことで、さらに信頼性が高まります。接合部温度は、次の式によって決定されます。

$$T_J = T_A + P_D \theta_{JA}$$

パッケージ熱抵抗  $\theta_{JA}$  は、実装技術や環境によって変化します。空気の循環が悪かったり、ソケットを使っていたりすると、熱抵抗が大きく増加する場合があります。最良の熱抵抗性能が得るには、プリント回路パターンの広い基板にオペアンプを半田付けして、オペアンプのリードの導電性を高めます。簡単なクリップオン・ヒートシンク(Thermalloy 2257など)を使用すると、TO-99メタル・パッケージの熱抵抗が最大50 /W減少します。ヒートシンク条件の決定方法の詳細については、アプリケーションノート(ANJ-1031)を参照してください。

### 容量性負荷

OPA445のダイナミック性能は、一般によく使用されるゲイン、負荷、および動作条件に対して最適化されています。低い閉ループ・ゲインと容量性負荷を組み合わせると、位相マージンが小さくなり、ゲインのピークまたは発振につながる可能性があります。図6に、容量性負荷の場合に位相マージンを保持する回路を示します。この回路では負荷電流による電圧降下はありませんが、高周波での入力インピーダンスが低下します。解析技法やアプリケーション回路の詳細については、アプリケーションノート(ANJ-1031)をご覧ください。

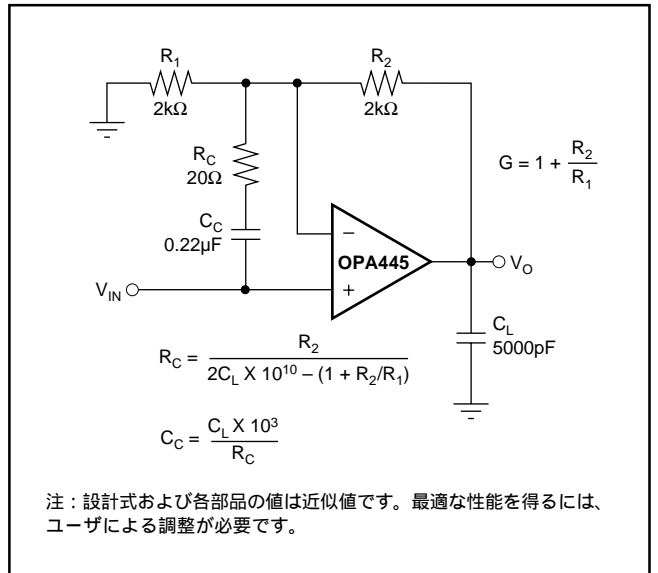


図6. 大きな容量性負荷のドライブ

## 出力電流の増加

15mAの出力電流では必要な負荷をドライブできないアプリケーションの場合、図7に示すように2つ以上のOPA445を並列に接続して、出力電流を増加させることができます。アンプA1は“マスタ”アンプであり、ほとんどすべてのオペアンプ回路で構成できます。アンプA2は“スレーブ”であり、ユニティ・ゲイン・バッファとして構成します。また、外部出力トランジスタを使用して出力電流を増加させることも可能です。図8に示される回路では、1Aまでの出力電流を供給できます。

## 入力保護

従来のFET入力オペアンプの入力は、入力FETのゲート・基板間絶縁ダイオードが順方向バイアスのときに流れる破壊的な電流に対して保護する必要があります。このような状況が発生するのは、入力電圧が電源電圧を超えた場合か、 $V_s = 0V$ で入力電圧が存在する場合です。この保護は、入りに直列に抵抗を接続することで簡単に行えます。ただし、入力容量に直列な抵抗は安定性に影響することがあるので注意が必要です。多くの場合、入力信号は本質的に電流制限されているため、制限抵抗は必要ありません。

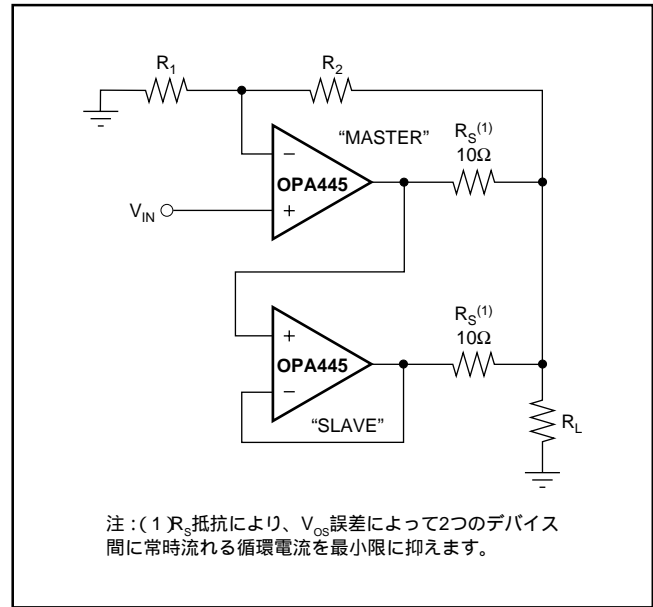


図7. アンプの並列接続による出力電流の増加

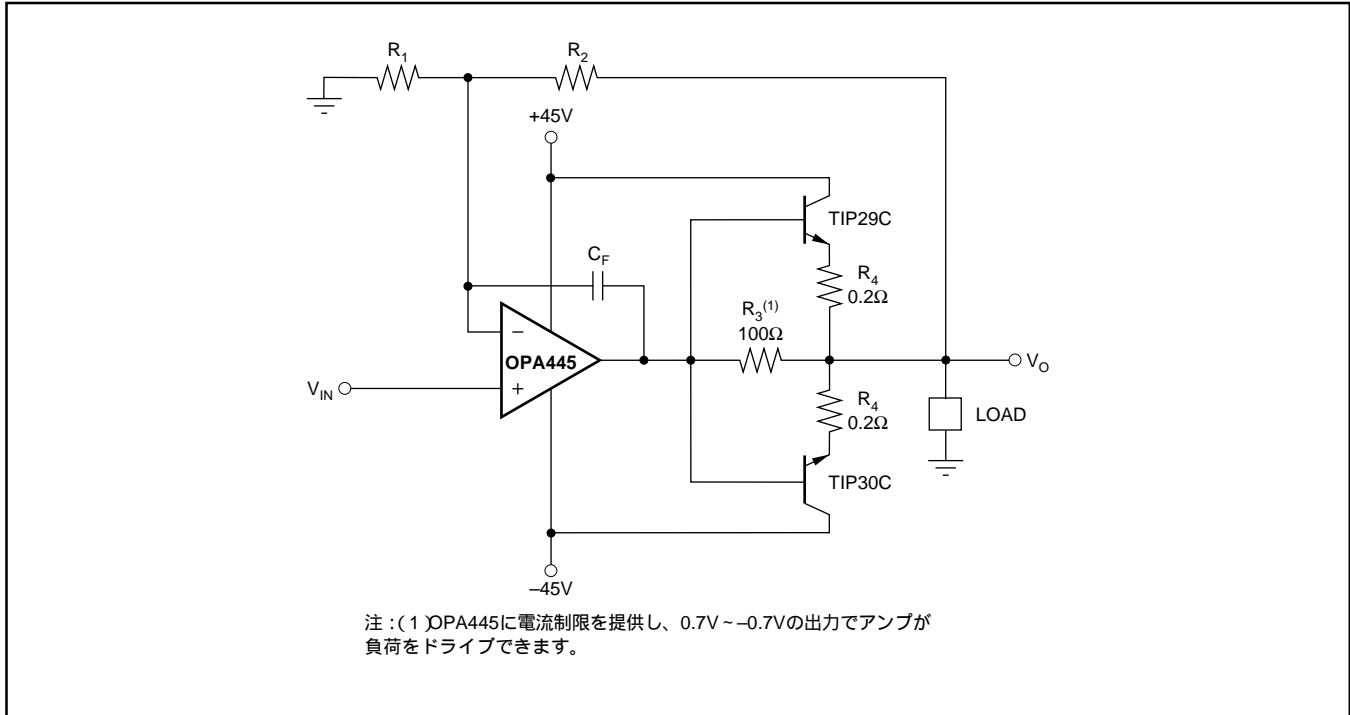


図8. 外部出力トランジスタで出力電流を1Aに増加

# 代表的アプリケーション

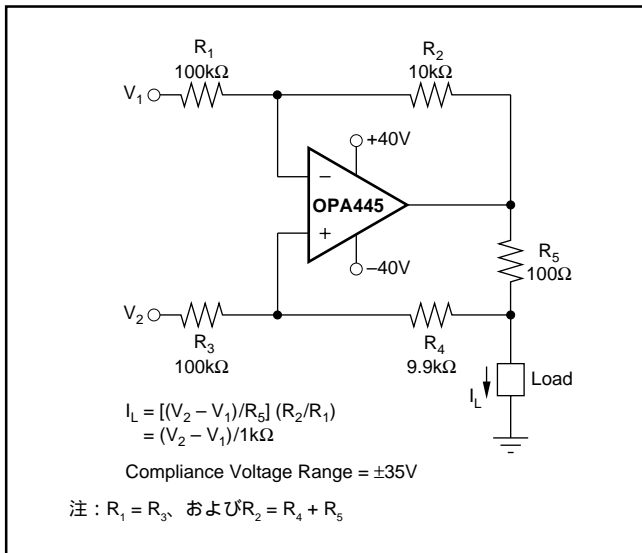


図9. 電圧/電流コンバータ

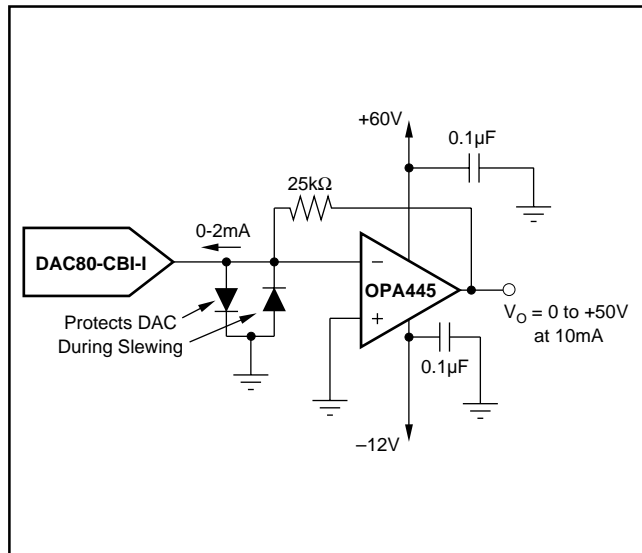


図10. プログラマブル電圧源

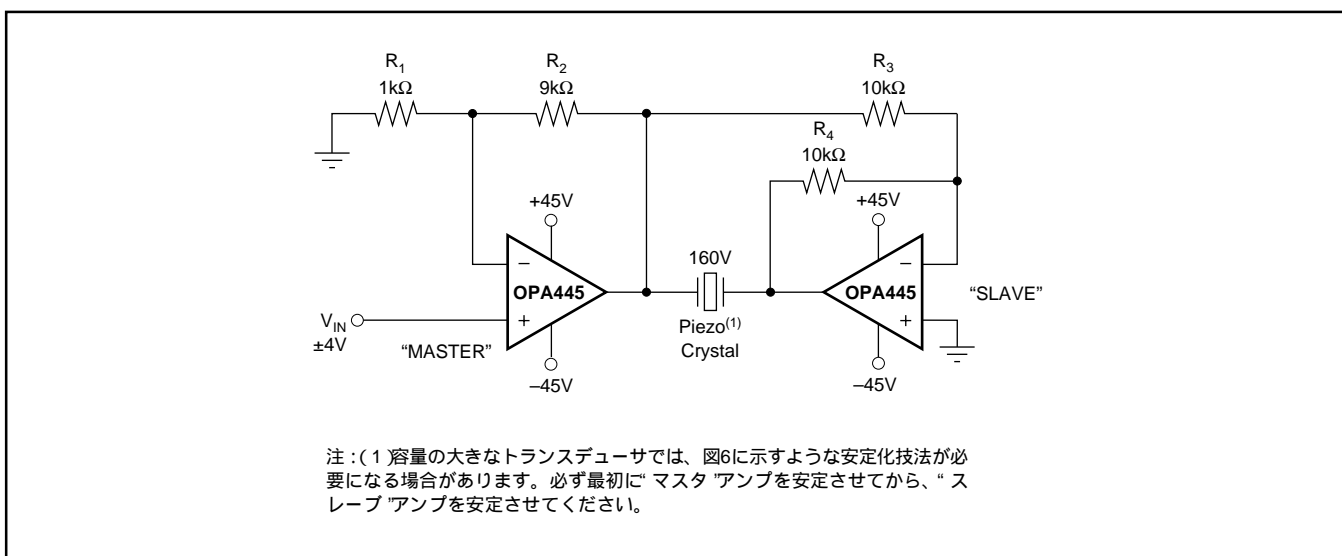
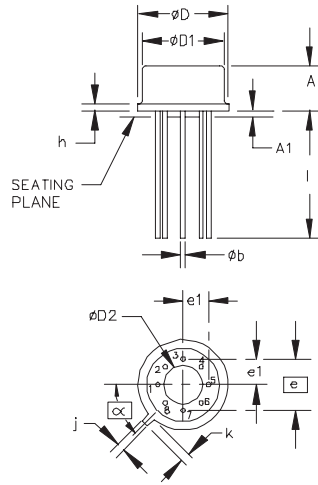


図11. 圧電結晶の電圧を2倍にするブリッジ回路

外觀

パッケージ番号001 - メタルTO-99



DIM	INCHES		MILLIMETERS		N E	DIM	INCHES		MILLIMETERS		N E
	MIN.	MAX.	MIN.	MAX.			MIN.	MAX.	MIN.	MAX.	
A	.165	.185	4.19	4.70							
A1	.010	.040	0.25	1.02							
b	.016	.021	0.41	0.53							
D	.335	.370	8.51	9.40							
D1	.305	.335	7.75	8.51							
D2	.140	.160	3.56	4.06							
e	.200	BASIC	5.08	BASIC							
e1	.095	.105	2.41	2.67							
h	--	.040	--	1.02							
j	.028	.034	0.71	0.86							
k	.029	.045	0.74	1.14							
i	.500	--	12.70	--							
N	8		8		3						
$\alpha$	45° BASIC		45° BASIC								

- NOTES:
- LEADS IN TRUE POSITION WITHIN .010" (0.25mm) R @ MMC AT SEATING PLANE.
  - PIN NUMBERS SHOWN FOR REFERENCE ONLY. NUMBERS MAY NOT BE MARKED ON PACKAGE.
  - N IS THE NUMBER OF TERMINAL POSITIONS.

PACKAGE NUMBER: ZZ001      REV.: D  
JEDEC NUMBER: TO-99