



16ビット、クワッド、電圧出力、シリアル入力 D/Aコンバータ

特 長

- 低消費電力：200mW
- ユニポーラまたはバイポーラ動作
- 単一電源出力範囲：+10V
- 両電源出力範囲：±10V
- セトリングタイム：10 μ s (0.003%まで)
- 単調性：16ビット (−40°C〜+85°C)
- プログラマブル・リセット：ミッドスケールまたはゼロスケール
- ダブル・バッファ方式のデータ入力
- DNL：±1LSB (−40°C〜+85°C)

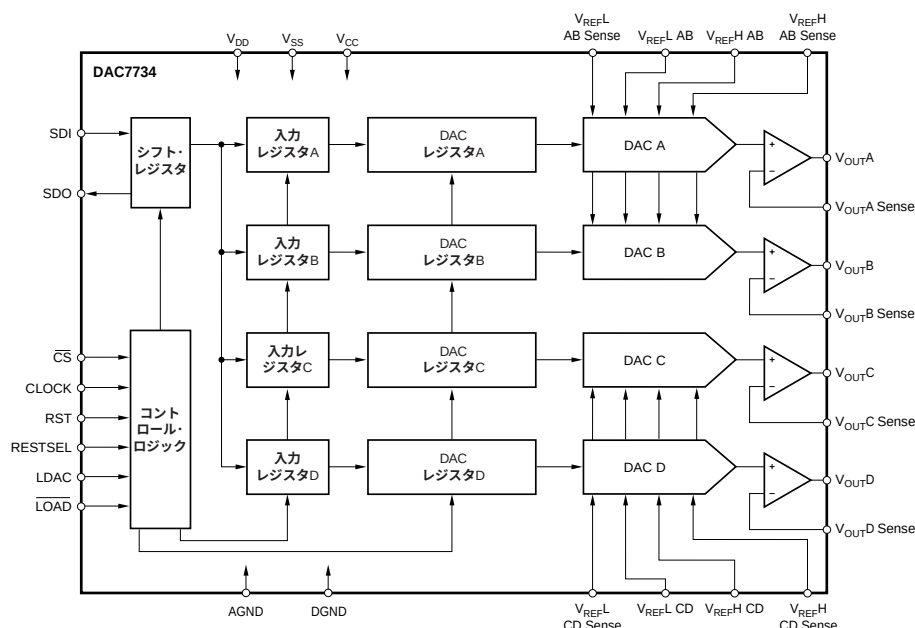
アプリケーション

- プロセス制御
- 自動試験装置のピン・エレクトロニクス
- 閉ループ・サーボ制御
- モータ制御
- データ・アキュイジション・システム
- DAC-PER-PINプログラマ

概 要

DAC7734は、仕様温度範囲にわたり16ビットの単調性が保証されたクワッド・タイプの16ビット電圧出力D/Aコンバータです。24ビットのシリアルデータ入力、全てのDACの同時更新が可能なダブル・バッファ方式のDAC入力ロジック、複数のDACをデジチェーン接続できるシリアルデータ出力を備えています。非同期のプログラマブル・リセット機能は、全てのレジスタをミッドスケール(8000_H)またはゼロスケール(0000_H)コードに設定します。DAC7734は、+15Vの単一電源または+15V、−15V、+5Vの電源で動作します。

小型かつ低消費電力のDAC7734は、自動試験装置、DAC-PER-PINプログラマ、データ・アキュイジション・システム、閉ループ・サーボ制御に理想的です。パッケージは、48ピンSSOPで供給され、−40°Cから+85°Cの温度範囲で仕様が保証されています。



仕様(両電源)

特に記述のない限り、 $T_A = T_{MIN} \sim T_{MAX}$ 、 $V_{CC} = +15V$ 、 $V_{DD} = +5V$ 、 $V_{SS} = -15V$ 、 $V_{REFH} = +10V$ 、 $V_{REFL} = -10V$ です。

パラメータ	条件	DAC7734E			DAC7734EB			DAC7734EC			単位
		最小	標準	最大	最小	標準	最大	最小	標準	最大	
精度											
直線性誤差(INL)	$T = 25^{\circ}C$			± 3			*			± 2	LSB
$T_{MIN} \sim T_{MAX}$				± 4			*			± 3	LSB
直線性のマッチ			± 4			*			± 2		LSB
微分直線性誤差(DNL)	$T = 25^{\circ}C$			± 3			± 2			± 1	LSB
$T_{MIN} \sim T_{MAX}$				± 3			± 2			± 1	LSB
単調性、 $T_{MIN} \sim T_{MAX}$		14			15			16			Bit
バイポーラ・ゼロ誤差	$T = 25^{\circ}C$		± 0.01	± 0.025			*			*	% of FSR
バイポーラ・ゼロ誤差、 $T_{MIN} \sim T_{MAX}$				± 0.05			*			*	% of FSR
フルスケール誤差	$T = 25^{\circ}C$			± 0.025			*			*	% of FSR
フルスケール誤差、 $T_{MIN} \sim T_{MAX}$				± 0.05			*			*	% of FSR
バイポーラ・ゼロのマッチング	チャンネル間の マッチング			± 0.024			*			*	% of FSR
フルスケールのマッチング	チャンネル間の マッチング			± 0.024			*			*	% of FSR
電源除去比(PSRR)	フルスケール			25			*			*	ppm/V
アナログ出力											
電圧出力		V_{REFL}		V_{REFH}	*		*	*		*	V
出力電流		± 5			*			*		*	mA
最大負荷キャパシタンス			500			*		*	*	*	pF
短絡電流			± 20			*		*	*	*	mA
短絡時間	V_{SS} 、 V_{CC} または GND		無制限			*			*		
リファレンス入力											
高電位リファレンス入力電圧範囲		$V_{REFL} + 1.25$		+10	*		*	*		*	V
低電位リファレンス入力電圧範囲		-10		$V_{REFH} - 1.25$	*		*	*		*	V
高電位リファレンス入力電流		-0.3		2.6	*		*	*		*	mA
低電位リファレンス入力電流		-3.2		-0.3	*		*	*		*	mA
ダイナミック特性											
セトリングタイム	$\pm 0.003\%$ まで、 20V出力ステップ 図5参照		9	11		*	*		*	*	μs
チャンネル間クロストーク			0.5			*			*		LSB
デジタル・フィードスルー			2			*			*		nV-s
出力雑音電圧	$f = 10kHz$		60			*			*		$nV/\sqrt{Hz}$
デジタル入力											
V_{IH}		$0.7 \cdot V_{DD}$		V_{DD}	*			*			V
V_{IL}		0		$0.3 \cdot V_{DD}$			*				V
I_{IH}				± 10			*				μA
I_{IL}				± 10			*				μA
デジタル出力											
V_{OH}	$I_{OH} = -0.8mA$	3.6	4.5		*	*		*	*		V
V_{OL}	$I_{OL} = 1.6mA$		0.3	0.4		*	*		*	*	V
電源											
V_{DD}		+4.75	+5.0	+5.25	*	*	*	*	*	*	V
V_{CC}		+14.25	+15.0	+15.75	*	*	*	*	*	*	V
V_{SS}		-14.25	-15.0	-15.75	*	*	*	*	*	*	V
I_{DD}			50			*			*		μA
I_{CC}			6			*			*		mA
I_{SS}			-5			*			*		mA
電力			170	200		*			*		mW
温度範囲											
仕様に規定された性能		-40		+85	*		*	*		*	$^{\circ}C$

* 印は、DAC7734Eのグレードと同じ値であることを示します。

このデータシートに記載されている情報は、信頼しうるものと考えておりますが、不正確な情報や記載漏れ等に関して弊社は責任を負うものではありません。情報の使用について弊社は責任を負えませんが、各ユーザーの責任において御使用下さい。価格や仕様は予告なしに変更される場合がありますのでご了承下さい。ここに記載されているいかなる回路についても工業所有権その他の権利またはその実施権を付与したり承諾したりするものではありません。弊社は弊社製品を生命維持に関する機器またはシステムに使用することを承認しまたは保証するものではありません。

仕様(単一電源)

特に記述のない限り、 $T_A = T_{MIN} \sim T_{MAX}$ 、 $V_{CC} = +15V$ 、 $V_{DD} = +5V$ 、 $V_{SS} = GND$ 、 $V_{REFH} = +10V$ 、 $V_{REFL} = +50mV$ です。

		DAC7734E			DAC7734EB			DAC7734EC			
パラメータ	条件	最小	標準	最大	最小	標準	最大	最小	標準	最大	単位
精度											
直線性誤差 ⁽¹⁾ (INL)	T = 25°C			±3			*			±2	LSB
$T_{MIN} \sim T_{MAX}$				±4			*			±3	LSB
直線性のマッチ			±4			*			±2		LSB
微分直線性誤差(DNL)	T = 25°C			±3			±2			±1	LSB
$T_{MIN} \sim T_{MAX}$				±3			±2			±1	LSB
単調性、 $T_{MIN} \sim T_{MAX}$		14			15			16			Bit
ユニポーラ・ゼロ誤差	T = 25°C		±0.01	±0.025			*			*	% of FSR
ユニポーラ・ゼロ誤差、 $T_{MIN} \sim T_{MAX}$				±0.05			*			*	% of FSR
フルスケール誤差	T = 25°C			±0.025			*			*	% of FSR
フルスケール誤差、 $T_{MIN} \sim T_{MAX}$				±0.05			*			*	% of FSR
ユニポーラ・ゼロのマッチング	チャンネル間の マッチング			±0.024			*			*	% of FSR
フルスケールのマッチング	チャンネル間の マッチング			±0.024			*			*	% of FSR
電源除去比(PSRR)	フルスケール			25			*			*	ppm/V
アナログ出力											
電圧出力	$V_{REF}L = 0V$ 、 $V_{SS} = 0V$ R = 10kΩ	0		$V_{REF}H$	*		*	*		*	V
出力電流		±5			*			*			mA
最大負荷キャパシタンス			500			*			*		pF
短絡電流			±20			*			*		mA
短絡時間	V_{CC} またはGND		無制限			*			*		
リファレンス入力											
高電位リファレンス入力電圧範囲		$V_{REF}L + 1.25$		+10	*		*	*		*	V
低電位リファレンス入力電圧範囲		0		$V_{REF}H - 1.25$	*		*	*		*	V
高電位リファレンス入力電流		-0.3		1.0	*		*	*		*	mA
低電位リファレンス入力電流		-1.5		-0.3	*		*	*		*	mA
ダイナミック特性											
セトリングタイム	±0.003%まで、 10V出力ステップ 図6参照		8	10		*	*		*	*	μs
チャンネル間クロストーク			0.5			*			*		LSB
デジタル・フィードスルー			2			*			*		nV-s
出力雑音電圧	f = 10kHz		60			*			*		nV/√Hz
デジタル入力											
V_{IH}		$0.7 \cdot V_{DD}$		V_{DD}	*			*			V
V_{IL}		0		$0.3 \cdot V_{DD}$			*				V
I_{IH}				±10			*				μA
I_{IL}				±10			*				μA
デジタル出力											
V_{OH}	$I_{OH} = -0.8mA$	3.6	4.5		*	*		*	*		V
V_{OL}	$I_{OL} = 1.6mA$		0.3	0.4		*	*		*	*	V
電源											
V_{DD}		+4.75	+5.0	+5.25	*	*	*	*	*	*	V
V_{CC}		+14.25	+15.5	+15.75	*	*	*	*	*	*	V
V_{SS}			0			*			*		V
I_{DD}			50			*			*		μA
I_{CC}			3.5			*			*		mA
電力			50	70		*			*		mW
温度範囲											
仕様に規定された性能		-40		+85	*		*	*		*	°C

* 印は、DAC7734Eのグレードと同じ値であることを示します。

注：(1) $V_{SS} = 0V$ の場合、ゼロスケール誤差が負になる可能性があるため、仕様は0021_H以上のコードに適用されます。

絶対最大定格⁽¹⁾

$V_{CC} \sim V_{SS}$	-0.3V~+32V
$V_{CC} \sim AGND$	-0.3V~+16V
$V_{SS} \sim AGND$	+0.3V~-16V
$AGND \sim DGND$	-0.3V~+0.3V
$V_{REFH} \sim AGND$	-9V~+11V
$V_{REFL} \sim AGND$	-11V~+9V
$V_{DD} \sim GND$	-0.3V~+6V
$V_{REFH} \sim V_{REFL}$	-1V~22V
デジタル入力電圧(対GND)	-0.3V~ $V_{DD} + 0.3V$
デジタル出力電圧(対GND)	-0.3V~ $V_{DD} + 0.3V$
最大接合部温度	+150°C
動作温度範囲	-40°C~+85°C
保存温度範囲	-65°C~+150°C
リード温度(10秒間の半田付け)	+300°C

注：(1) 定格を超えるオーバ・ストレスは、デバイスに永久的な損傷を与えます。絶対最大条件下に長時間置いた場合は、デバイスの信頼性が低下することがあります。



静電気放電対策

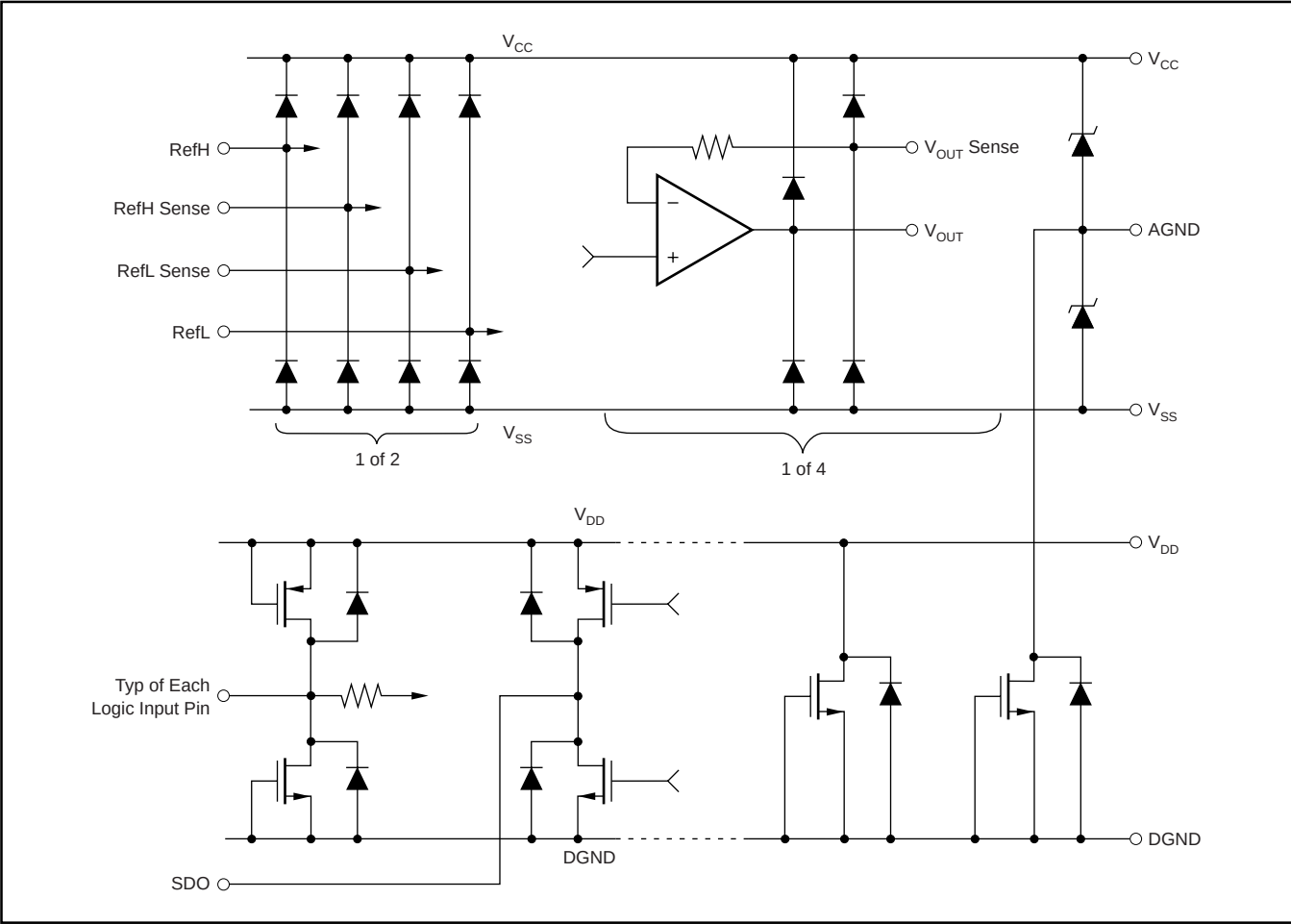
静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。全ての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下さい。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

パッケージ情報/ご発注の手引き

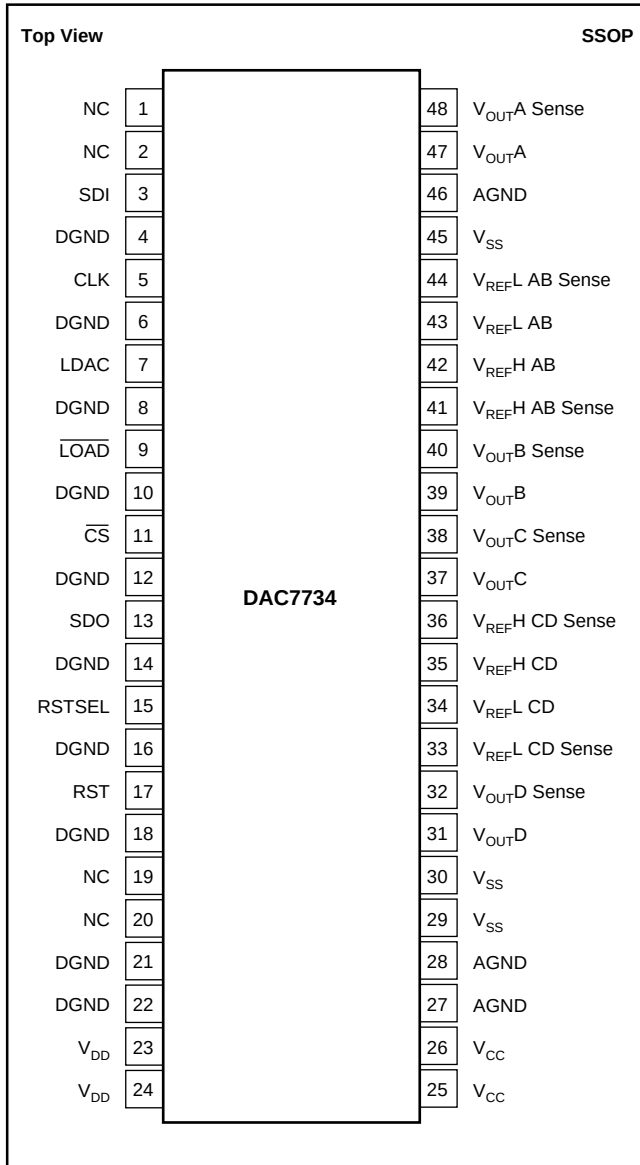
モデル	直線性誤差 (LSB)	微分非直線性 (LSB)	パッケージ	パッケージ図番号	仕様温度範囲	発注番号 ⁽¹⁾	供給時の状態
DAC7734E	±4	±3	48ピンSSOP	333	-40°C~+85°C	DAC7734E	マガジン
DAC7734E	±4	±3	48ピンSSOP	333	-40°C~+85°C	DAC7734E/1K	テーブリール
DAC7734EB	±4	±2	48ピンSSOP	333	-40°C~+85°C	DAC7734EB	マガジン
DAC7734EB	±4	±2	48ピンSSOP	333	-40°C~+85°C	DAC7734EB/1K	テーブリール
DAC7734EC	±3	±1	48ピンSSOP	333	-40°C~+85°C	DAC7734EC	マガジン
DAC7734EC	±3	±1	48ピンSSOP	333	-40°C~+85°C	DAC7734EC/1K	テーブリール

注：(1) スラッシュ (/) が付記されたモデルは、表示数量のテーブリールでのみ供給されます(例えば、/1Kはリール1本あたり1,000個入りであることを示します)。
“DAC7734E/1K”を発注すると、1,000個入りテーブリール1本が納品されます。

ESD保護回路



ピン配置



ピン構成

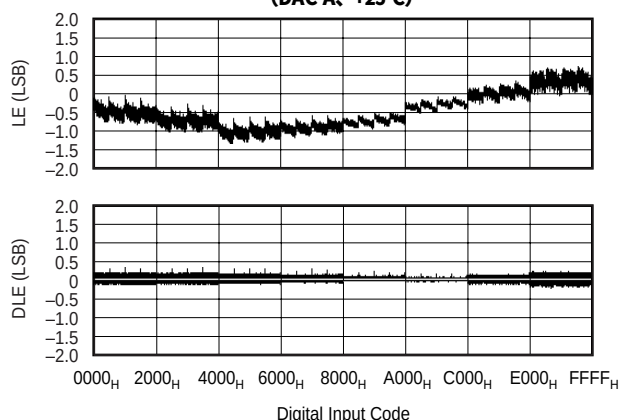
ピン	名称	説明
1	NC	ノー・コネクション(オープン)
2	NC	ノー・コネクション(オープン)
3	SDI	シリアル・データ入力
4	DGND	デジタル・グランド
5	CLK	データ・クロック入力
6	DGND	デジタル・グランド
7	LDAC	DACレジスタ・ロード制御。立ち上がりエッジでトリガする。
8	DGND	デジタル・グランド
9	LOAD	DAC入力レジスタ・ロード制御。アクティブ“ロー”。
10	DGND	デジタル・グランド
11	CS	チップ・セレクト。アクティブ“ロー”。
12	DGND	デジタル・グランド
13	SDO	シリアル・データ出力
14	DGND	デジタル・グランド
15	RSTSEL	リセット・セレクト。RSTの動作を決定する。“ハイ”の場合、DACレジスタはRSTコマンドによってミッドスケール(8000H)に設定される。“ロー”の場合、DACレジスタはRSTコマンドによってゼロ(0000H)に設定される。
16	DGND	デジタル・グランド
17	RST	リセット。立ち上がりエッジでトリガする。DACレジスタをRSTSELの状態に応じてミッドスケールまたはゼロに設定する。
18	DGND	デジタル・グランド
19	NC	ノー・コネクション(オープン)
20	NC	ノー・コネクション(オープン)
21	DGND	デジタル・グランド
22	DGND	デジタル・グランド
23	V _{DD}	デジタル+5V電源
24	V _{DD}	デジタル+5V電源
25	V _{CC}	アナログ+15V電源
26	V _{CC}	アナログ+15V電源
27	AGND	アナログ・グランド
28	AGND	アナログ・グランド
29	V _{SS}	アナログ-15V電源または0V単一電源
30	V _{SS}	アナログ-15V電源または0V単一電源
31	V _{OUT} D	DAC Dの出力電圧
32	V _{OUT} D Sense	DAC Dの出力アンプの反転入力。帰還ループを負荷で閉じるために使用する。
33	V _{REF} L CD Sense	DAC CとDの低電位リファレンス・センス入力
34	V _{REF} L CD	DAC CとDの低電位リファレンス入力
35	V _{REF} H CD	DAC CとDの高電位リファレンス入力
36	V _{REF} H CD Sense	DAC CとDの高電位リファレンス・センス入力
37	V _{OUT} C	DAC Cの出力電圧
38	V _{OUT} C Sense	DAC Cの出力アンプの反転入力。帰還ループを負荷で閉じるために使用する。
39	V _{OUT} B	DAC Bの出力電圧
40	V _{OUT} B Sense	DAC Bの出力アンプの反転入力。帰還ループを負荷で閉じるために使用する。
41	V _{REF} H AB Sense	DAC AとBの高電位リファレンス・センス入力
42	V _{REF} H AB	DAC AとBの高電位リファレンス入力
43	V _{REF} L AB	DAC AとBの低電位リファレンス入力
44	V _{REF} L AB Sense	DAC AとBの低電位リファレンス・センス入力
45	V _{SS}	アナログ-15V電源または0V単一電源
46	AGND	アナログ・グランド
47	V _{OUT} A	DAC Aの出力電圧
48	V _{OUT} A Sense	DAC Aの出力アンプの反転入力。帰還ループを負荷で閉じるために使用する。

代表的性能曲線：V_{SS} = 0V

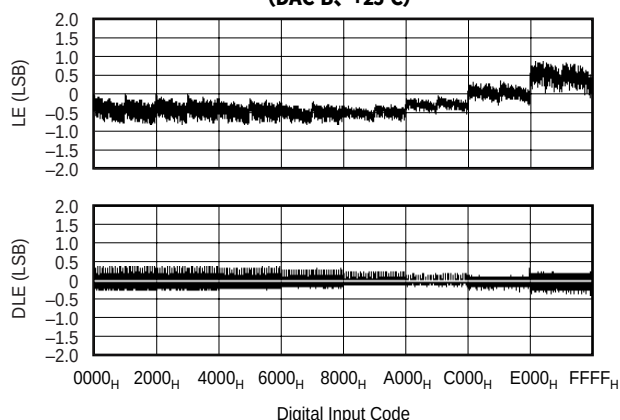
特に記述のない限り、T_A = +25°C、V_{DD} = +5V、V_{CC} = +15V、V_{SS} = 0V、V_{REF}H = +10V、V_{REF}L = 0V、代表的ユニットです。

+25°C

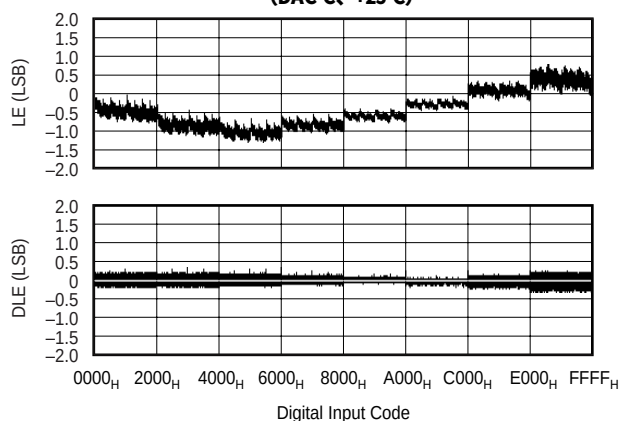
直線性誤差および微分直線性誤差対コード
(DAC A、+25°C)



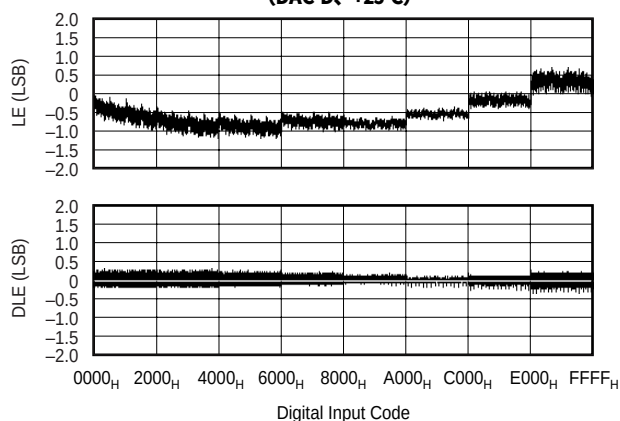
直線性誤差および微分直線性誤差対コード
(DAC B、+25°C)



直線性誤差および微分直線性誤差対コード
(DAC C、+25°C)

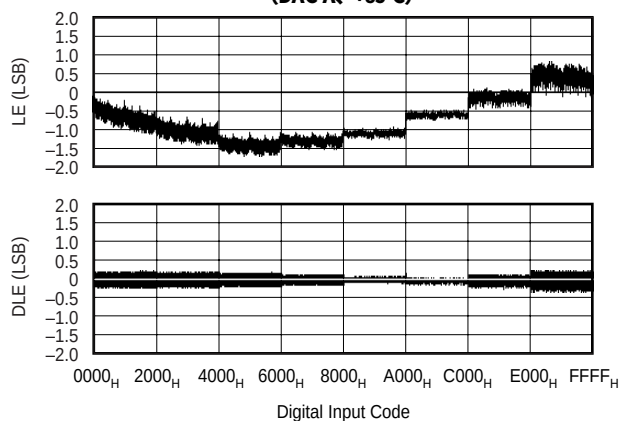


直線性誤差および微分直線性誤差対コード
(DAC D、+25°C)

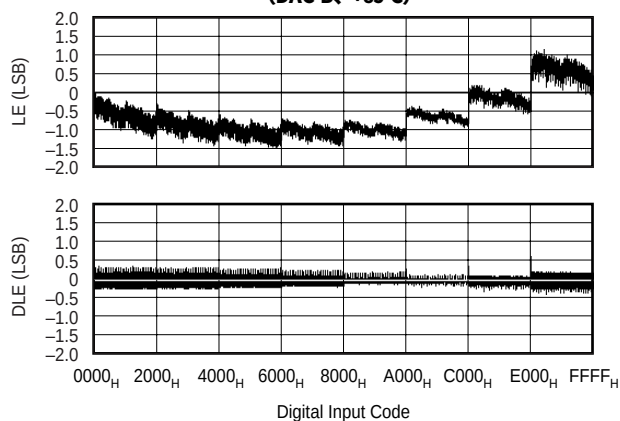


+85°C

直線性誤差および微分直線性誤差対コード
(DAC A、+85°C)



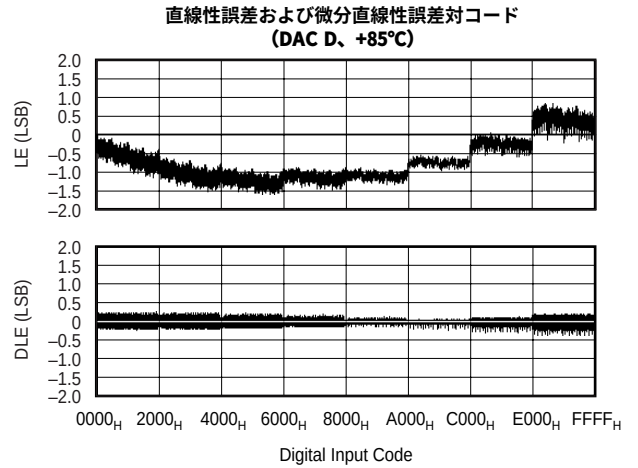
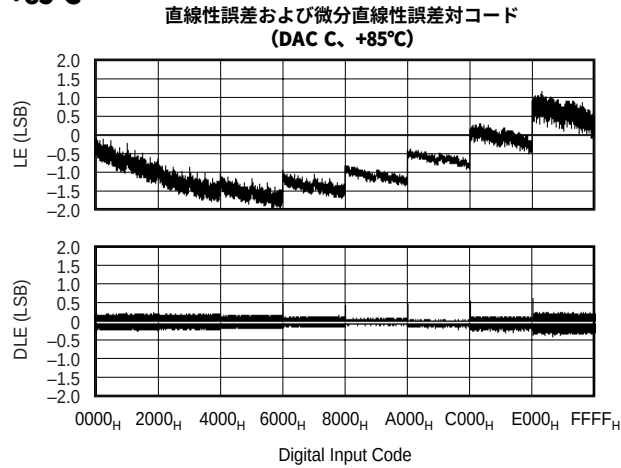
直線性誤差および微分直線性誤差対コード
(DAC B、+85°C)



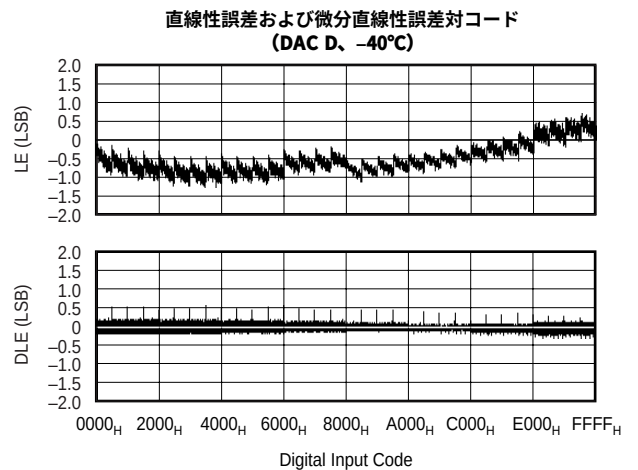
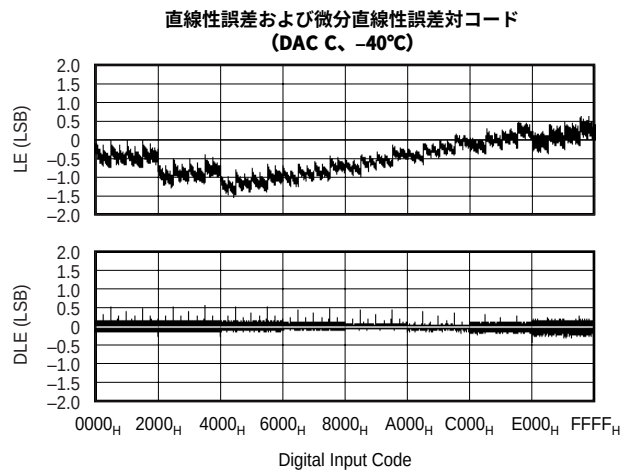
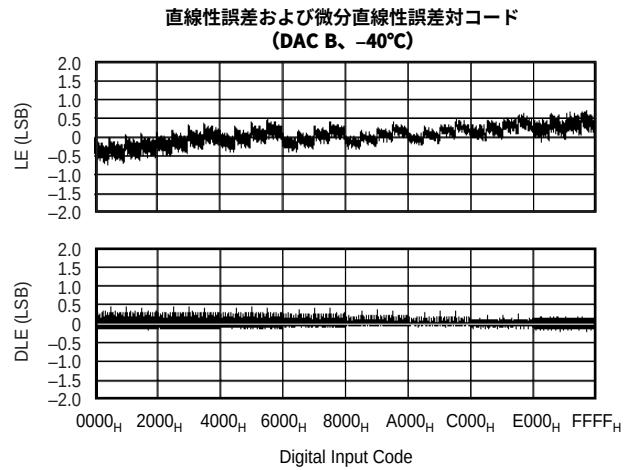
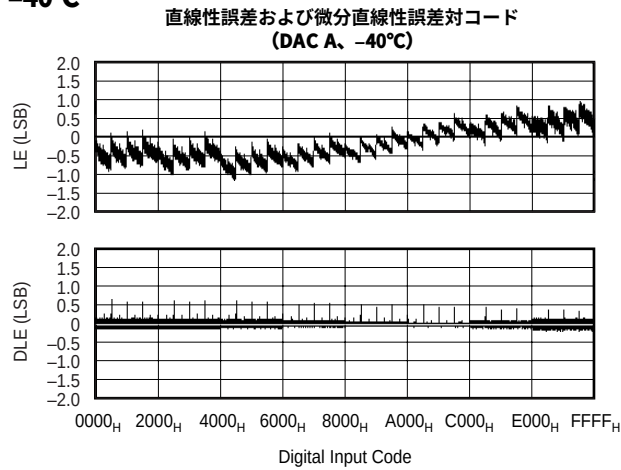
代表的性能曲線：V_{SS} = 0V

特に記述のない限り、T_A = +25°C、V_{DD} = +5V、V_{CC} = +15V、V_{SS} = 0V、V_{REFH} = +10V、V_{REFL} = 0V、代表的ユニットです。

+85°C

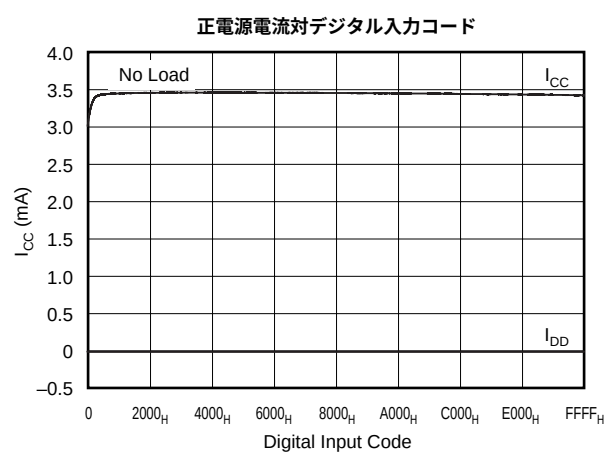
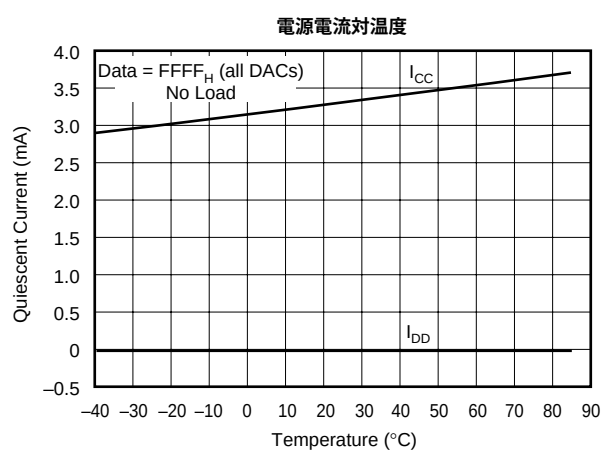
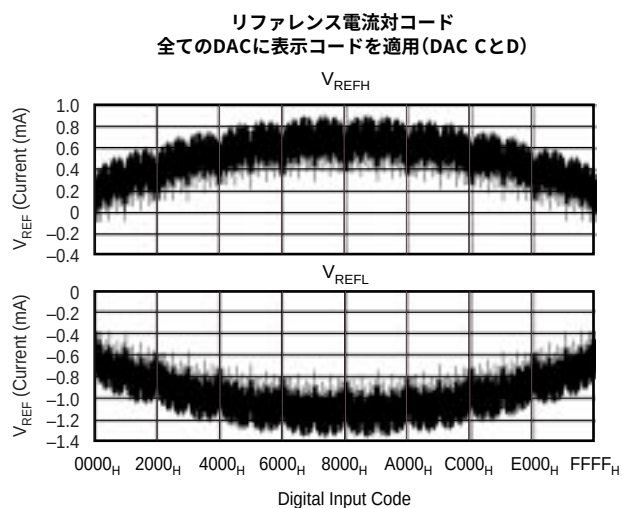
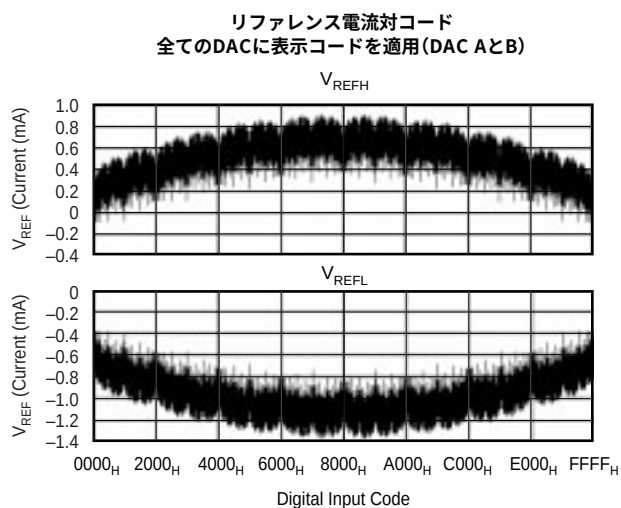
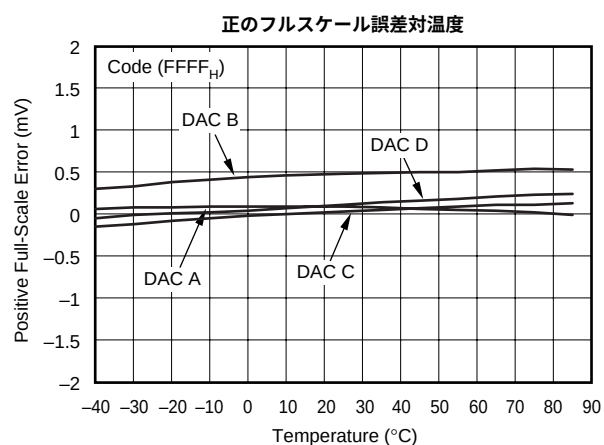
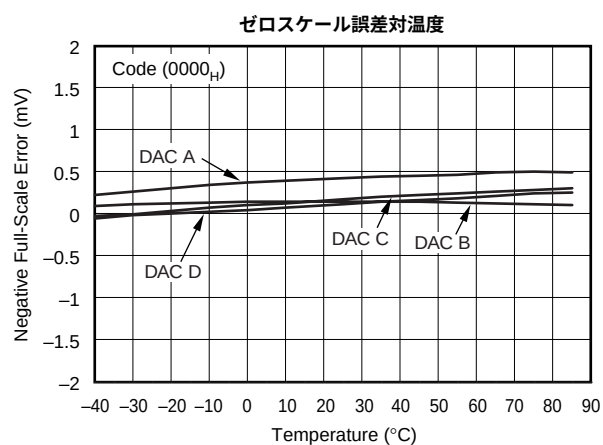


-40°C



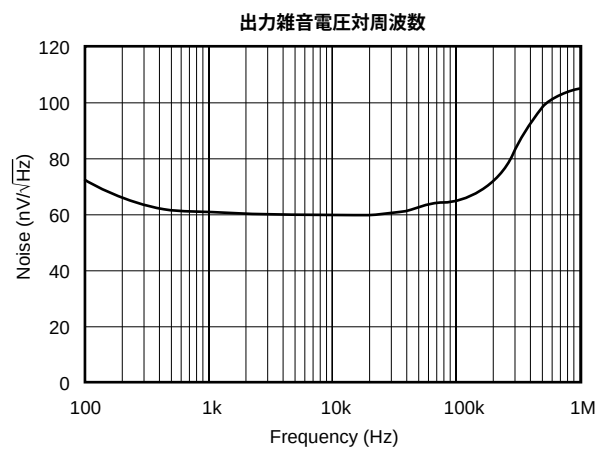
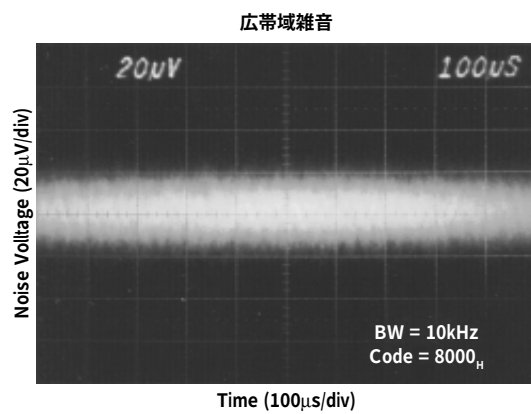
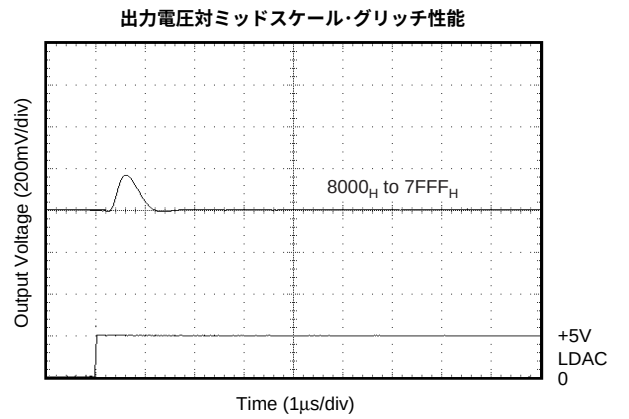
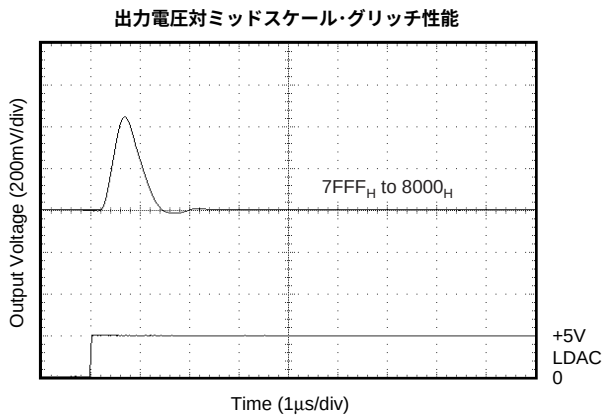
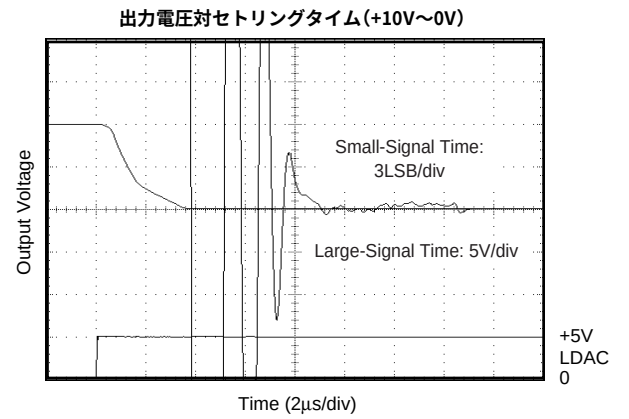
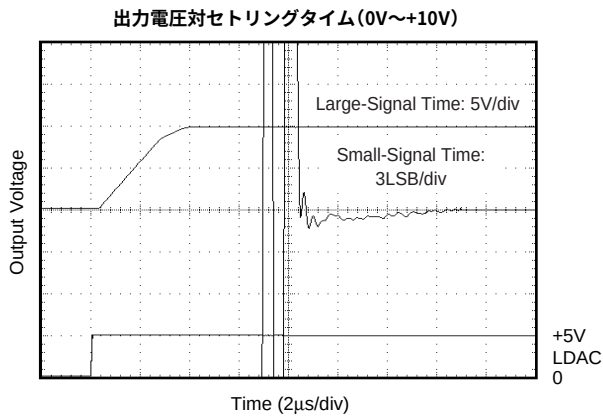
代表的性能曲線：V_{SS} = 0V

特に記述のない限り、T_A = +25°C、V_{DD} = +5V、V_{CC} = +15V、V_{SS} = 0V、V_{REFH} = +10V、V_{REFL} = 0V、代表的ユニットです。



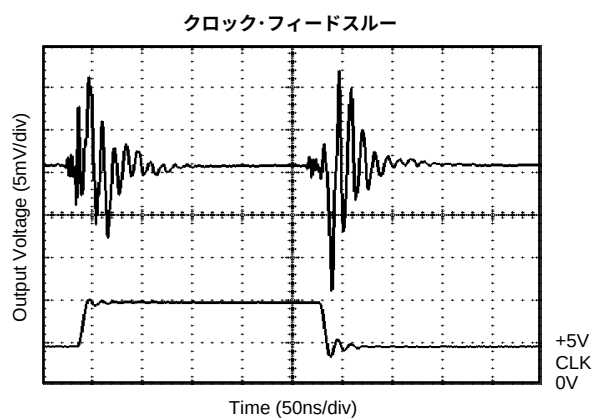
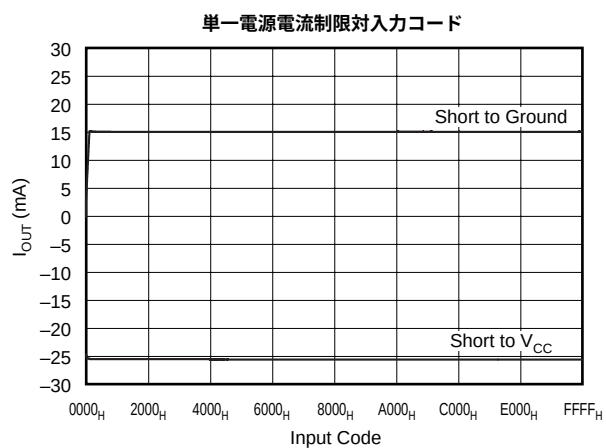
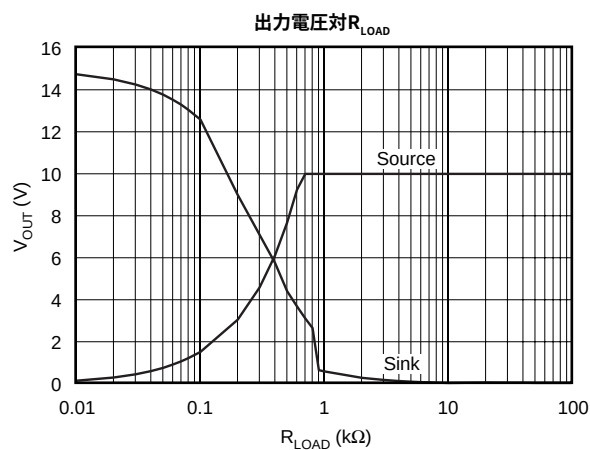
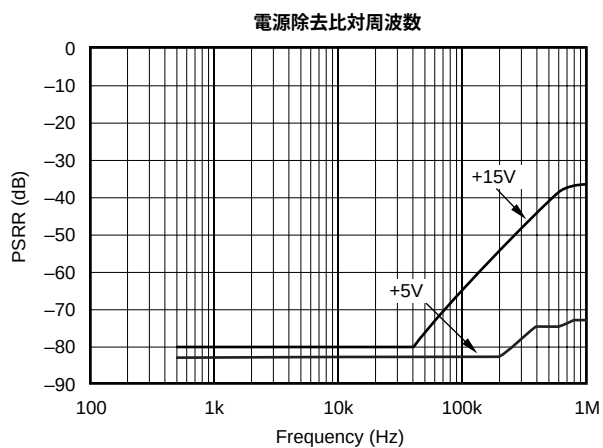
代表的性能曲線：V_{SS} = 0V

特に記述のない限り、T_A = +25°C、V_{DD} = +5V、V_{CC} = +15V、V_{SS} = 0V、V_{REFH} = +10V、V_{REFL} = 0V、代表的ユニットです。



代表的性能曲線：V_{SS} = 0V

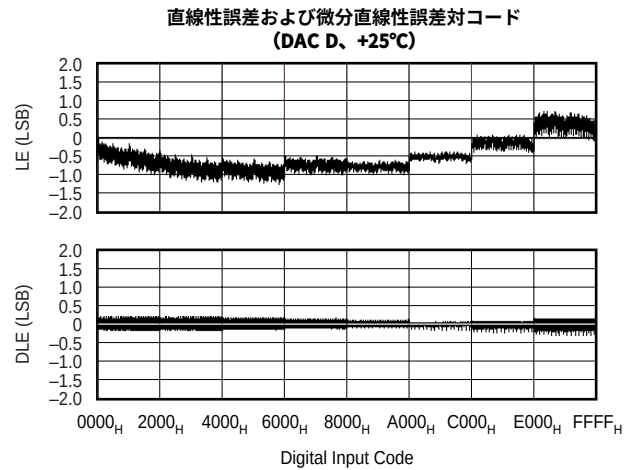
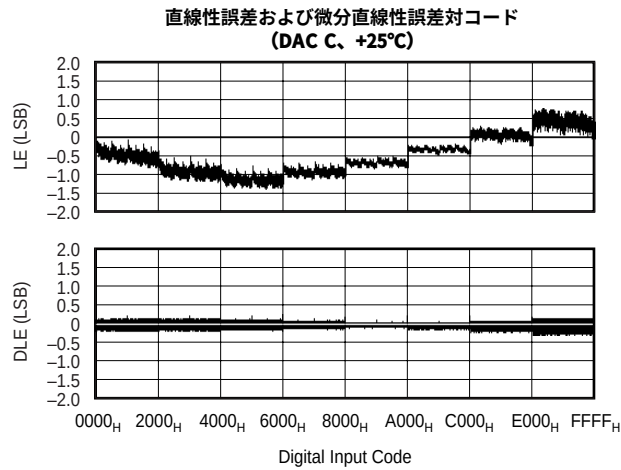
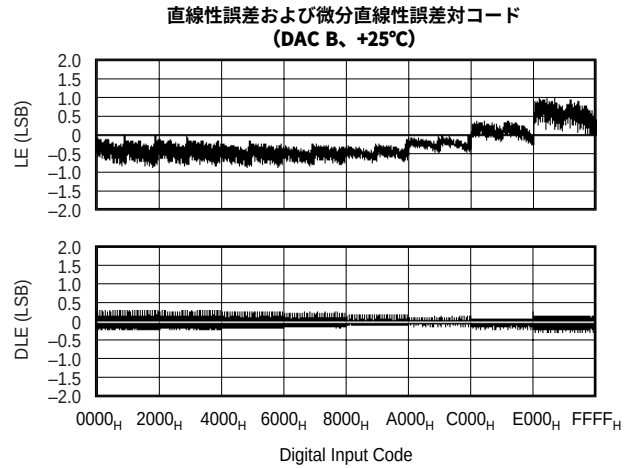
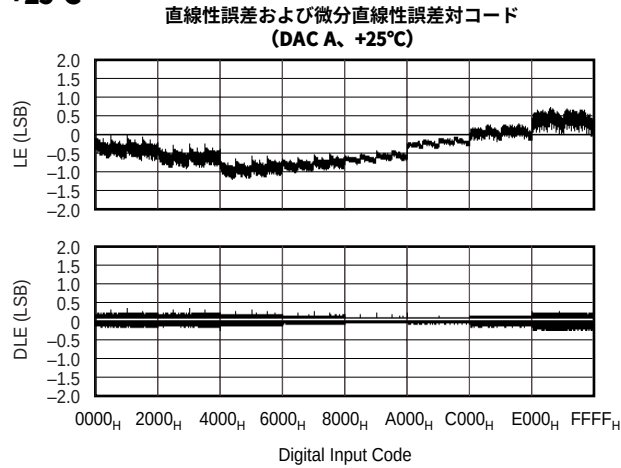
特に記述のない限り、T_A = +25°C、V_{DD} = +5V、V_{CC} = +15V、V_{SS} = 0V、V_{REFH} = +10V、V_{REFL} = 0V、代表的ユニットです。



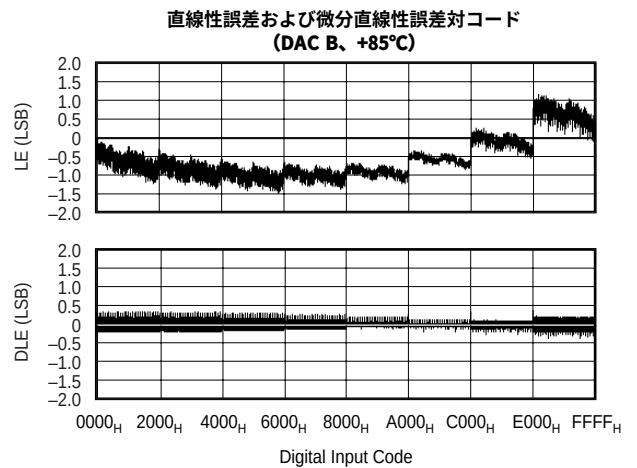
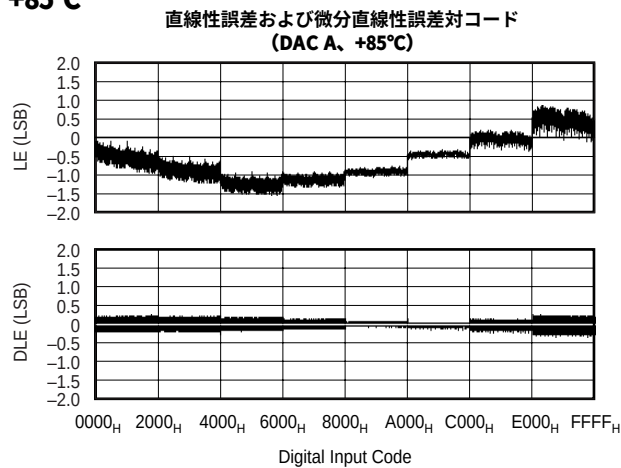
代表的性能曲線：V_{SS} = -15V

特に記述のない限り、T_A = +25°C、V_{DD} = +5V、V_{CC} = +15V、V_{SS} = -15V、V_{REF}H = +10V、V_{REF}L = -10V、代表的ユニットです。

+25°C



+85°C

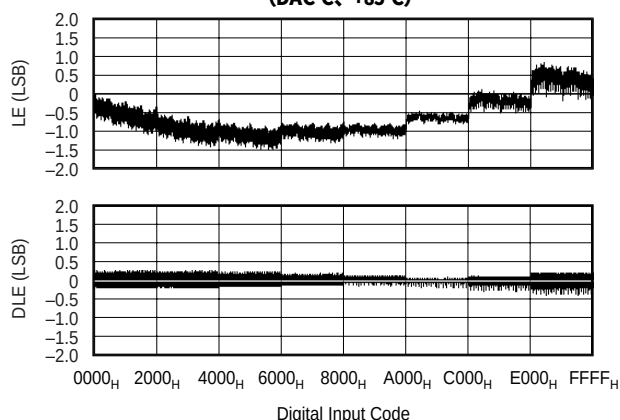


代表的性能曲線：V_{SS} = -15V

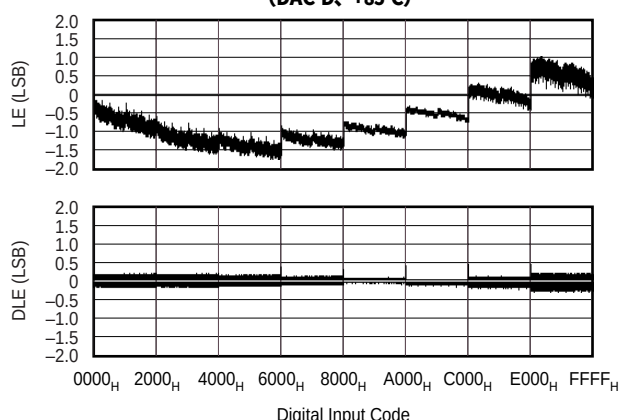
特に記述のない限り、T_A = +25°C、V_{DD} = +5V、V_{CC} = +15V、V_{SS} = -15V、V_{REFH} = +10V、V_{REFL} = -10V、代表的ユニットです。

+85°C

直線性誤差および微分直線性誤差対コード
(DAC C、+85°C)

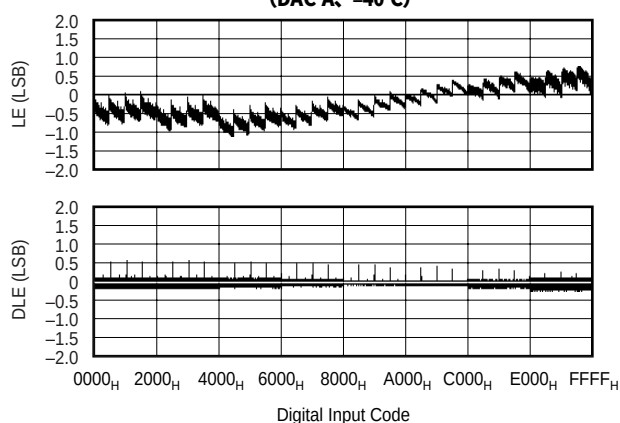


直線性誤差および微分直線性誤差対コード
(DAC D、+85°C)

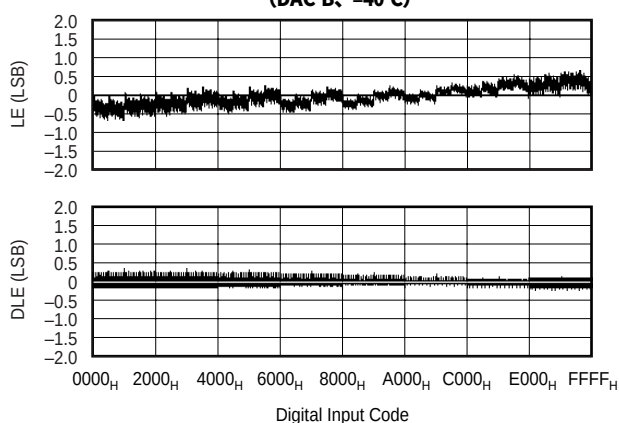


-40°C

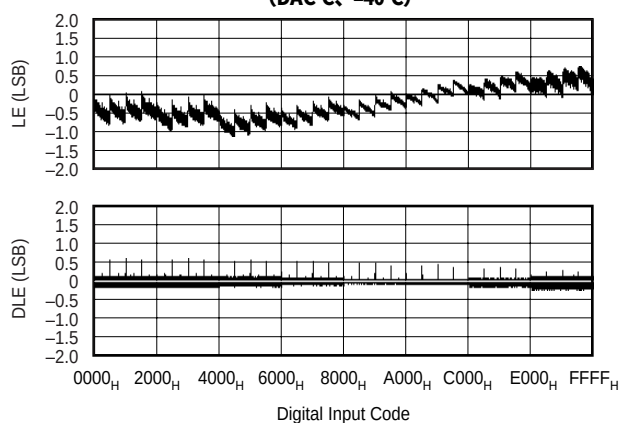
直線性誤差および微分直線性誤差対コード
(DAC A、-40°C)



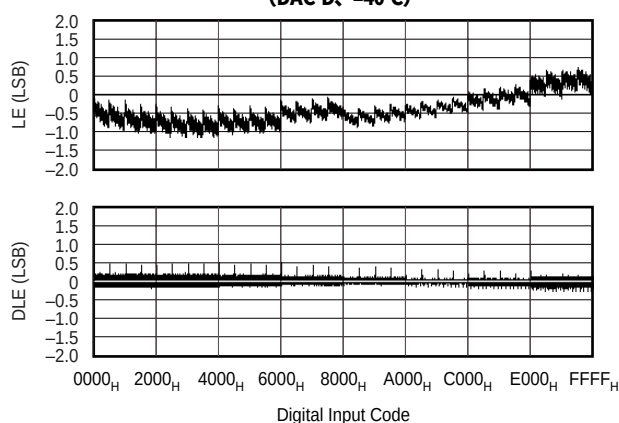
直線性誤差および微分直線性誤差対コード
(DAC B、-40°C)



直線性誤差および微分直線性誤差対コード
(DAC C、-40°C)

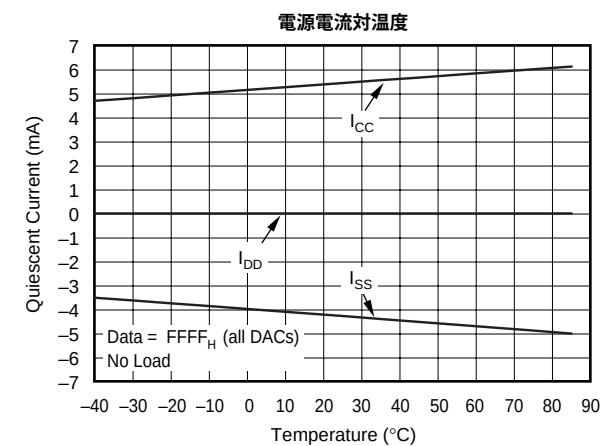
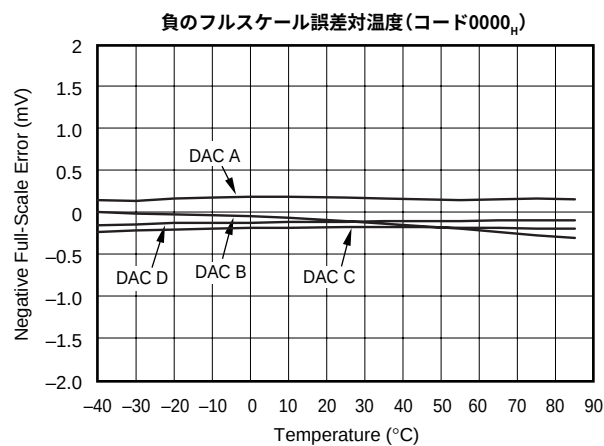
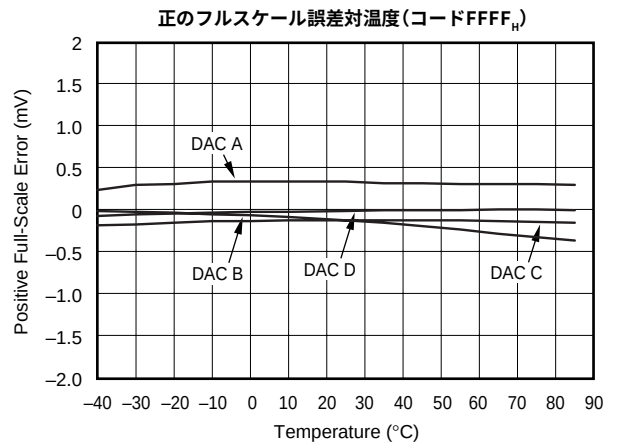
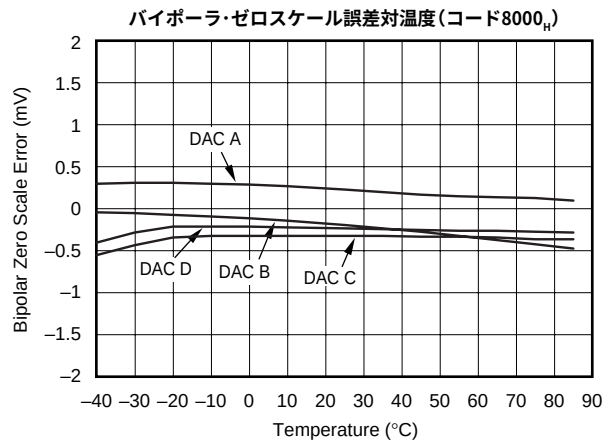
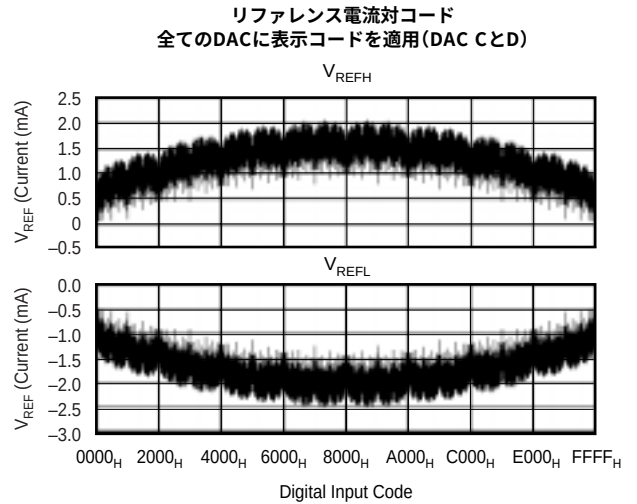
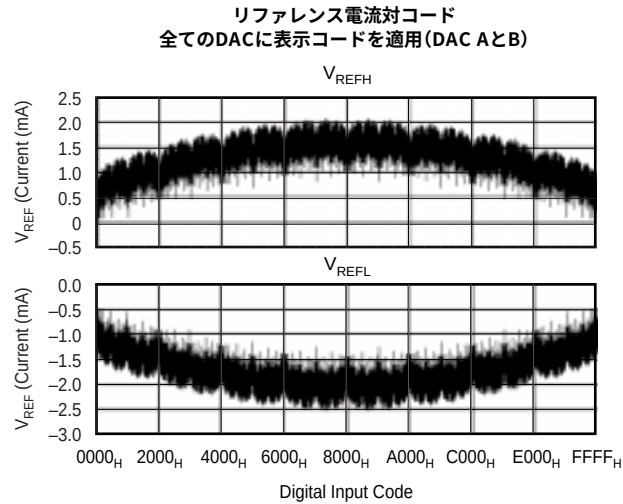


直線性誤差および微分直線性誤差対コード
(DAC D、-40°C)



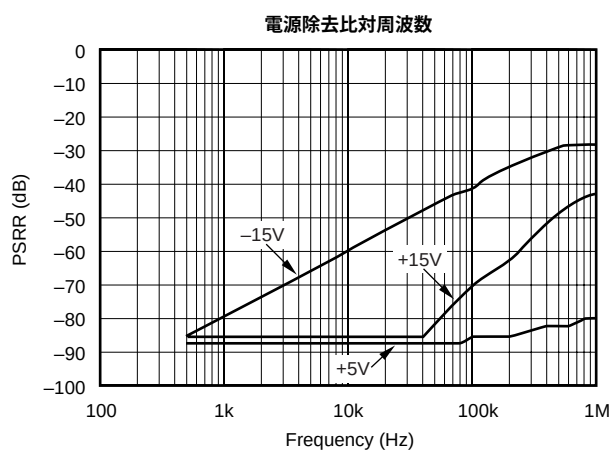
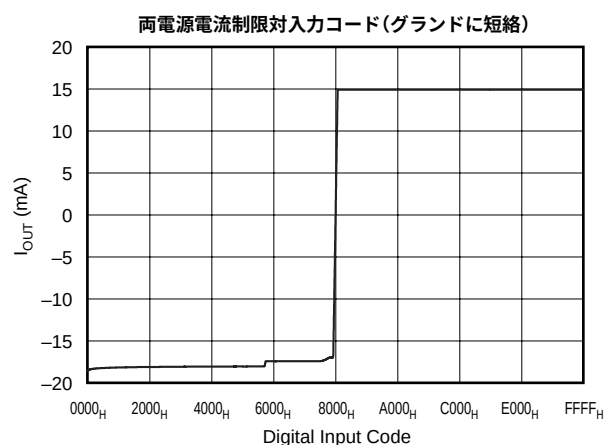
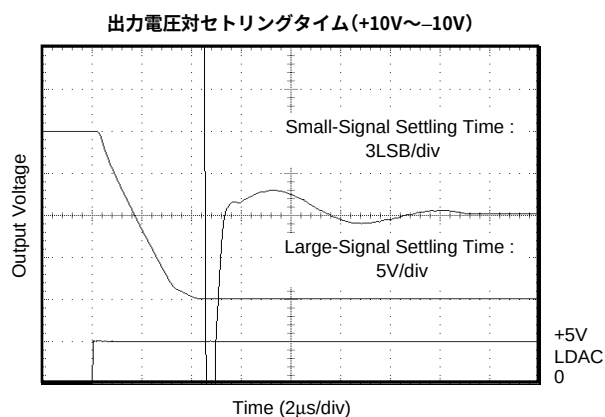
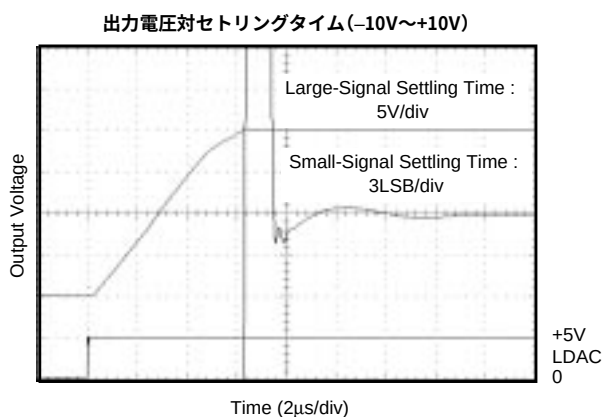
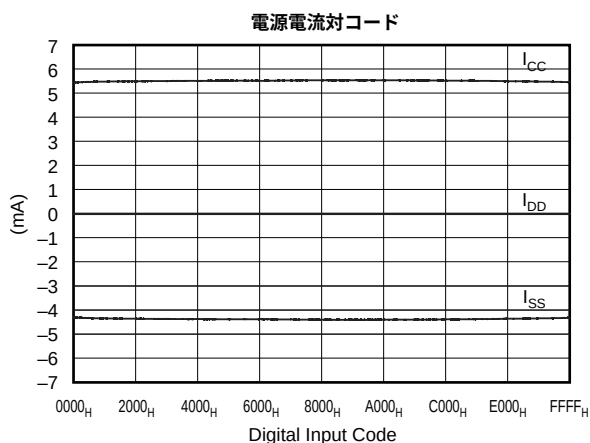
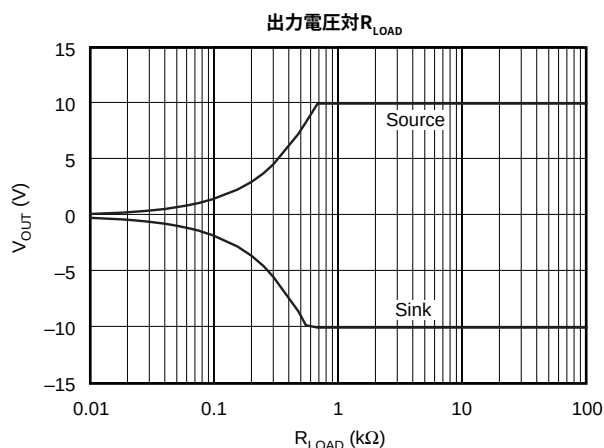
代表的性能曲線：V_{SS} = -15V

特に記述のない限り、T_A = +25°C、V_{DD} = +5V、V_{CC} = +15V、V_{SS} = -15V、V_{REFH} = +10V、V_{REFL} = -10V、代表的ユニットです。



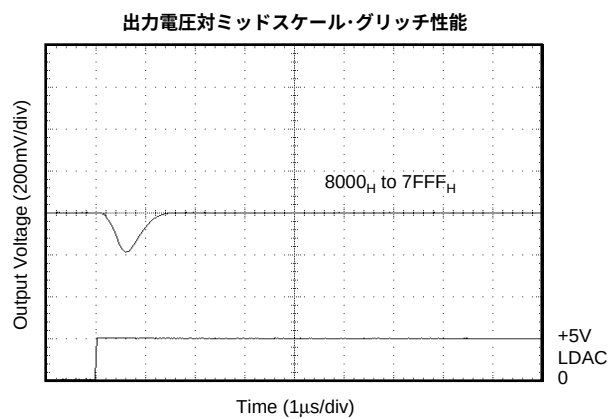
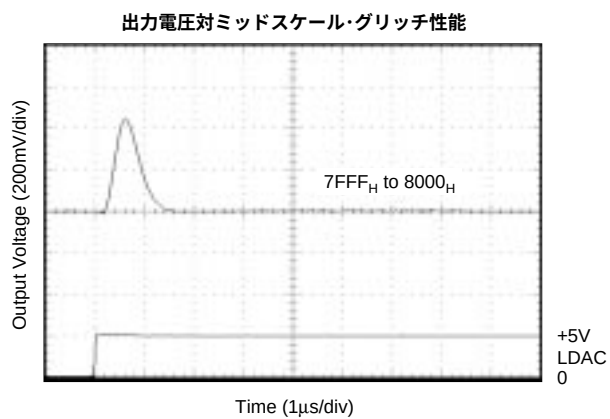
代表的性能曲線：V_{SS} = -15V

特に記述のない限り、T_A = +25°C、V_{DD} = +5V、V_{CC} = +15V、V_{SS} = -15V、V_{REF}H = +10V、V_{REF}L = -10V、代表的ユニットです。



代表的性能曲線： $V_{SS} = -15V$

特に記述のない限り、 $T_A = +25^\circ C$ 、 $V_{DD} = +5V$ 、 $V_{CC} = +15V$ 、 $V_{SS} = -15V$ 、 $V_{REFH} = +10V$ 、 $V_{REFL} = -10V$ 、代表的ユニットです。



動作原理

DAC7734は、クワッド・タイプの16ビット電圧出力DACです。アーキテクチャは、R-2Rラダー構成で、分割された3つのMSBと後段にバッファとして機能するオペアンプがあります。各DACごとにR-2Rラダー・ネットワーク、分割されたMSB、出力オペアンプがあります(図1参照)。最小電圧出力(ゼロスケール)および最大電圧出力(フルスケール)は、外部電圧リファレンス V_{REFL} および V_{REFH} によって設定します。

デジタル入力は、4つのDACのいずれかを選択する2ビットのアドレス・コード、1ビットのクイック・ロード・ビット、未使用の5ビット、および16ビットのDACコード(MSBファースト)からなる24ビットのシリアル・ワードです。コンバータは、+15Vの単一電源または±15Vの両電源および+5Vのロジック電源で動作させることができ、全てのDACの出力電圧およびDACレジスタを直ちにミッドスケール(コード8000_H)またはゼロスケール(コード0000_H)に設定するリセット機能を備えています。DAC7734の基本動作については図2および3を参照して下さい。

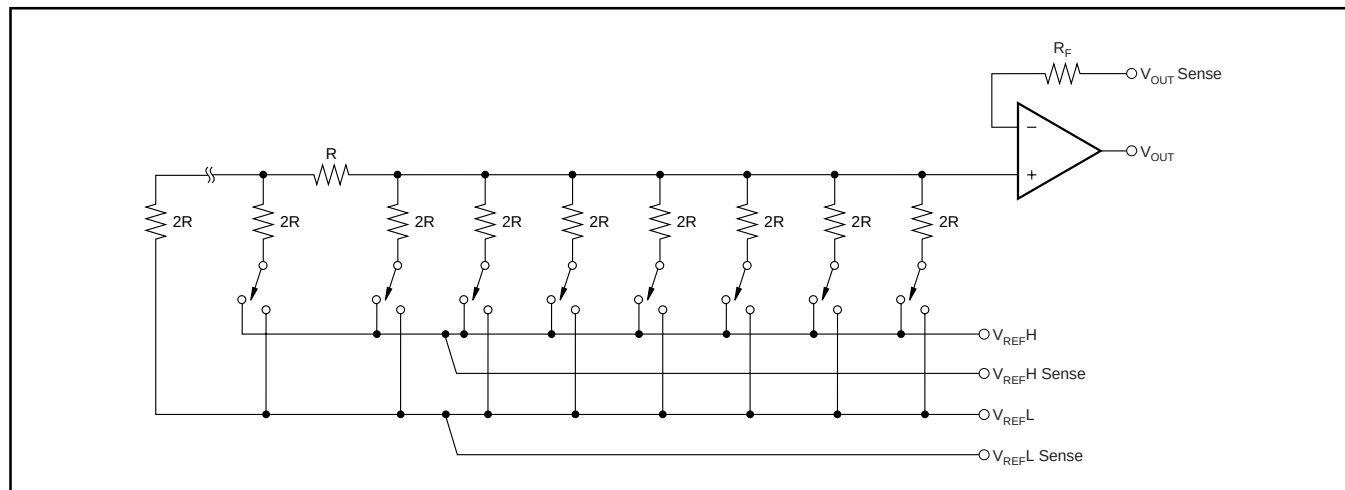


図1. DAC7734のアーキテクチャ

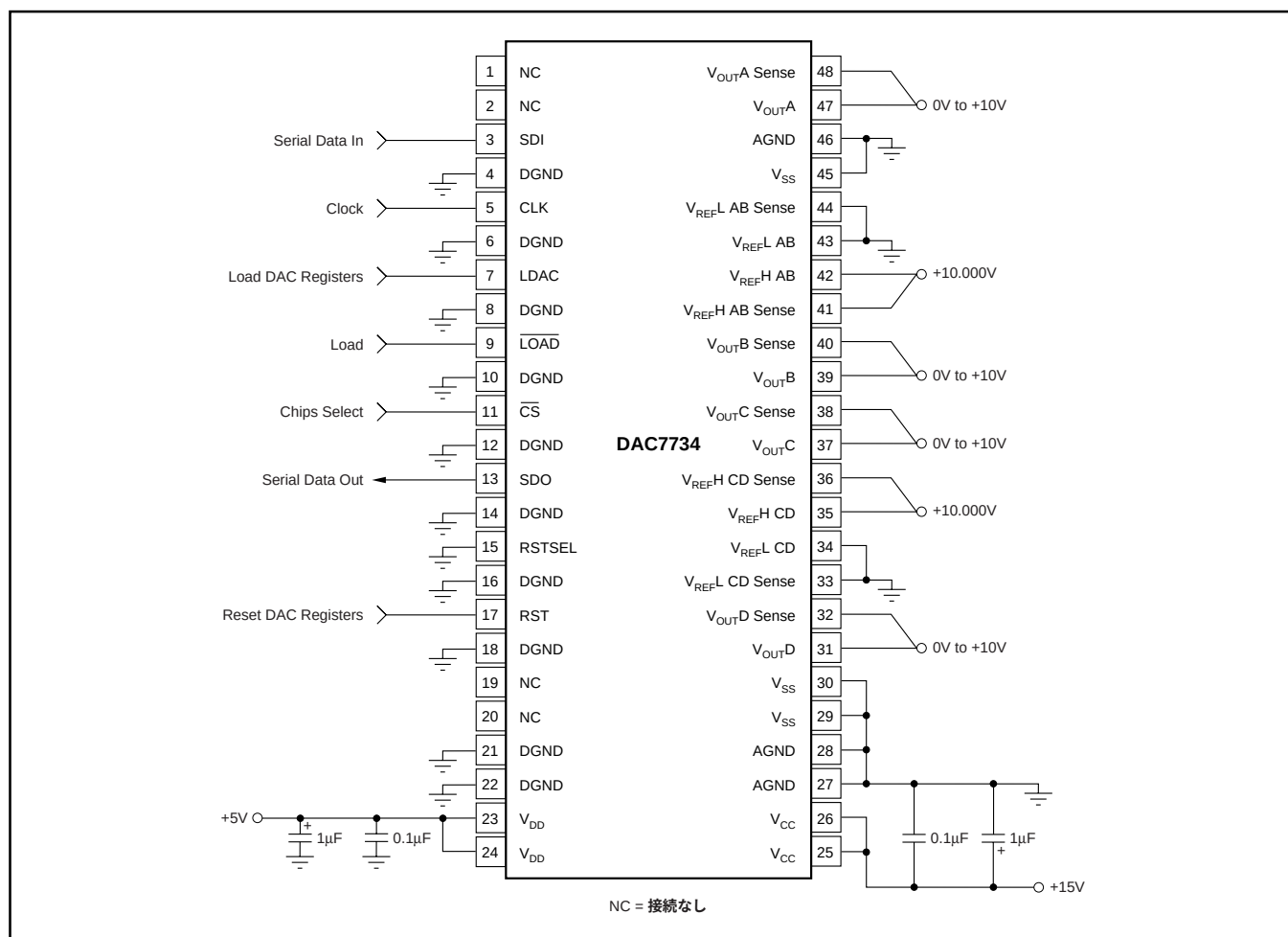


図2. DAC7734の基本的な単一電源動作

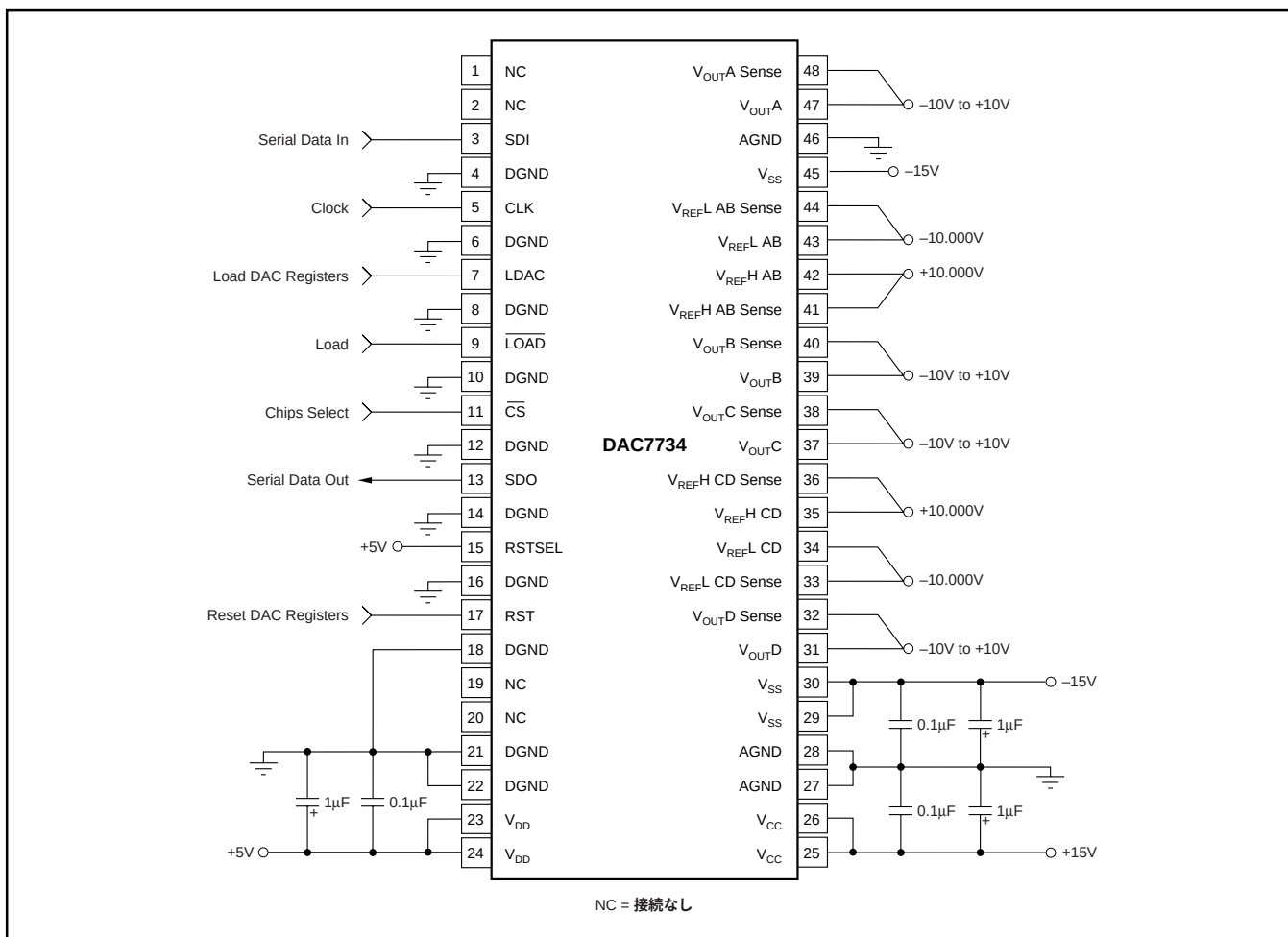


図3. DAC7734の基本的な両電源動作

アナログ出力

$V_{SS} = -15V$ (両電源動作) のとき、出力アンプは電源レールの4V以内までスイングでき、 $-40^{\circ}C \sim +85^{\circ}C$ の温度範囲にわたり保証されています。 $V_{SS} = 0V$ (単一電源動作) で R_{LOAD} もグランドに接続しているとき、出力はグランドまでスイングできます。 $V_{SS} = 0V$ のときは、ゼロスケール誤差の測定にも注意が必要です。出力アンプのオフセットが負の場合、出力電圧はグランド以下にスイングできないため、最初のいくつかのデジタル入力コード (0000_H 、 0001_H 、 0002_H など) で出力電圧が変化しないことがあります。負の制限値の $-5mV$ の場合、最初の仕様出力はコード 0021_H から始まります。

D/Aコンバータは高精度なため、接地や接触抵抗などのシステム設計の問題が非常に重要になります。フルスケール・レンジが10Vの16ビット・コンバータでは、1LSBの値は $152\mu V$ になります。負荷電流が1mAの場合、わずか $150m\Omega$ の配線およびコネクタの直列抵抗 (R_{W2} 、図4参照) によって $150\mu V$ の電圧降下が発生します。システム・レイアウトの観点からは、標準的な1オンス銅箔プリント基板の面積当たりの抵抗が $0.5m\Omega$ であることから、負荷が1mAの場合、幅20ミリインチ、長さ6インチのプリント基板のパターンで $150\mu V$ の電圧降下が発生することになります。

DAC7734では、高開ループ・ゲインの出力アンプのフォースおよびセンスの出力構成を使用できます。この機能によって出力アンプのループを負荷で閉じ (図4参照)、高精度な出力電圧を確保できます。

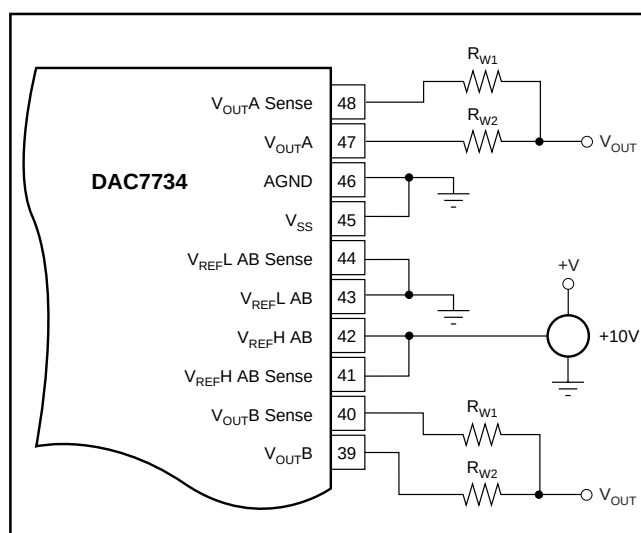


図4. アナログ出力の閉ループ構成 (DAC7734の1/2)。 R_W は配線の抵抗を示す。

リファレンス入力

リファレンス入力 V_{REFL} および V_{REFH} は、 V_{REFH} が V_{REFL} より1.25V以上高い限り、 $V_{SS} + 4V$ から $V_{CC} - 4V$ までの任意の電圧を使用することができます。各DACの最小出力は、 V_{REFL} +わずかなオフセット電圧(ほぼ出力オペアンプのオフセット)に等しくなります。最大出力は、 V_{REFH} +同様のオフセット電圧に等しくなります。 V_{SS} (負電源)は、グランドに接続するか、 $-14.25V$ から $-15.75V$ の範囲に保たなければならないことに注意して下さい。 V_{SS} の電圧は、コンバータ内部の複数のバイアス・ポイントを設定します。 V_{SS} が上記の2つの構成のいずれでもない場合、バイアス値が不正になり、デバイスの正しい動作が保証されません。

V_{REFH} に流れ込み V_{REFL} から流れ出る電流は、DACの出力電圧

に依存し、数マイクロアンペアから約2.0ミリアンペアまでの範囲で変動します。リファレンス入力、リファレンスに対して変動する負荷として作用します。DAC7734は、変動するリファレンス電流や回路インピーダンスによって発生する内部誤差を最小限に抑えることができるリファレンスのドライブおよびセンス端子を備えています。図5から図9に、各種のリファレンスの構成と、直線性および微分直線性への影響を示します。

最初にアナログ電源をオンにする必要があります。 V_{CC} と V_{SS} を同時にオンにしない場合は、最初に V_{SS} をオンする必要があります。最初にリファレンス電源をオンにした場合、 V_{CC} および V_{SS} 電源がESD保護ダイオードを介してリファレンスから供給されます(4ページ参照)。

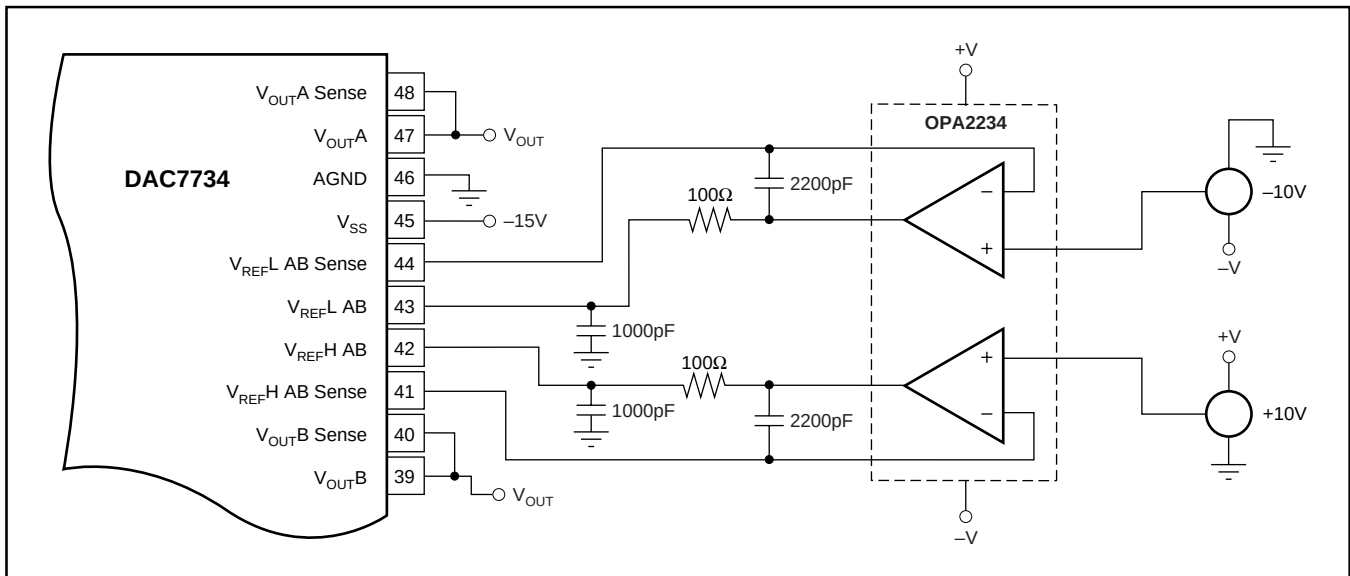


図5. 両電源の性能曲線に使用したバッファ付きリファレンスの構成(DAC7734の1/2)

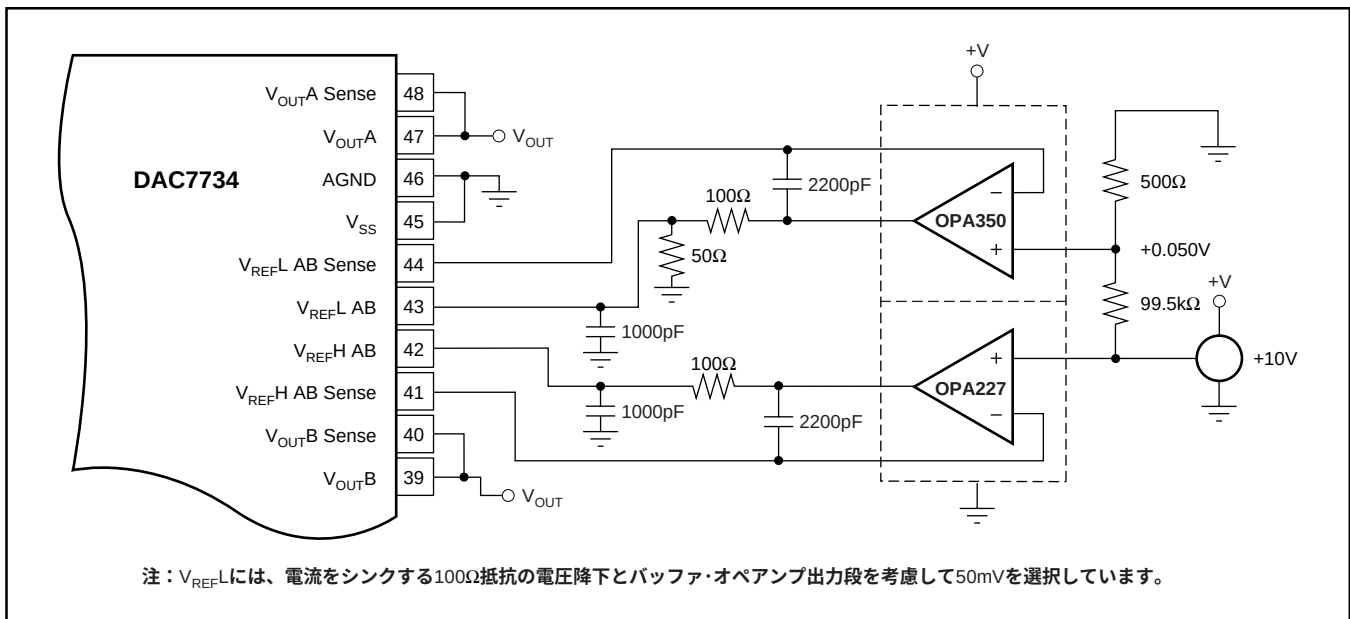


図6. 単一電源の性能曲線に使用した低電位リファレンスが50mVのバッファ付きリファレンス(DAC7734の1/2)

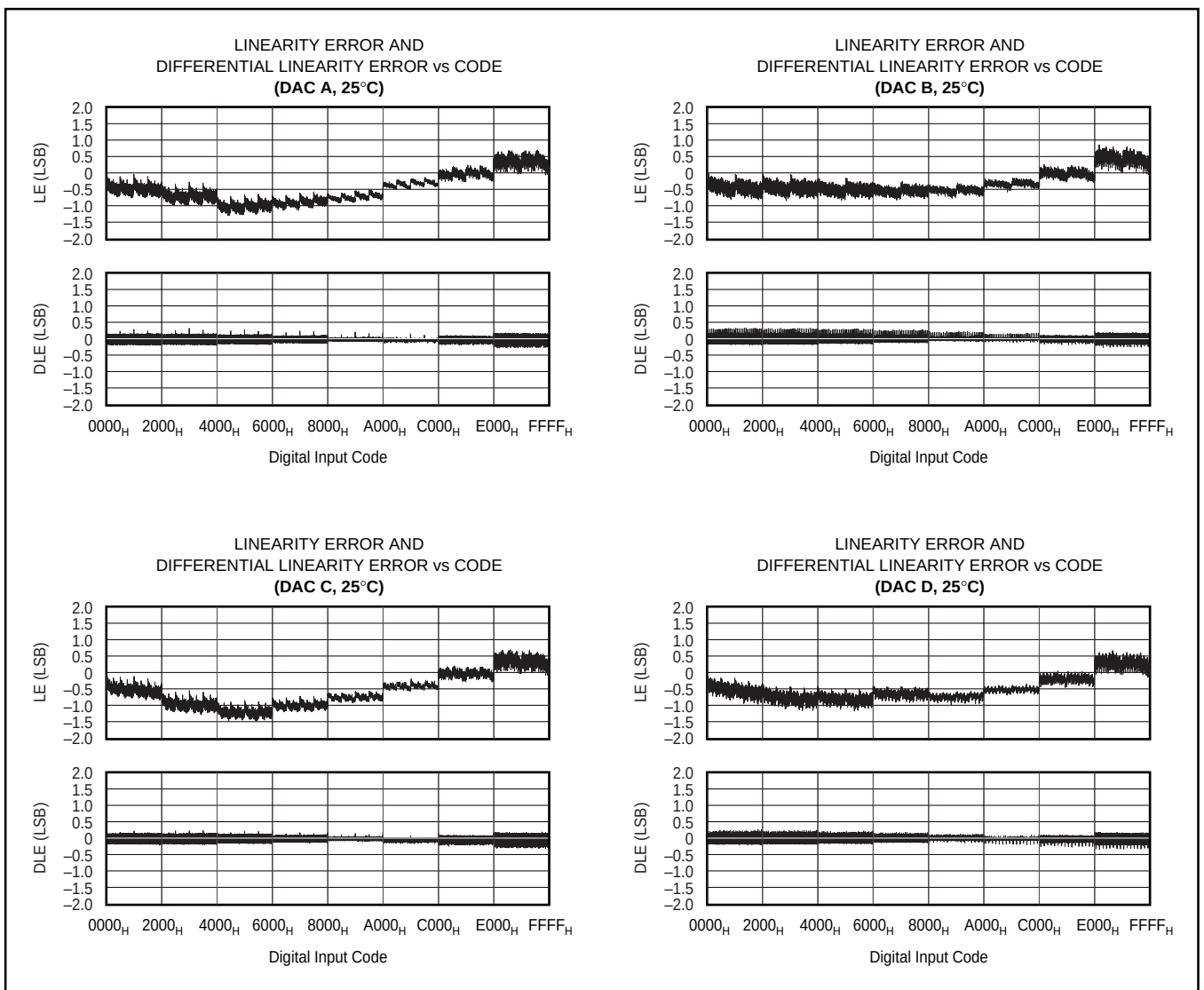


図7. 図8の積分直線性および微分直線性誤差の曲線

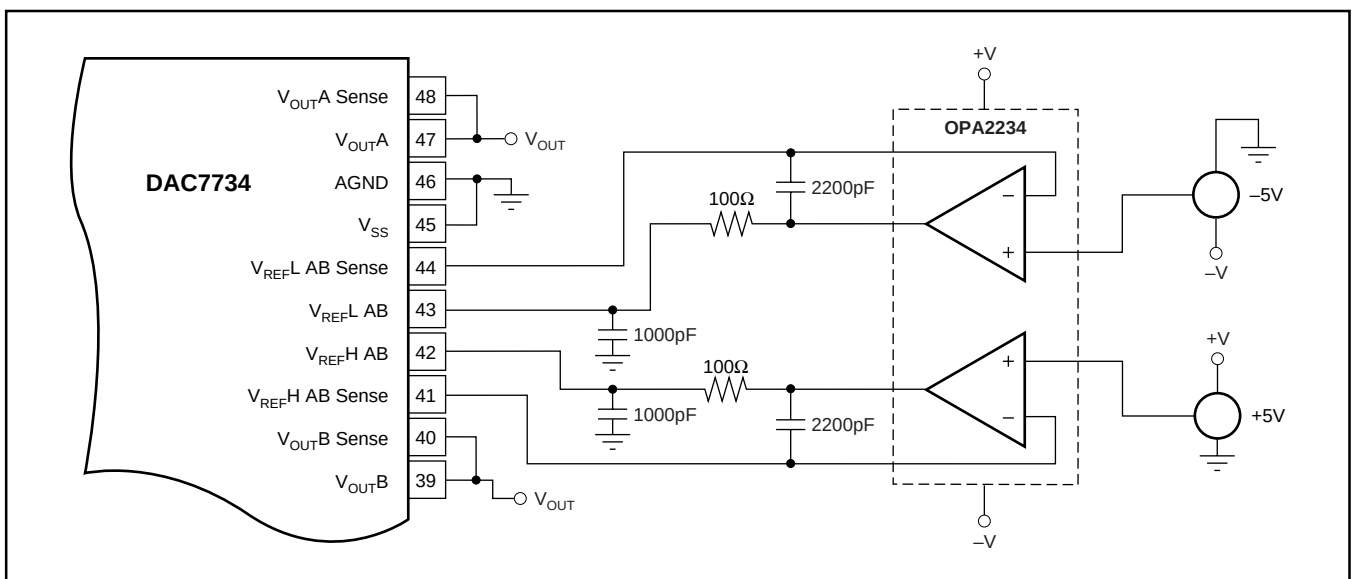


図8. $V_{REFL} = -5V$ 、 $V_{REFH} = +5V$ の両電源バッファ付きリファレンス(DAC7734の1/2)

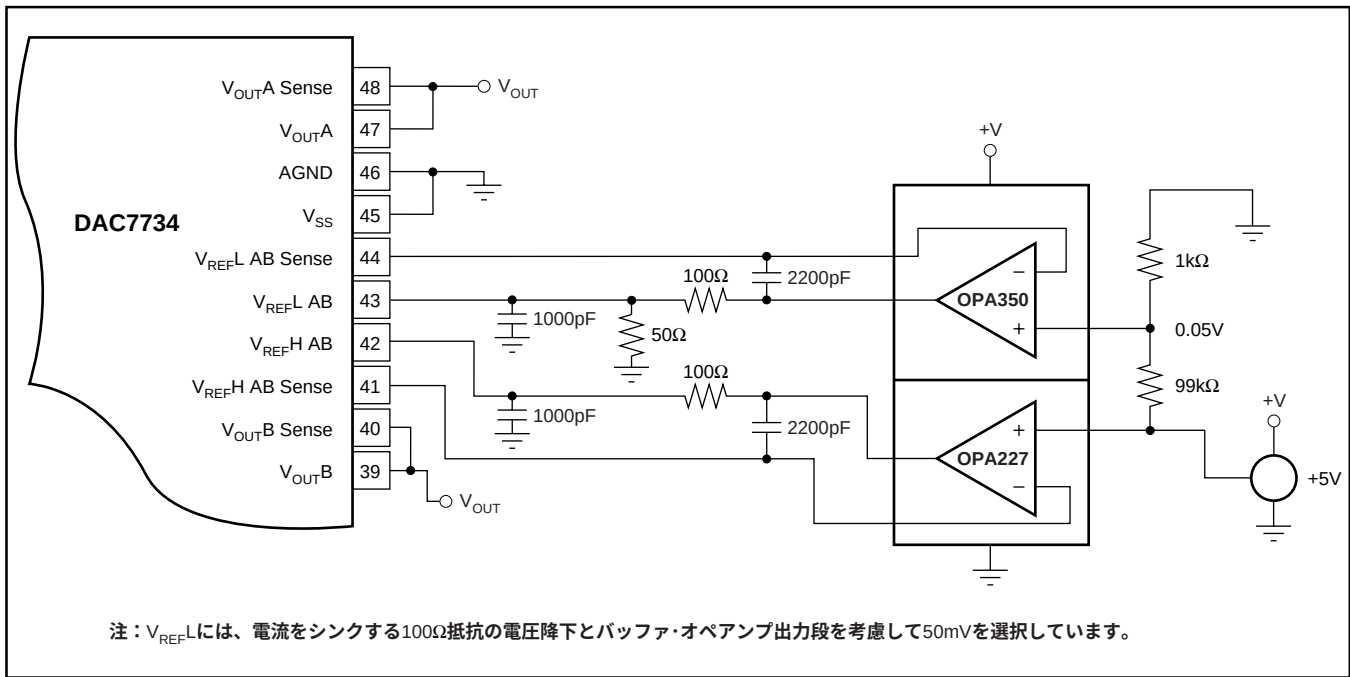


図9. V_{REF L} = 50mV、V_{REF H} = +5Vの単一電源バッファ付きリファレンス

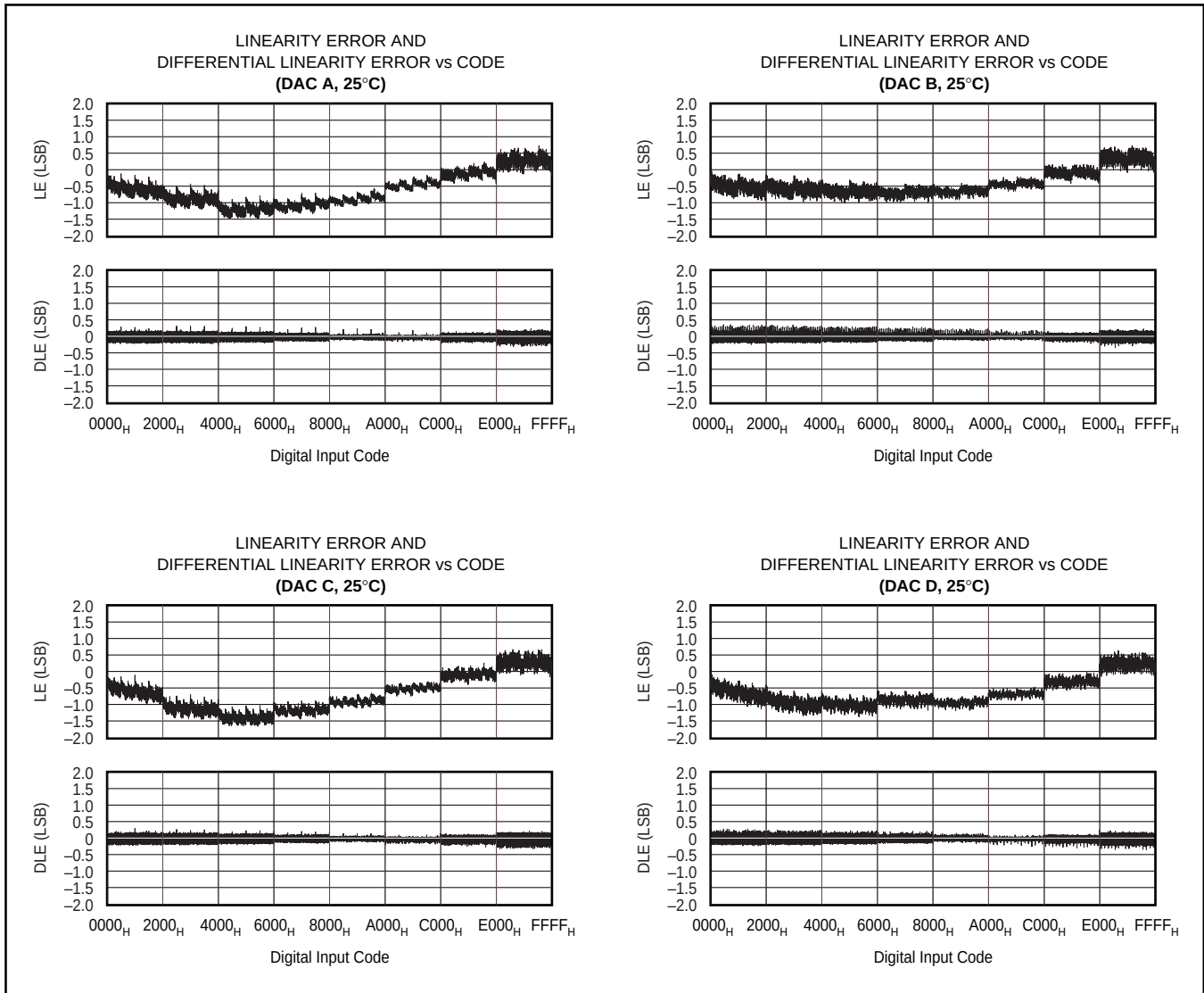


図10. 図9の積分直線性および微分直線性誤差の曲線

デジタル・インターフェース

表 I に DAC7734 の基本的なコントロール・ロジックを示します。インターフェースは、データ・クロック (CLK) 入力、シリアルデータ (SDI)、DAC 入力レジスタ・ロード制御信号 (LOAD)、および DAC レジスタ・ロード制御信号 (LDAC) から構成されます。また、複数のシリアル・デバイスのシリアル通信を可能にするチップ・セレクト (CS) 入力もあります。非同期リセット (RST) 入力は、その立ち上がりエッジで起動時や周期的リセットまたは緊急リセット時の状態を既知の値に戻します。この値はリセット・セレクト (RSTSEL) 信号の状態によって決まります。

DAC コード、クイック・ロード制御、およびアドレスは、24 ビットのシリアル・インターフェースで転送されます (表 I 参照)。シフト・レジスタにシフト・インされる最初の 2 ビット (B23、B22) は、DAC レジスタ・アドレスで、LOAD がローになったときに更新される入力レジスタを選択します。3 番目のビット (B21) はクイック・ロードビットです。このビットがハイの場合、アドレス・ビット (B23、B22) の状態にかかわらず、LOAD 信号がローになったとき、シフト・レジスタのコードが全ての DAC 入力レジスタにロードされます。“クイック・ロード”ビットがローの場合、シフト・レジスタのコードは指定された DAC 入力レジスタだけにロードされます。ビット B20 から B16 は未使用で、論理値は不定です。最後の 16 ビット (B15 から B0) は、選択した入力レジスタにロードされる DAC コード (LSB ファースト) です。

内部の DAC レジスタは、レベル・トリガではなくエッジ・トリガで動作します。LDAC 信号がローからハイに遷移すると、DAC 入力レジスタにあるデジタル・ワードがラッチされます。一段目のレジスタ (DAC 入力レジスタ) は、LOAD 信号でレベル・トリガされます。このダブル・バッファ方式のアーキテクチャは、アナログ出力に影響することなく各 DAC に新しいデータを入力できるように設計されています。新しいデータがデバイスに入力さ

れたら、LDAC の立ち上がりエッジによって全ての DAC 出力を同時に更新できます。また、DAC 入力レジスタに任意の時点で書き込みを行い、トリガ信号 (LDAC) によって DAC 出力電圧を同時に変更することもできます。

CS および CLK は OR ゲートで結合され、シリアル・ツー・パラレル・シフト・レジスタを制御することに注意して下さい。この 2 つの入力は、相互に交換が可能です。また、シリアル転送の最後で CS をハイにするときの CLK の状態にも注意する必要があります。CS をハイにしたときに CLK がローの場合、OR ゲートから立ち上がりエッジがシフト・レジスタに送られ、さらに 1 ビット内部データがシフトします。この結果、データが不正になり、誤った入力レジスタが選択される可能性があります。CS および CLK の両方を使用する場合は、CLK がハイのときのみ CS をハイにすることが必要です。一方だけ使用する場合は、CS または CLK のどちらでもシフト・レジスタを動作させることができます。詳細については、表 II を参照して下さい。

CS ⁽¹⁾	CLK ⁽¹⁾	LOAD	RST	シリアル・シフト・レジスタ
H ⁽²⁾	X ⁽³⁾	H	H	変化しない
L ⁽⁴⁾	L	H	H	変化しない
L	↑ ⁽⁵⁾	H	H	1 ビット進む
↑	L	H	H	1 ビット進む
H ⁽⁶⁾	X	L ⁽⁷⁾	H	変化しない
H ⁽⁶⁾	X	H	↑ ⁽⁸⁾	変化しない

注：(1) CS および CLK は、相互に交換が可能です。(2) H = ロジック“ハイ”。(3) X = 無視。(4) L = ロジック“ロー”。(5) 正のロジックの遷移。(6) “疑似クロック”によるシフト・レジスタのシフトや変化を防止するため、“ハイ”の値を推奨します。(7) LOAD がローのときにシリアル・レジスタにデータが入力されると、シフト・レジスタの A1 および A0 ビットがシフトし、択選される DAC レジスタが変化します。この場合、誤って選択された各 DAC レジスタのデータは破壊されます。(8) RST の立ち上がりエッジでシリアル・シフト・レジスタの内容は変化しません。

表 II. シリアル・シフト・レジスタの真理値表

シリアルデータ入力

B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
A1	A0	クイック・ロード	X	X	X	X	X	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

A1	A0	CS	RST	RSTSEL	LDAC	LOAD	入力レジスタ	DAC レジスタ	モード	DAC
L	L	L	H	X	X	L	書き込み	ホールド	書き込み入力	A
L	H	L	H	X	X	L	書き込み	ホールド	書き込み入力	B
H	L	L	H	X	X	L	書き込み	ホールド	書き込み入力	C
H	H	L	H	X	X	L	書き込み	ホールド	書き込み入力	D
X	X	H	H	X	↑	H	ホールド	書き込み	更新	全て
X	X	H	H	X	H	H	ホールド	ホールド	ホールド	全て
X	X	X	↑	L	X	X	ゼロにリセット	ゼロにリセット	ゼロにリセット	全て
X	X	X	↑	H	X	X	ミッドスケールにリセット	ミッドスケールにリセット	ミッドスケールにリセット	全て

表 I. DAC7734 のロジックの真理値表

シリアルデータ出力

シリアルデータ出力(SDO)は、内部シフト・レジスタの出力です。DAC7734のSDOはドライブされた出力で、外部のプルアップは不要です。DAC7734は、各デバイスのSDOピンを次のデバイスのSDIピンに接続することにより、いくつでもデジチェーン接続することができます(図11参照)。

デジタルのタイミング

図12および表IIIは、DAC7734のデジタル・インターフェースのタイミングを表しています。

デジタル入力のコーディング

DAC7734の入力データは、ストレート・バイナリ・フォーマットです。出力電圧は式1で求められます。

V_OUT = V_REF * L + ((V_REF * H - V_REF * L) * N) / 65,536 (1)

ここで、Nはデジタル入力コードです。この式には、オフセット(ゼロスケール)またはゲイン(フルスケール)誤差の影響は含まれていません。

デジタル制御のプログラマブル電流ソース

DAC7734は、プログラマブル電流ソースなどのアプリケーション回路の設計に広い柔軟性をもたせるユニークな機能を備えています。DAC7734では出力アンプの開ループ構成と差動リファレンス入力の間方を利用できます。出力アンプの開ループ構成によりループ内にトランジスタを配置してデジタル制御の単方向電流ソースを実現し、差動リファレンスによりフルスケール電流とゼロスケール電流の間方をプログラムすることができます。出力電流は次のように計算されます。

I_OUT = (((V_REF * H - V_REF * L) / R_SENSE) * (N / 65,536)) + (V_REF * L / R_SENSE) (2)

図13にDAC7734の4mAから20mAの電流出力構成を示します。出力電流は式3によって計算されます。

I_OUT = (((5V - 1V) / 250Ω) * (N / 65,536)) + (1V / 250Ω) (3)

フルスケールの出力電流は16mAとゼロ電流の4mAの合計です。ゼロスケールの出力電流は4mA(1V/250Ω)のオフセット電流です。

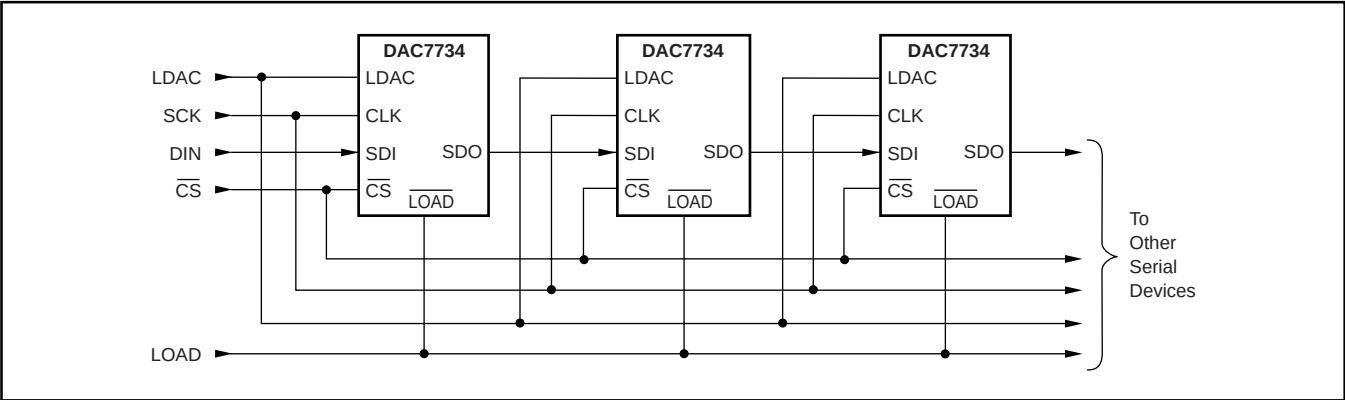


図11. DAC7734のデジチェーン接続

記号	説明	最小	最大	単位
t_DS	データ有効からCLKの立ち上がりまで	10		ns
t_DH	CLK立ち上がり後のデータ有効保持	20		ns
t_CH	CLK“ハイ”	25		ns
t_CL	CLK“ロー”	25		ns
t_CSS	CS“ロー”からCLKの立ち上がりまで	15		ns
t_CSH	CLK“ハイ”からCSの立ち上がりまで	0		ns
t_LD1	LOAD“ハイ”からCLKの立ち上がりまで	10		ns
t_LD2	CLKの立ち上がりからLOAD“ロー”まで	30		ns
t_LDRW	LOAD“ロー”時間	30		ns
t_LDDL	LDAC“ロー”時間	40		ns
t_LDDH	LDAC“ハイ”時間	40		ns
t_SDO	SDO伝搬遅延	10	45	ns
t_RSSS	RESETSEL有効からRESET“ハイ”まで	0		ns
t_RSSH	RESET“ハイ”からRESETSEL無効まで	100		ns
t_RSTL	RESET“ロー”時間	10		ns
t_RSTH	RESET“ハイ”時間	10		ns
t_LDD	LOAD“ロー”からLDACの立ち上がりまで	40		ns
t_S	セトリングタイム		11(両電源)/10(単一電源)	μs

表III. タイミング仕様(T_A = -40°C~+85°C)

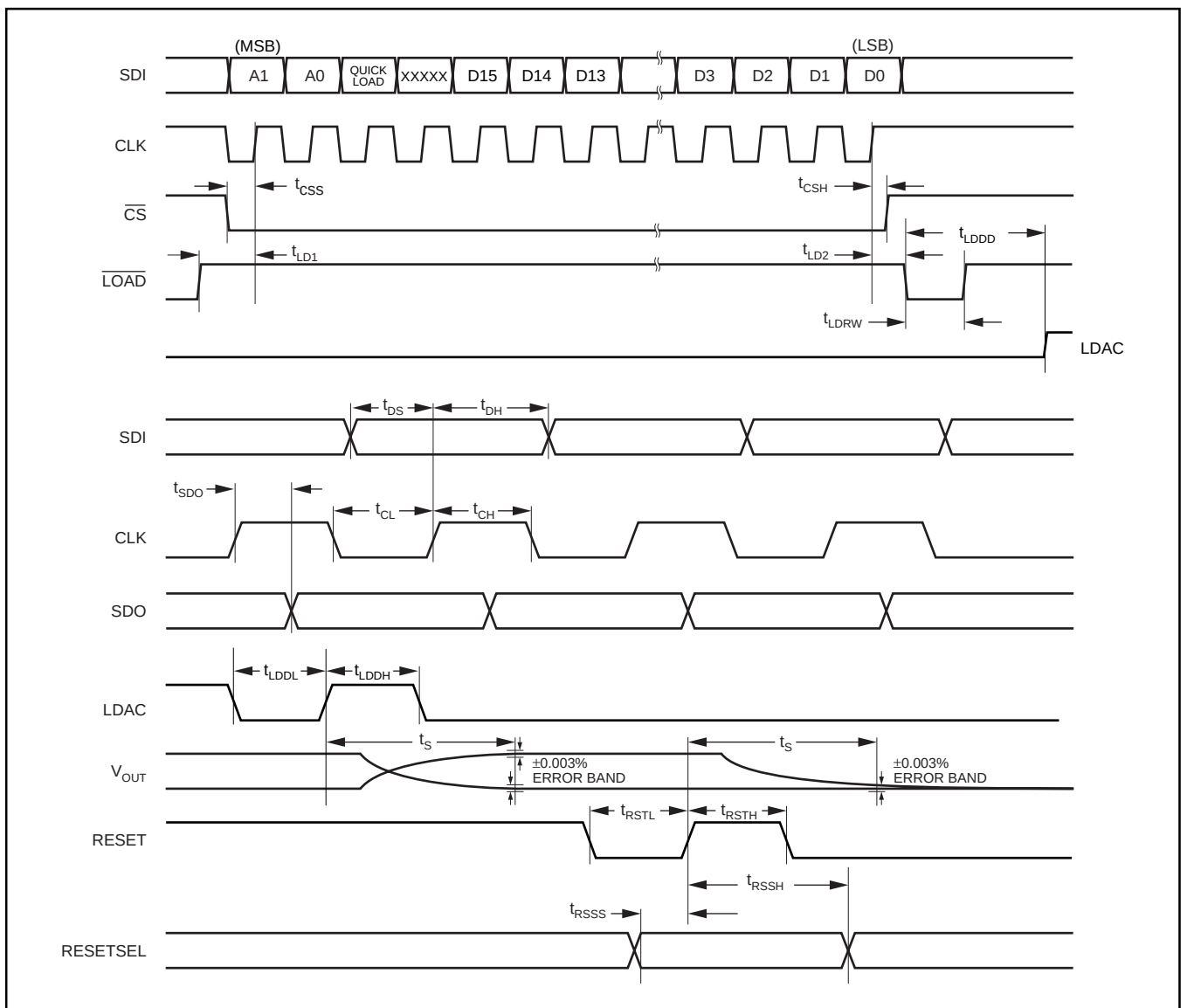


図12. デジタル入出力のタイミング

外観

