

12ビット差動入力マイクロパワー・サンプリング A/Dコンバータ

特長

- バイポーラ入力レンジ
- 完全な差動入力
- サンプリング・レート：200kHz
- マイクロパワー：2.3mW(200kHz)
- パワーダウン：3 μ A(最大)
- パッケージ：8ピンDIP、8ピンSOP、
8ピンMSOP
- シリアル・インターフェース
- AC同相モード除去

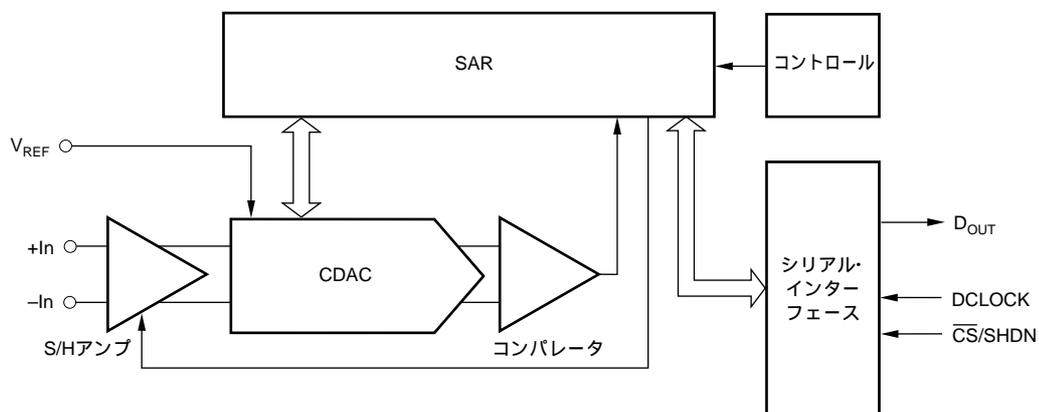
アプリケーション

- トランスデューサ・インターフェース
- バッテリ動作システム
- リモート・データ・アキュイジション
- 絶縁型データ・アキュイジション
- ACモータ制御

概要

ADS7817は、ハイ・インピーダンスの完全な差動アナログ入力を備えた12ビット、200kHzサンプリングA/Dコンバータです。リファレンス電圧は、49 μ Vから1.22mVまでの分解能(入力換算)を保ちながら100mVから2.5Vまで変化させることができます。

差動入力、低消費電力、自動パワー・ダウンなどの特長を備えた小型のADS7817は、バッテリー動作システム、リモート・データ・アキュイジション、マルチチャンネル・アプリケーションなどで直接トランスデューサと接続する用途に適しています。パッケージは、8ピン・プラスチックDIP、8ピンSOPまたは8ピンMSOPで供給されます。



仕様

特に記述のない限り、 $-40 \sim +85$ 、 $+V_{CC} = +5V$ 、 $V_{REF} = +2.5V$ 、 $f_{SAMPLE} = 200kHz$ 、 $f_{CLK} = 16 \cdot f_{SAMPLE}$ 、 $-In = +2.5V$ です。

パラメータ	条件	ADS7817			ADS7817B			ADS7817C			単位
		最小	標準	最大	最小	標準	最大	最小	標準	最大	
アナログ入力 フルスケール入力スパン 絶対入力電圧	+In (-In)	$-V_{REF}$		$+V_{REF}$	*		*	*		*	V
	+In	-0.3		$V_{CC} + 0.3$	*		*	*		*	V
	-In	-0.3		4	*		*	*		*	V
キャパシタンス リーク電流			15 ± 1		*		*	*		*	pF μA
システム性能											
分解能		11	12		12	*		*		*	Bits
ノー・ミッシング・コード											Bits
積分直線性誤差			± 1	± 2		± 0.8	± 2		± 0.5	± 1	LSB ⁽¹⁾
微分直線性誤差			± 1	± 2		± 0.7	± 1		± 0.4	± 1	LSB
オフセット誤差			± 1	± 6		*	*		*	*	LSB
ゲイン誤差			± 0.5	± 4		*	*		*	*	LSB
雑音			63			*			*		μV_{rms}
同相モード除去			80			*			*		dB
電源除去			82			*			*		dB
サンプリング特性											
変換時間		1.5		12	*		*	*		*	Clk Cycles
アクイジション時間				200			*			*	Clk Cycles
スループット・レート							*			*	kHz
ダイナミック特性											
全高調波歪	$V_{IN} = 5.0V_{p-p}$ at 1kHz		-83			*			*		dB
	$V_{IN} = 5.0V_{p-p}$ at 5kHz		-81			*			*		dB
SINAD	$V_{IN} = 5.0V_{p-p}$ at 1kHz		71			*			*		dB
スプリアスフリー・ダイナミック・レンジ	$V_{IN} = 5.0V_{p-p}$ at 1kHz		86			*			*		dB
リファレンス入力											
電圧レンジ		0.1		2.5	*		*	*		*	V
抵抗	$\overline{CS} = V_{CC}$		5			*		*		*	G Ω
	$\overline{CS} = GND$, $f_{SAMPLE} = 0Hz$		5			*		*		*	G Ω
	コードFF8h		20	100		*	*	*		*	μA
電流ドレイン	$f_{SAMPLE} = 12.5kHz$		1.3	20		*	*	*		*	μA
	$\overline{CS} = V_{CC}$		0.001	3		*	*	*		*	μA
デジタル入出力											
ロジック・ファミリ			CMOS			*		*		*	
ロジック・レベル											
V_{IH}	$I_{IH} = +5\mu A$	3		$+V_{CC} + 0.3$	*		*	*		*	V
V_{IL}	$I_{IL} = +5\mu A$	-0.3		0.8	*		*	*		*	V
V_{OH}	$I_{OH} = -250\mu A$	3.5			*		*	*		*	V
V_{OL}	$I_{OL} = 250\mu A$			0.4			*	*		*	V
データ・フォーマット							*	*		*	
電源条件											
V_{CC}	仕様に規定された性能	4.75		5.25	*		*	*		*	V
無信号時電流			460	800		*	*	*		*	μA
	$f_{SAMPLE} = 12.5kHz^{(2,3)}$		40			*	*	*		*	μA
	$f_{SAMPLE} = 12.5kHz^{(3)}$		330			*	*	*		*	μA
パワー・ダウン	$\overline{CS} = V_{CC}$, $f_{SAMPLE} = 0Hz$			3			*	*		*	μA
温度範囲											
仕様に規定された性能		-40		+85	*		*	*		*	

*印は、ADS7817と同じ値であることを示します。

注:(1)LSBは最下位ビットです。 V_{REF} が+2.5Vの場合、1LSBは1.22mVになります。(2) $f_{CLK} = 3.2MHz$ 、256クロック・サイクル中の251クロック・サイクルの間は $\overline{CS} = V_{CC}$ とする。(3)低サンプリング・レートの詳細については、「消費電力」の項を参照。

絶対最大定格⁽¹⁾

+V _{CC}	+6V
アナログ入力	-0.3V ~ (+V _{CC} + 0.3V)
ロジック入力	-0.3V ~ (+V _{CC} + 0.3V)
ケース温度	+100
接合部温度	+150
保存温度	+125
外部リファレンス電圧	+5.5V

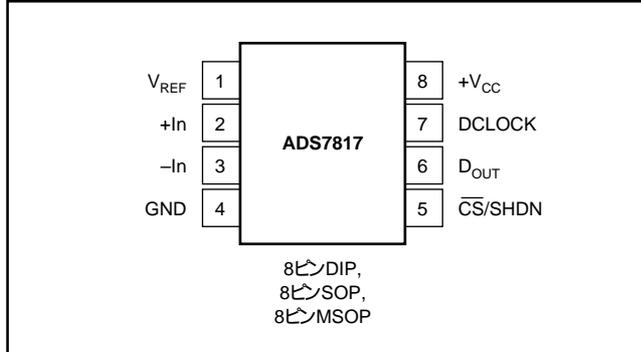
注：(1) 定格を超えるオーバーストレスは、デバイスに永久的な損傷を与えます。



静電気放電対策

静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。すべての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下さい。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

ピン配置



ピン構成

ピン	名称	説明
1	V _{REF}	リファレンス入力。
2	+In	非反転入力。
3	-In	反転入力。
4	GND	グラウンド。
5	CS/SHDN	“ロー”のときチップ・セレクト。“ハイ”のときシャットダウン・モード。
6	D _{OUT}	シリアル出力データ・ワードは、12ビットのデータから構成されます。動作時には、DCLOCKの立ち下がりエッジでデータ有効になります。シリアル出力は、CSの立ち下がりエッジ後の2番目のクロック・パルスでイネーブルされます。1つのマルチビットの後、次の12のエッジで、データが有効になります。
7	DCLOCK	データ・クロックは、シリアル・データの転送を同期させ、変換速度を決定します。
8	+V _{CC}	電源。

パッケージ情報/御発注の手引き

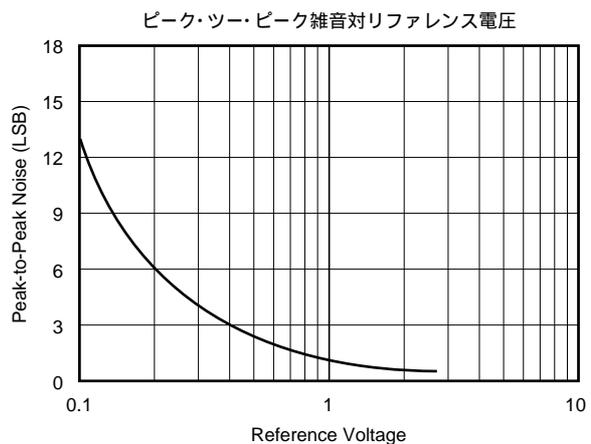
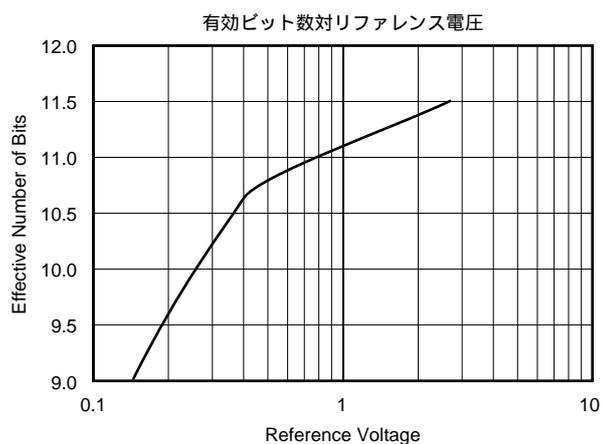
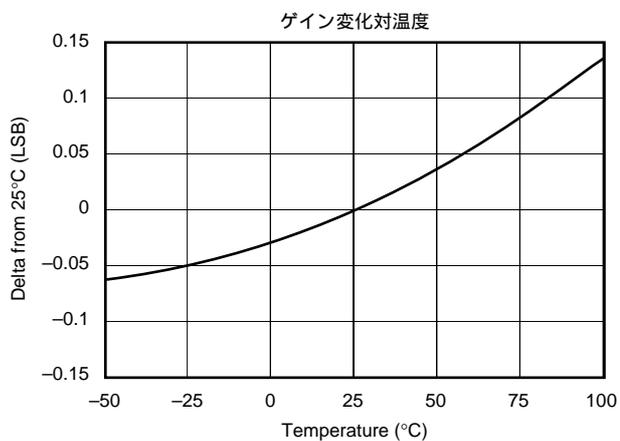
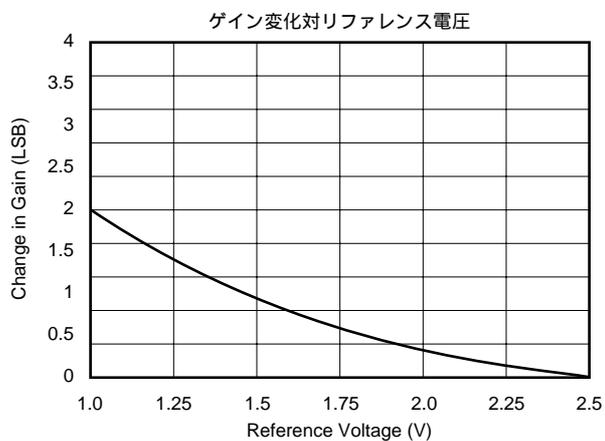
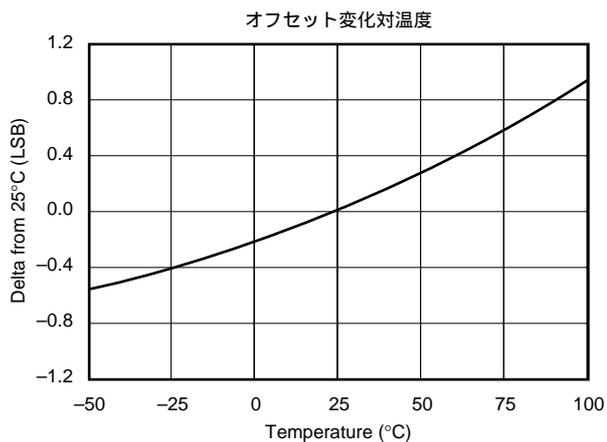
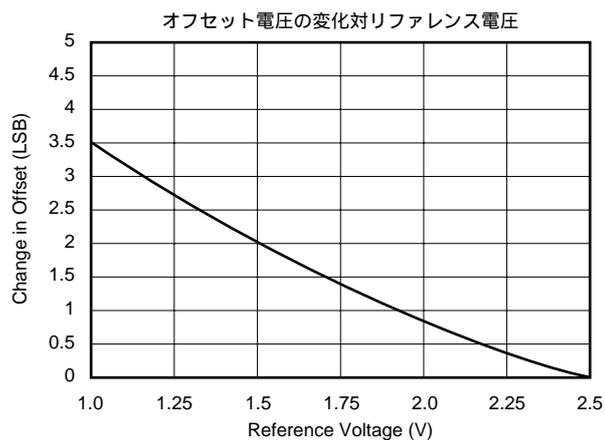
モデル	最大積分直線性誤差 (LSB)	最大微分直線性誤差 (LSB)	温度範囲	パッケージ	パッケージ図番号 ⁽¹⁾
ADS7817P	±2	±2	-40 ~ +85	プラスチックDIP	006
ADS7817U	±2	±2	-40 ~ +85	SOP	182
ADS7817E	±2	±2	-40 ~ +85	MSOP	337
ADS7817PB	±2	±1	-40 ~ +85	プラスチックDIP	006
ADS7817UB	±2	±1	-40 ~ +85	SOP	182
ADS7817EB	±2	±1	-40 ~ +85	MSOP	337
ADS7817PC	±1	±1	-40 ~ +85	プラスチックDIP	006
ADS7817UC	±1	±1	-40 ~ +85	SOP	182
ADS7817EC	±1	±1	-40 ~ +85	MSOP	337

注：(1) 詳細図および寸法表は、データシートの巻末を参照して下さい。

このデータシートに記載されている情報は、信頼しうるものと考えておりますが、不正確な情報や記載漏れ等に関して弊社は責任を負うものではありません。情報の使用について弊社は責任を負いませんので、各ユーザーの責任において御使用下さい。価格や仕様は予告なしに変更される場合がありますのでご了承下さい。ここに記載されているいかなる回路についても工業所有権その他の権利またはその実施権を付与したり承諾したりするものではありません。弊社は弊社製品を生命維持に関する機器またはシステムに使用することを承認しまたは保証するものではありません。

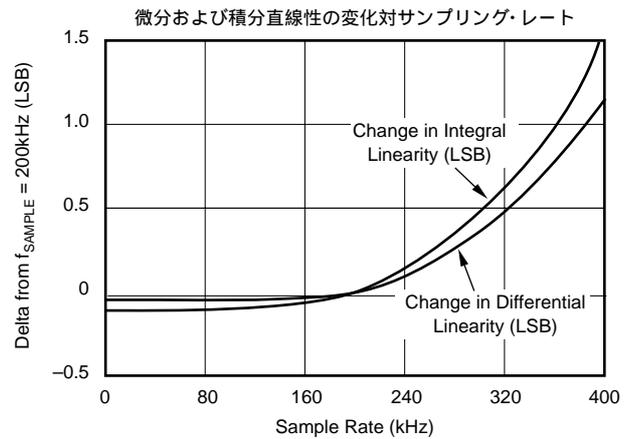
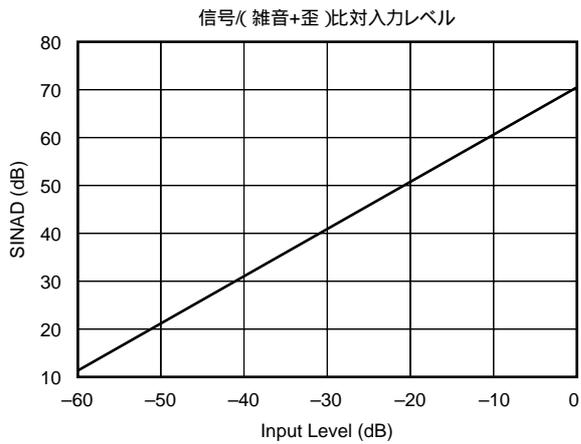
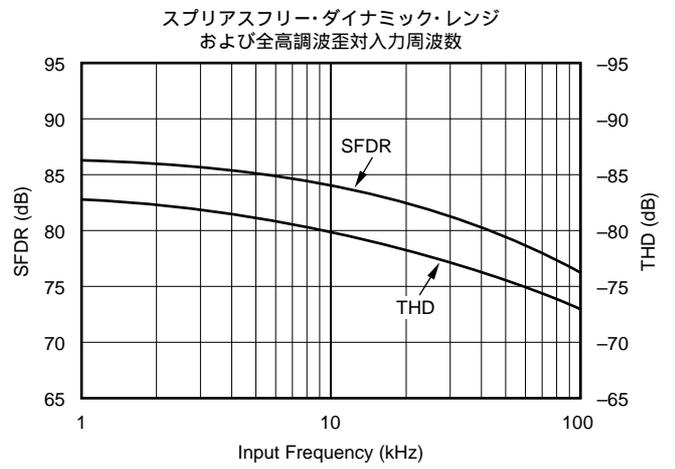
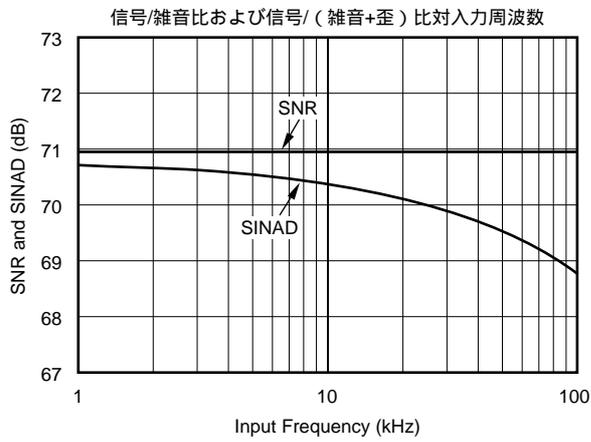
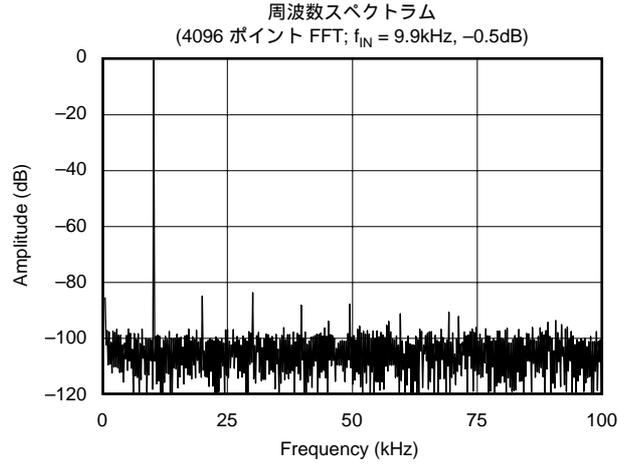
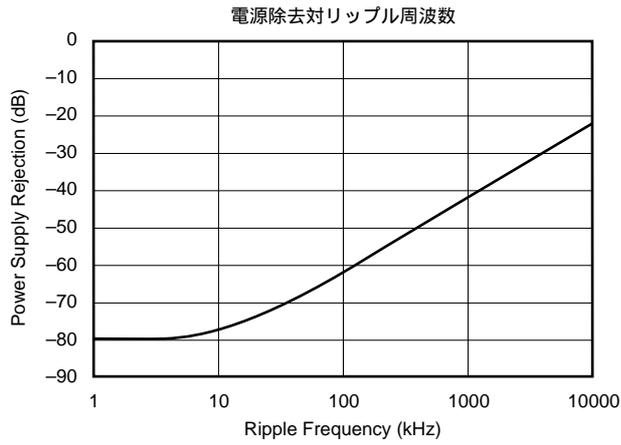
代表的性能曲線

特に記述のない限り、 $T_A = +25$ 、 $V_{CC} = +5V$ 、 $V_{REF} = +2.5V$ 、 $f_{SAMPLE} = 200kHz$ 、 $f_{CLK} = 16 \cdot f_{SAMPLE}$ 、 $-IN = +2.5V$ です。



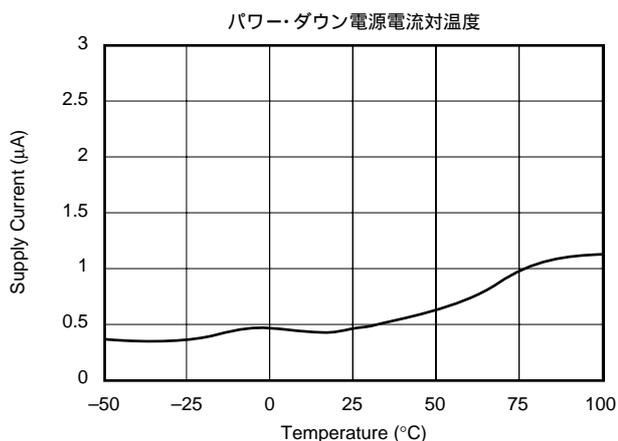
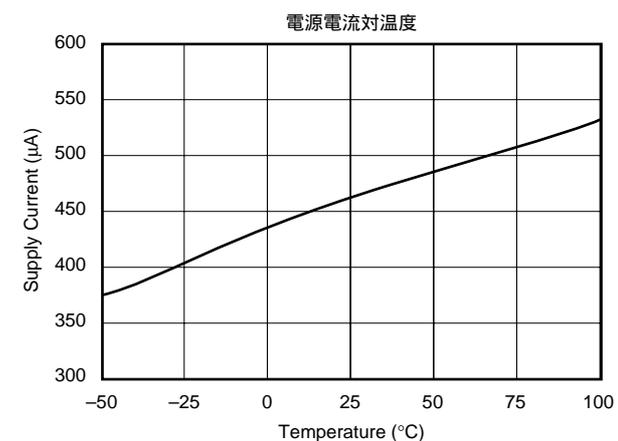
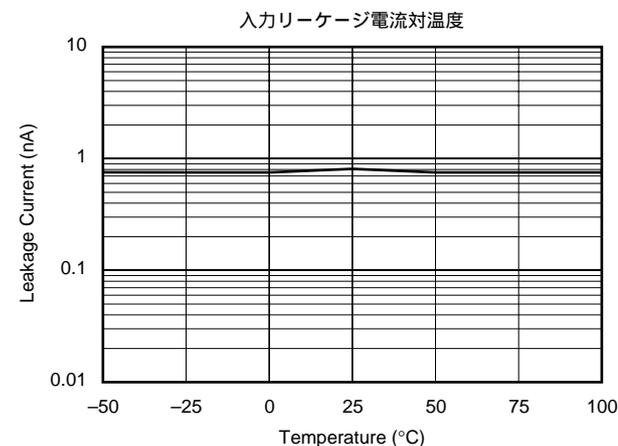
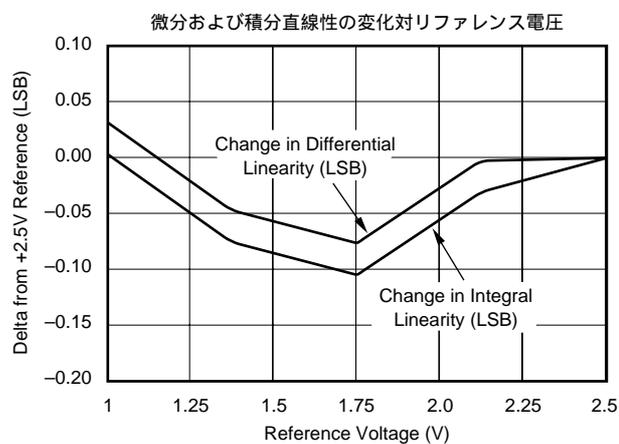
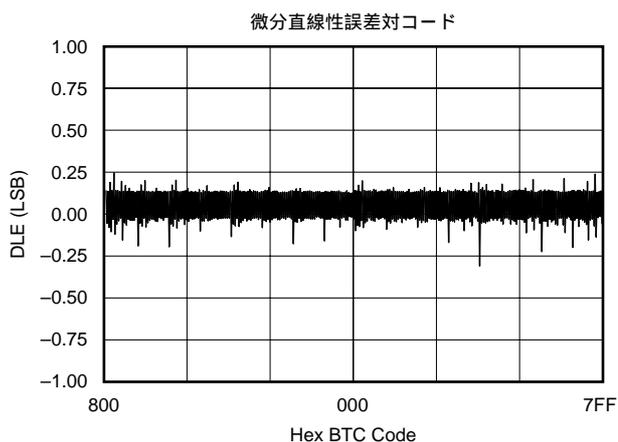
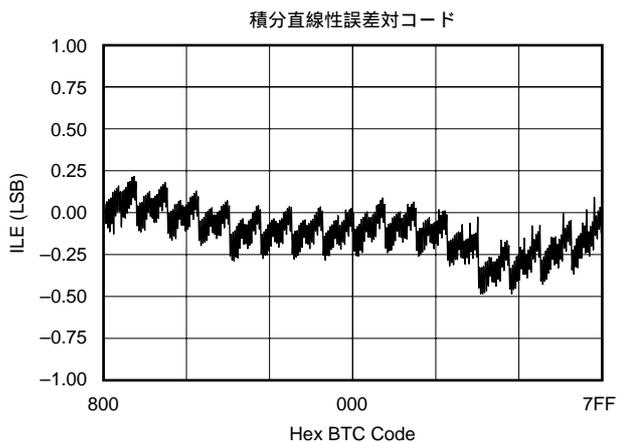
代表的性能曲線

特に記述のない限り、 $T_A = +25$ 、 $V_{CC} = +5V$ 、 $V_{REF} = +2.5V$ 、 $f_{SAMPLE} = 200kHz$ 、 $f_{CLK} = 16 \cdot f_{SAMPLE}$ 、 $-In = +2.5V$ です。



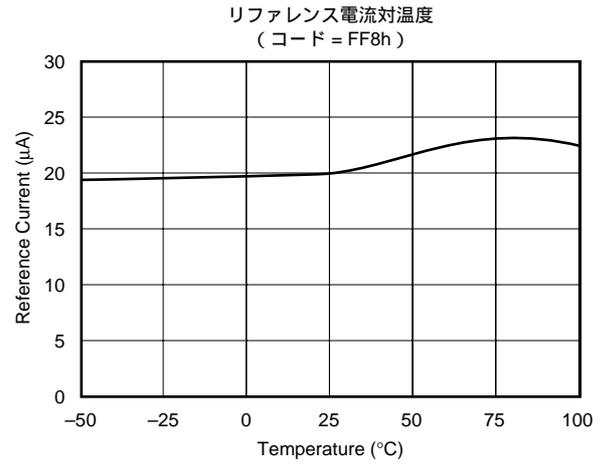
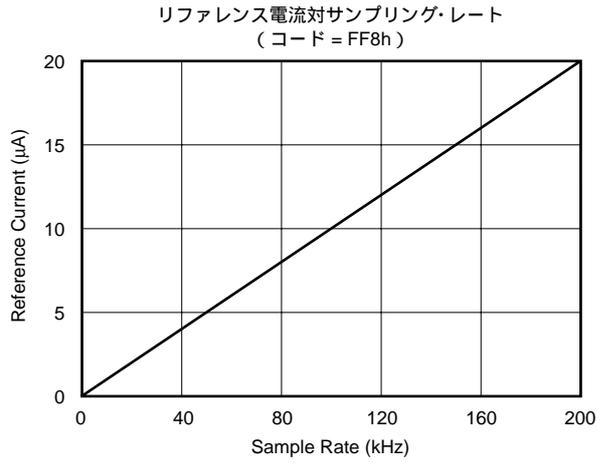
代表的性能曲線

特に記述のない限り、 $T_A = +25$ 、 $V_{CC} = +5V$ 、 $V_{REF} = +2.5V$ 、 $f_{SAMPLE} = 200kHz$ 、 $f_{CLK} = 16 \cdot f_{SAMPLE}$ 、 $-IN = +2.5V$ です。



代表的性能曲線

特に記述のない限り、 $T_A = +25$ 、 $V_{CC} = +5V$ 、 $V_{REF} = +2.5V$ 、 $f_{SAMPLE} = 200kHz$ 、 $f_{CLK} = 16 \cdot f_{SAMPLE}$ 、 $-In = +2.5V$ です。



動作原理

ADS7817は、伝統的な逐次比較型レジスタ(SAR)を使用したアナログ/デジタル(A/D)コンバータです。このコンバータは、本質的にサンプル/ホールド機能をもつ電荷再配分に基づくアーキテクチャを採用し、0.6 μ m CMOS プロセスで製造されています。このアーキテクチャおよびプロセスにより、ADS7817はごくわずかの消費電力で最大200,000回/秒のアナログ信号の捕捉および変換を実行することができます。

ADS7817には、外部リファレンス、外部クロック、単一+5V電源が必要です。外部リファレンスには、100mVから2.5Vまでの任意の電圧を使用することができます。リファレンス電圧の値により、アナログ入力レンジが直接設定されます。リファレンス入力電流はADS7817の変換レートに依存しています。外部クロックには、10kHz(スループット625Hz)から3.2MHz(スループット200kHz)の範囲のものが使用できます。“ハイ”および“ロー”の時間が150ns以上であれば、クロックのデューティ・サイクルは本質的に重要ではありません。最小クロック周波数は、ADS7817内部のコンデンサのリークageによって設定されます。

アナログ入力は、2本の入力ピン+Inおよび-Inに供給されます。変換が開始されると、2本のピンの差動入力が内部キャパシタ・アレイにサンプリングされます。変換中は、どちらの入力も内部の機能から完全に遮断されます。

デジタル化された変換結果は、DCLOCK入力によってクロック・アウトされ、MSBファーストでD_{OUT}ピンからシリアルに出力されます。D_{OUT}ピンに出力されるデジタル・データは、現在変換中のデータです。パイプラインの遅延はありません。変換終了後も継続してADS7817にクロックを供給し、LSBファーストのシリアル・データを出力させることができます。詳細については、デジタル・インターフェースの項を参照して下さい。

アナログ入力

アナログ入力は、バイポーラの完全な差動入力です。ADS7817のアナログ入力をドライブする一般的な方法としては、シングルエンドと差動の2つがあります(図1参照)。シングルエンド入力の場合、-In入力を一定電圧に固定します。+In入力はこの電圧を中心にシングし、ピーク・ツー・ピークの振幅は2 \cdot V_{REF}になります。V_{REF}の値によってコモン電圧の範囲が決まります(図2参照)。

差動入力の場合、入力振幅は+In入力と-In入力の差、すなわち+In(-In)になります。電圧または信号は、両方の入力に共通です。各入力のピーク・ツー・ピークの振幅は、このコモン電圧を中心にV_{REF}になります。ただし、両入力に180°の位相差があるため、差動電圧のピーク・ツー・ピークの振幅は2 \cdot V_{REF}になります。この場合も、V_{REF}の値によって両入力のコモン電圧の範囲が決まります(図3参照)。

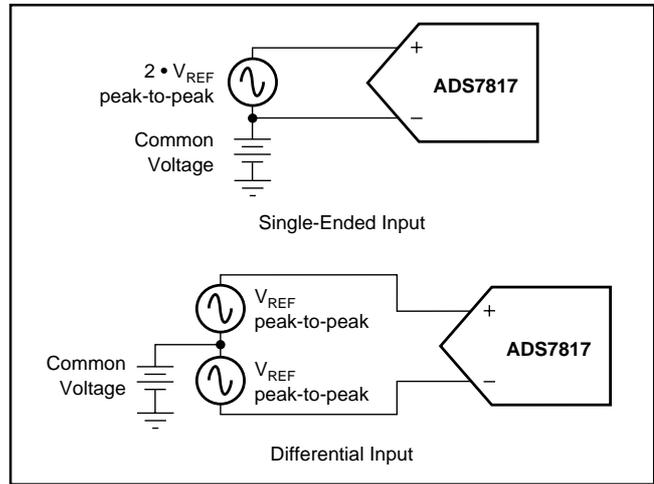


図1. ADS7817のドライブ方法：シングルエンドまたは差動

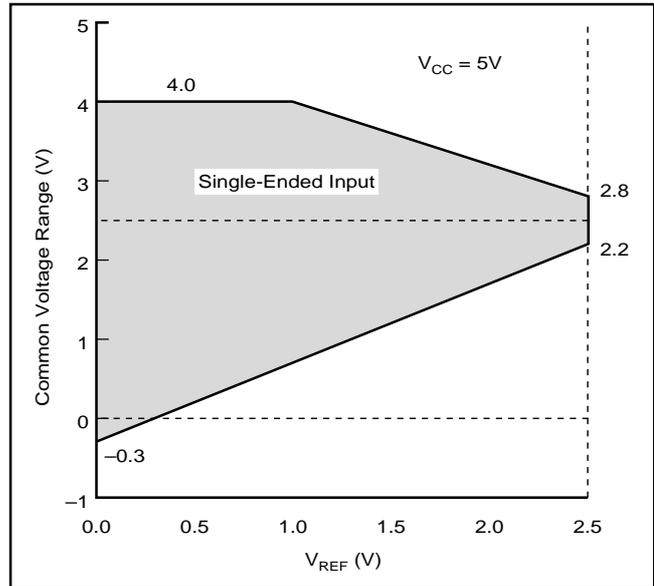


図2. シングルエンド入力：コモン電圧の範囲対V_{REF}

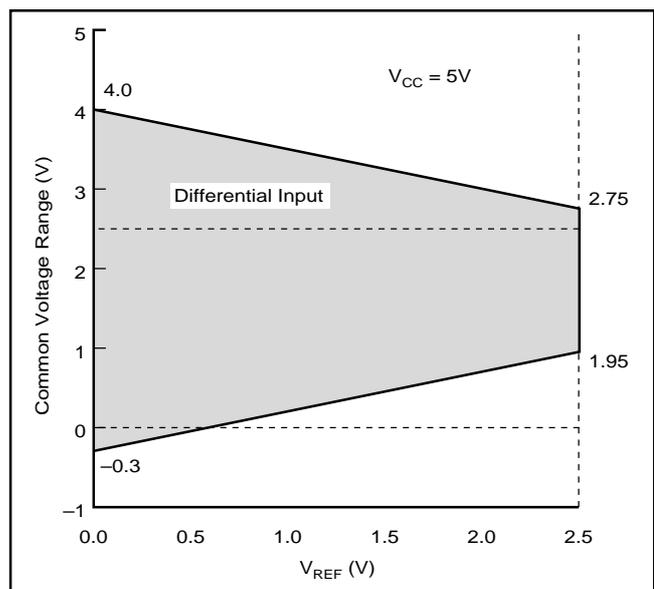


図3. 差動入力：コモン電圧の範囲対V_{REF}

いずれの場合も、+Inおよび-In入力をドライブするソースの出力インピーダンスを確実にマッチさせることが必要です。出力インピーダンスをマッチさせない場合は、2つの入力のセトリングタイムが一致しなくなり、温度および入力電圧と共に変動するオフセット誤差、ゲイン誤差、および直線性誤差が発生する原因になります。インピーダンスをマッチさせることができない場合は、ADS7817のアクイジション時間を長くすることにより、誤差を小さくできます。

アナログ入力の入力電流は、サンプリング・レート、入力電圧、ソース・インピーダンスなど、多数の因子に依存します。ADS7817に流れ込む電流は、サンプリング周期の間に内部キャパシタ・アレイを充電させます。このキャパシタンスが完全に充電された後は、入力電流は流れなくなります。アナログ入力電圧のソースは、入力キャパシタンス(15pF)を1.5クロック・サイクル以内に12ビットのセトリング・レベルまで充電しなくてはなりません。コンバータがホールド・モードに移行するとき、またはパワー・ダウン・モードのときは、入力インピーダンスは1GΩより大きくなります。

絶対アナログ入力電圧については注意が必要です。+In入力は、常にGND-300mVから $V_{CC}+300mV$ の範囲に保持します。-In入力は、常にGND-300mVから4Vの範囲に保持します。これ以外の範囲では、コンバータの直線性が仕様に適合しないことがあります。

リファレンス入力

外部リファレンスが、アナログ入力レンジを設定します。ADS7817は、100mVから2.5Vのリファレンスで動作します。これには、いくつかの重要な意味があります。

リファレンス電圧が低い場合、各デジタル出力コードのアナログ電圧のウェイトが小さくなります。この値は、通常LSB(最下位ビット)サイズと呼ばれ、リファレンス電圧の2倍を4096で割った値に相当します。これは、リファレンス電圧が低いと、LSBサイズで表したA/Dコンバータ固有のオフセットまたはゲイン誤差が増加するように見えることを意味します。代表的性能曲線“オフセット電圧の変化対リファレンス電圧”、“ゲイン変化対リファレンス電圧”を参照して下さい。

LSBサイズが小さいと、コンバータ固有の雑音も増加するように見えます。リファレンス電圧が2.5Vの場合、コンバータの内部雑音による出力コードへの潜在的な誤差の寄与は、通常わずか0.52LSBピーク・ツー・ピークにとどまります。外部リファレンスが100mVの場合、内部雑音による潜在的な誤差の寄与は25倍の13LSBになります。内部雑音による誤差はガウス分布的なもので、連続した変換結果を平均することによって小さくできます。

雑音の詳細については、代表的性能曲線の“有効ビット数対リファレンス電圧”および“ピーク・ツー・ピーク雑音対リファレンス電圧”を参照して下さい。有効ビット数(ENOB)の値は、入力信号が1kHz、0dBのときのコンバータの信号/(雑音+歪)比に基づいて計算されることに注意して下さい。ENOBとSINADの間には、 $SINAD = 6.02 \cdot ENOB + 1.76$ の関係が成立します。

リファレンス電圧が低い場合は、十分なバイパス、クリーンな電源、低雑音のリファレンス、低雑音の入力信号など、クリーンなレイアウトを準備することに特に注意が必要です。また、LSBサイズが小さくなるため、コンバータは付近のデジタル信号や電磁干渉などの外部誤差原因に敏感になります。

変換結果に依存する電流は外部リファレンスから供給されなければなりません。電流は負のフルスケール(800h)で最小になり、通常200kHzの変換レート(25)で15μAです。同様の条件で、アナログ入力が正のフルスケールに近づいていくほど電流は増加し、出力結果が7FFhの場合は25μAに達します。電流は直線的に増加することはありませんが、ある程度デジタル出力のビットパターンに依存します。

リファレンス電流は、変換レートとリファレンス電圧と共に減少します。リファレンスからの電流引き込みは各ビット判定点で行われるため、変換時間を一定とした場合は、たとえコンバータのクロックを高速にしてもリファレンスから引き込まれる電流の総量は減少しません。

リファレンス電流は温度によってごくわずかに変化します。詳細については、代表的性能曲線の“リファレンス電流対サンプリング・レート”および“リファレンス電流対温度”を参照して下さい。

デジタル・インターフェース

シリアル・インターフェース

ADS7817は、同期3線シリアル・インターフェースを介してマイクロプロセッサや他のデジタル・システムと通信を行います(図4および表1参照)。データ転送の同期にはDCLOCK信号が使用され、DCLOCKの立ち下がりがエッジで各ビットが送信されます。ほとんどの受信システムでは、DCLOCKの立ち上がりエッジでビット・ストリームをキャプチャしますが、 D_{OUT} の最小ホールド時間が許容範囲にあれば、DCLOCKの立ち下がりがエッジで各ビットをキャプチャすることもできます。

記号	説明	最小	標準	最大	単位
t_{SMPL}	アナログ入力 サンプリング時間	1.5		2	Clk Cycles
t_{CONV}	変換時間		12		Clk Cycles
t_{CYC}	スルー・ブット・レート			200	kHz
t_{CSD}	\overline{CS} の立ち下がりから DCLOCK“ロー”まで			0	ns
t_{SUCS}	\overline{CS} の立ち下がりから DCLOCKの立ち上がりまで	30			ns
t_{hDO}	DCLOCKの立ち下がりから 現時点の D_{OUT} 無効まで		15		ns
t_{dDO}	DCLOCKの立ち下がりから 次の D_{OUT} 有効まで		85	150	ns
t_{dis}	\overline{CS} の立ち上がりから D_{OUT} トライステートまで		25	50	ns
t_{en}	DCLOCKの立ち下がりから D_{OUT} イネーブルまで		50	100	ns
t_f	D_{OUT} 立ち下がり時間		70	100	ns
t_r	D_{OUT} 立ち上がり時間		60	100	ns

表1. タイミング仕様(-40°C ~ +85°C)

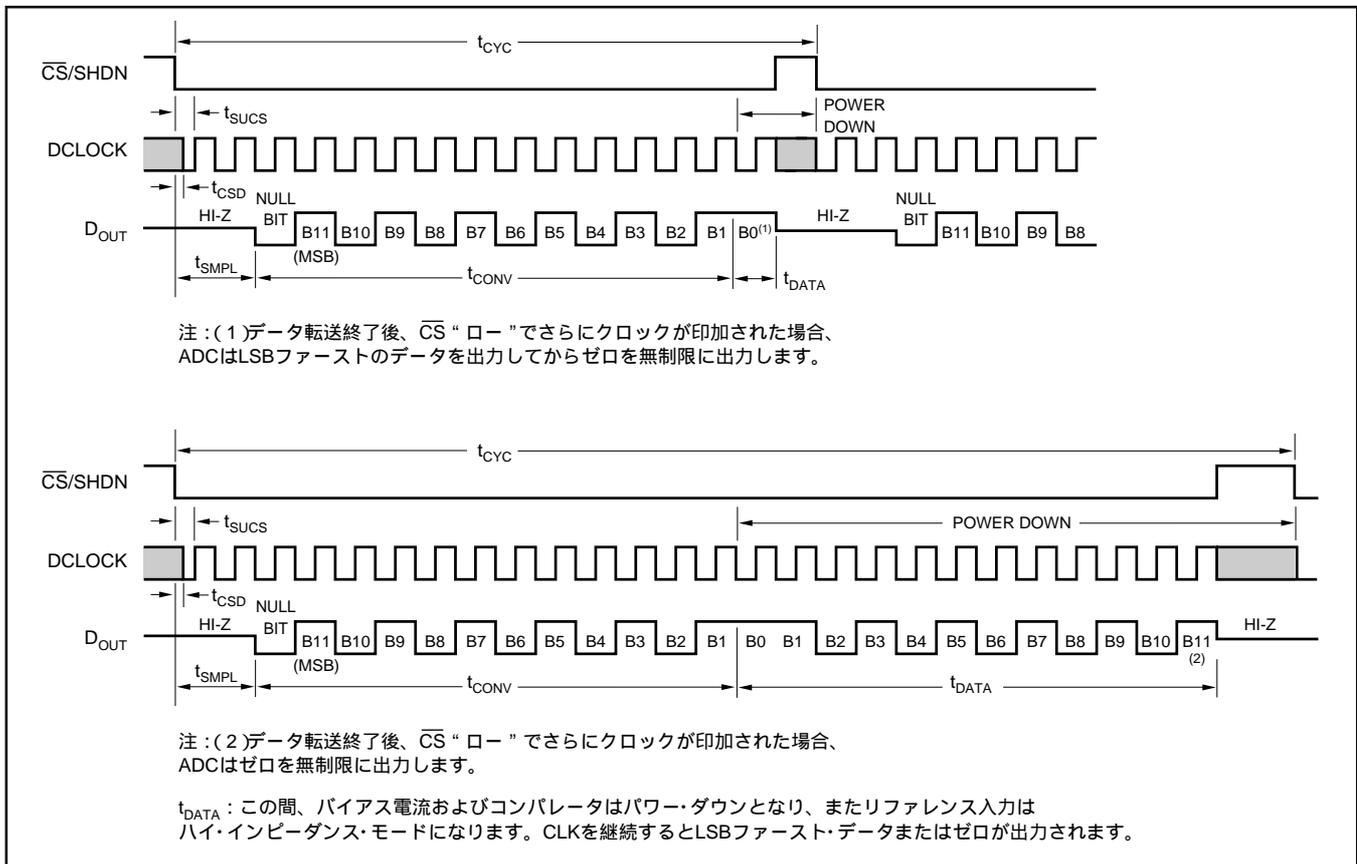


図4. ADS7817の基本タイミング図

\overline{CS} の立ち下がり信号により、変換およびデータ転送が開始されます。変換サイクルの最初の1.5から2.0クロック周期は、入力信号のサンプリングに使用されます。DCLOCKの2番目の立ち下がりエッジの後、 D_{OUT} がイネーブルされ、1クロック周期の間、“ロー” の値が出力されます。次の12DCLOCK周期には、 D_{OUT} からMSBファーストで変換結果が出力されます。最下位ビット(B0)が出力された後に継続してクロックを供給すると、繰り返しデータがLSBファースト・フォーマットで出力されます。

繰り返しデータの最上位ビット(B11)が出力された後、 D_{OUT} はトライステートになります。これ以後にクロックを供給しても、コンバータには影響しません。新しい変換は、 \overline{CS} が“ハイ” になってから“ロー” に戻るまで開始されません。

データ・フォーマット

ADS7817の出力データは、表IIに示すようにバイナリ2の補数フォーマットです。表は、各入力電圧に対応する理想的な出力コードを表し、オフセット誤差、ゲイン誤差、雑音などの影響は含みません。

説明	アナログ値	デジタル出力 バイナリ2の補数	
		バイナリ・コード	16進コード
フルスケール入力 スパン	$2 \cdot V_{REF}$		
最下位ビット(LSB)	$2 \cdot V_{REF} / 4096$		
+フルスケール	$V_{REF} - 1 \text{ LSB}$	0111 1111 1111	7FF
ミッドスケール	0V	0000 0000 0000	000
ミッドスケール-1LSB	$0V - 1 \text{ LSB}$	1111 1111 1111	FFF
-フルスケール	$-V_{REF}$	1000 0000 0000	800

表II. 理想的な入力電圧と出力コード

消費電力

ADS7817は、そのアーキテクチャ、製造プロセス、および注意深い設計により、ごくわずかな消費電力で最大200kHzの変換レートを実現しています。しかし、消費電力を最小限に抑えるには、まだいくつかの点に考慮する必要があります。

ADS7817の消費電力は、変換レートに正比例します。したがって、消費電力を最小限に抑えるための第1のステップは、システムの要件を満たす最小変換レートを見つけることです。

また、ADS7817は、変換が終了したときおよび \overline{CS} が“ハイ” のときにパワー・ダウン・モードになります(図4参照)。各変換ができるだけ高速に(可能であれば3.2MHzのクロック・レートで)実行されることが理想的です。このとき、コンバータがパワー・ダウン・モードになっている時間が最大になります。このことは、コンバータが(デジタルCMOSコンポーネントに典型的に見られるように)各DCLOCKの遷移で電力を消費するだけでなく、コンパレータなどのアナログ回路にも電流を使用するため、きわめて重要です。アナログ・セクションは、パワー・ダウン・モードに入るまで連続的に電力を消費します。

図6は、ADS7817の消費電流対サンプリング・レートを示します。このグラフでは、サンプリング・レートにかかわらずコンバータに3.2MHzのクロックが供給され、 \overline{CS} は残りのサンプリング周期の間“ハイ” になります。図7も、消費電流対サンプリング・レートですが、DCLOCKの周期はサンプリング周期の1/16になっています。 \overline{CS} はDCLOCKの16サイクルごとに1サイクルだけ“ハイ” になります。

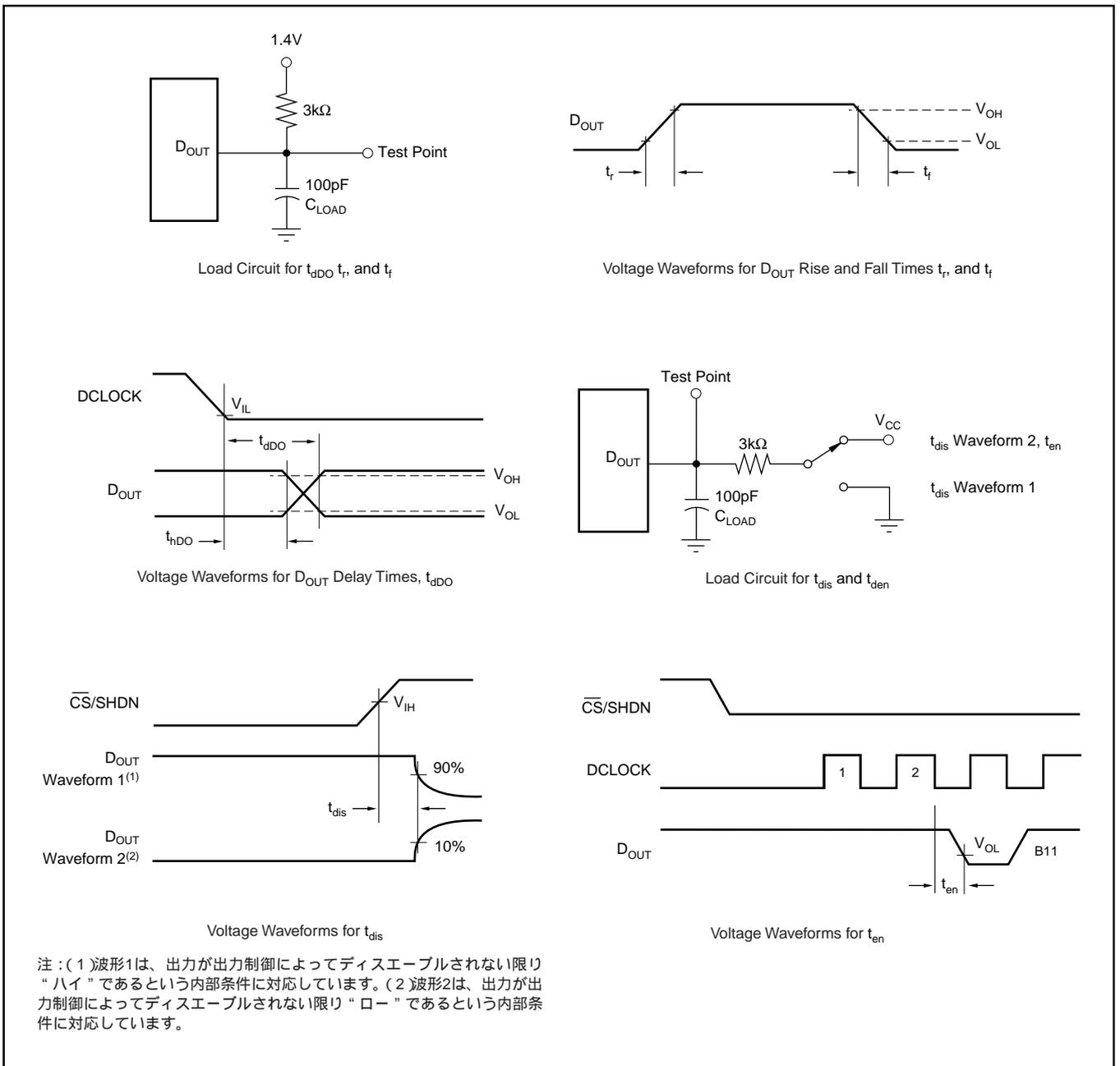


図5. 表1のパラメータのタイミング図およびテスト回路

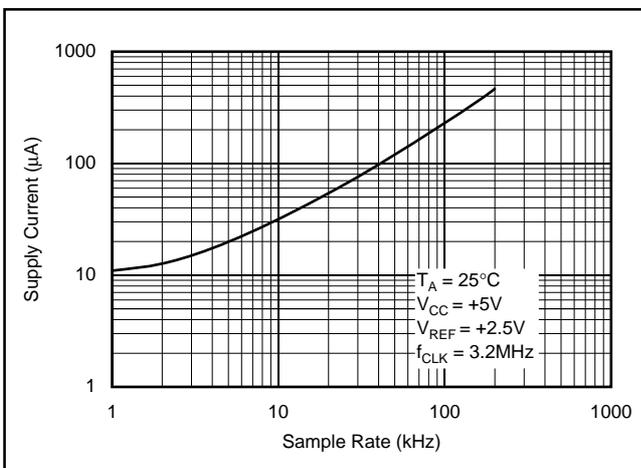


図6. f_{CLK} を可能な限り最大のレートに維持すると、サンプリング・レートに対して直線的に電源電流が減少します。

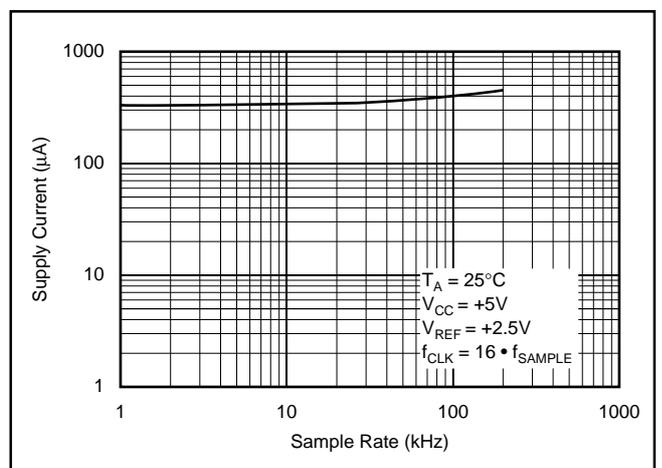


図7. f_{CLK} をスケーリングすると、サンプリング・レートを低くしても電源電流はあまり減少しません。

変換終了後に移行するパワー・ダウン・モードと、 \overline{CS} が“ハイ”のときにイネーブルされるフルパワー・ダウン・モードには重要な相違があります。アナログ・セクションはどちらのモードでもシャットダウンされますが、デジタル・セクションは \overline{CS} が“ハイ”のときのみ完全にシャットダウンされます。このため、変換終了後に \overline{CS} を“ロー”にしたままコンバータに継続してクロックを供給した場合は、 \overline{CS} を“ハイ”にした場合ほど消費電力が小さくなりません。詳細については、図8を参照して下さい。

リファレンス電圧を下げることにより、ADS7817のアナログ入力とリファレンス入力にある内部コンデンサを充電するのに必要な電流はより少なくて済みます。この消費電力の減少は、リファレンスの項で説明したように、雑音、オフセット、ゲイン誤差の増加に対して慎重に考慮しなければなりません。

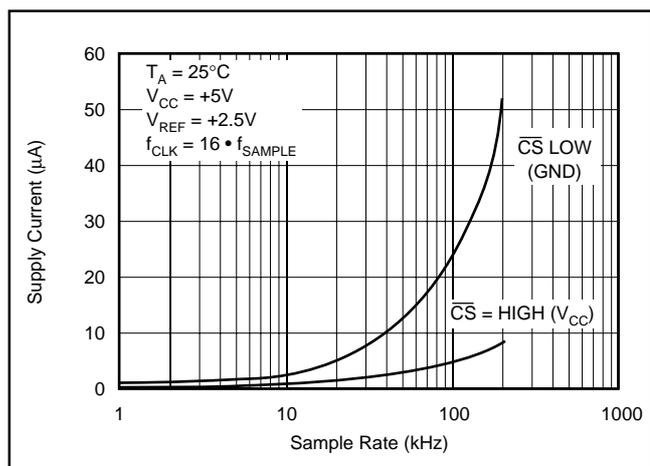


図8. \overline{CS} が“ハイ”のときのシャットダウン電流は、 \overline{CS} が“ロー”のときと比較して大幅に小さくなります。

ショートサイクル

電力を低減するもう一つの方法は、 \overline{CS} 信号を使用してショート・サイクルを行うことです。ADS7817は、生成と同時に最新のデータ・ビットを D_{OUT} ラインに出力するため、容易にショート・サイクル実行することができます。これは、変換をいつでも終了できることを意味します。例えば、8ビットの変換結果だけが必要な場合、 \overline{CS} を“ハイ”にすることによって、8ビット目がクロックアウトされた直後に変換を終了させることができます。

この手法は、特定の条件が真になるまでアナログ信号を監視することができます。例えば、信号が規定範囲外で12ビットの完全な変換結果が必要ない場合、最初の n ビット(n は3や4などの小さい値)の後に変換を終了させることができます。この結果、パワー・ダウン・モードの時間が長くなり、コンバータおよびシステムの他の部分の両方で消費電力が低減します。

レイアウト

最適な性能を得るためには、ADS7817の回路レイアウトに注意することが必要です。リファレンス電圧が低い場合や、変換レートが高い場合、またこの両方を伴う場合には特に重要です。変換レートが200kHzの場合、ADS7817は312nsごとにビット判定を行います。すなわち、以後ビット決定を行うたびに、最新のビット決定結果によるデジタル出力の更新、キャパシタ・アレイの適切なスイッチおよび充電、12ビット・レベルのコンパレータ入力のセトリングをすべて1クロック・サイクル以内で行うことが必要です。

基本的なSARアーキテクチャは、電源、リファレンス、グラウンドの各端子でコンパレータ出力をラッチする直前に発生するスパイクに敏感です。 n ビットのSARコンバータでは必ず1回の変換に n 個の「窓」があり、変換結果が容易に大きな外部過渡電圧の影響を受けます。このようなスパイクは、例えば、スイッチング電源、デジタル・ロジック、ハイパワー・デバイスなどから発生します。グリッチがコンバータのDCLOCK信号とほぼ同期している場合、両者の位相差が時間および温度にともない変化して散発的に誤動作を引き起こすため、特定の誤差の原因を追跡することは非常に難しくなります。

このことを考慮して、ADS7817の電源は十分にバイパスしたクリーンなものを使用することが必要です。ADS7817は、パッケージのできるだけ近くに0.1 μ Fのセラミック・バイパス・コンデンサを配置して下さい。また、雑音の多い電源のローパスフィルタとして1から10 μ Fのコンデンサおよび10 Ω の直列抵抗を使用することができます。

同様に、リファレンスも0.1 μ Fのコンデンサでバイパスすることが必要です。この場合も、リファレンス電圧のローパスフィルタとして直列抵抗および大きいコンデンサを使用できます。オペアンプからリファレンス電圧を供給する場合は、オペアンプが発振なしにバイパス・コンデンサをドライブできるかどうかの注意して下さい(この場合は直列抵抗が有効です)。ADS7817は、通常はリファレンスから電流をほとんど引き込みませんが、それでも外部リファレンス回路から瞬間的な電流を必要とすることに注意して下さい。

また、ADS7817は基本的にリファレンス入力の雑音または電圧変動を除去しないことにも注意して下さい。このことは、特にリファレンス入力が電源に接続されているときに問題になります。外部リファレンス回路により除去されなかった電源から雑音やリップルは、直接デジタル・データに現われます。前項で述べたように、高周波雑音はフィルタで除去できますが、ライン周波数(50Hzまたは60Hz)による電圧変動の除去は困難です。

ADS7817のGNDピンは、クリーンなグラウンド・ポイントに接続して下さい。多くの場合、これには“アナログ”グラウンドが使用されます。GNDピンをマイクロプロセッサ、マイクロコントローラまたはデジタル信号プロセッサのグラウンド・ポイントと接近しすぎた位置に接続しないで下さい。必要な場合は、直接コンバータから電源の接続ポイントまでグラウンド・トレースを配置します。コンバータおよび関連するアナログ回路用のアナログ・グラウンド・プレーンを設けたレイアウトが理想的です。

アプリケーション回路

図9から11に、ADS7817の代表的なアプリケーション回路を示します。図9は、低コスト、低消費電力の基本的データ・アキュイジション回路です。ADS7817およびリファレンス回路の合計消費電力は、温度および電源の変動にかかわらず200kHzのサンプリング・レートで5mW以下になります。

図10は、3個のISO130を使用してセンシング・システム(3個のADS7817およびDSP56004)からモータを絶縁したモータ制御アプリケーションです。ISO130は、10kV/ μ s(最小)の絶縁モード除去、85kHzの大信号帯域幅、8の固定ゲインを備えています。ADS7817のリファレンス電圧は1.2VでREF1004-1.2から供給されます。これによりコンバータのフルスケール入力レンジは ± 1.2 Vになります。ISO130のゲインが8であるため、電源センス抵抗のワーストケースの出力電圧は ± 150 mV未満であることが必要です。

図11は、モータからのアナログ信号の代わりに3個のADS7817のデジタル出力を絶縁する同様のアプリケーションです。この回路では、ADS7817のリファレンス電圧は150mVで、各ADS7817のアナログ入力には電流センス抵抗に直接接続されています。信号路からISO130を除くことにより、センシング・システムの信号/雑音比が大幅に改善されています。ただし、A/Dコンバータを絶縁するために9個の光カプラが必要です。

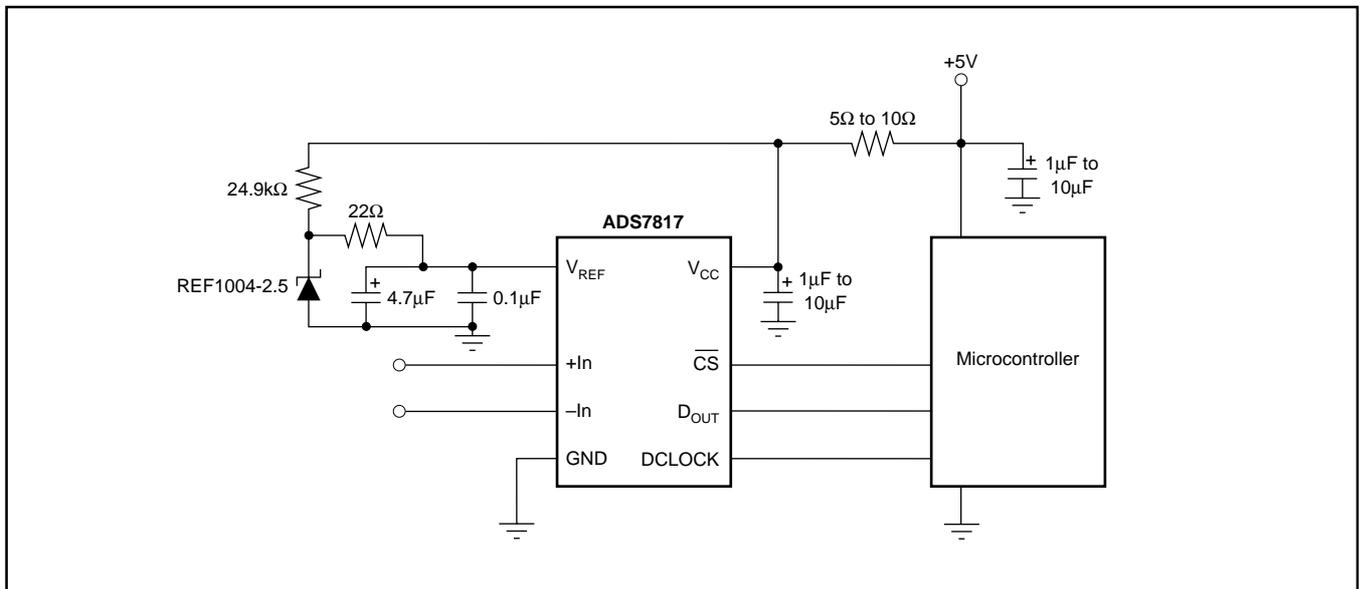


図9. 低コスト、低消費電力のデータ・アキュイジション・システム

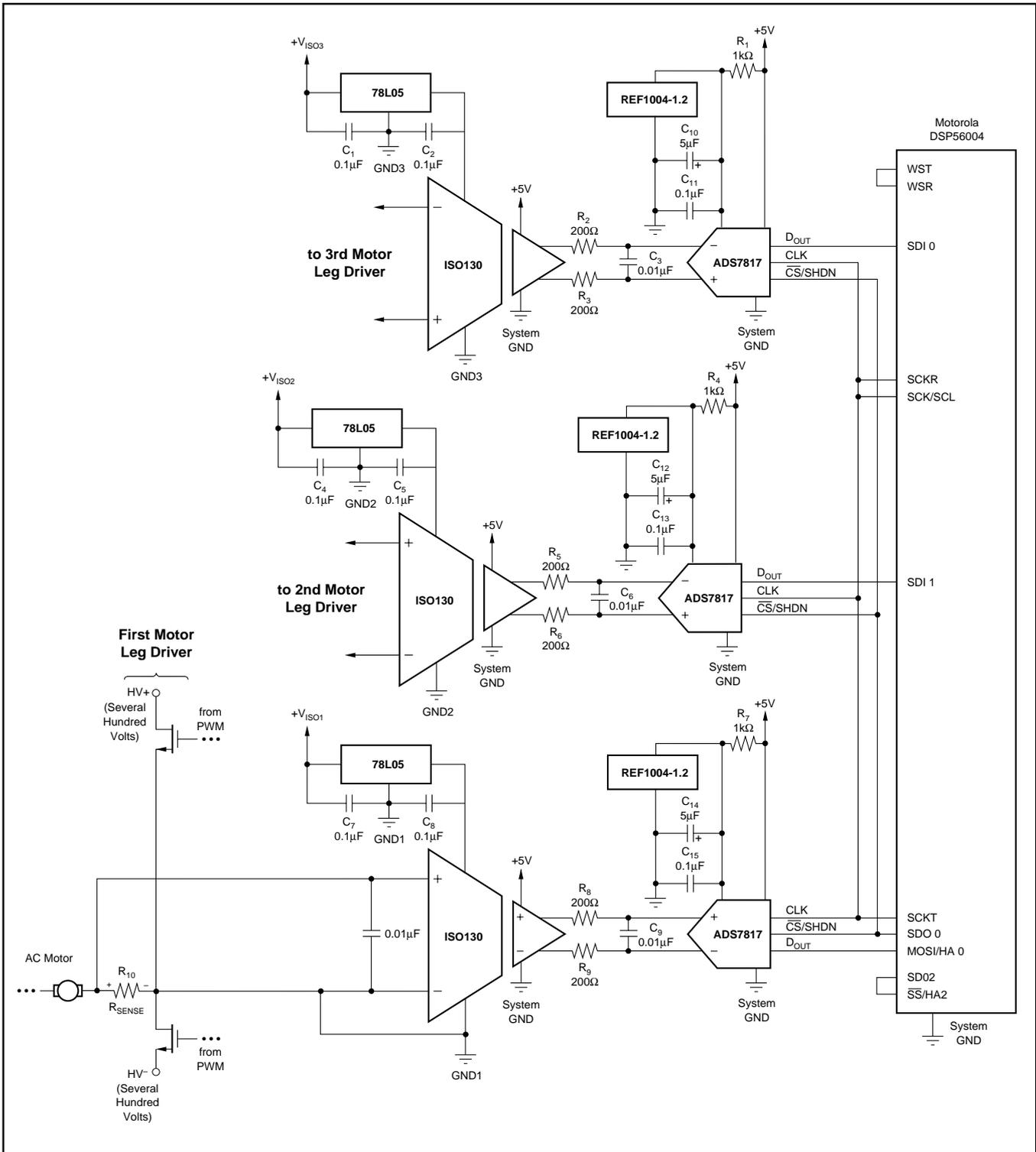


図10. ISO130、ADS7817、DSP56004を使用したモータ制御

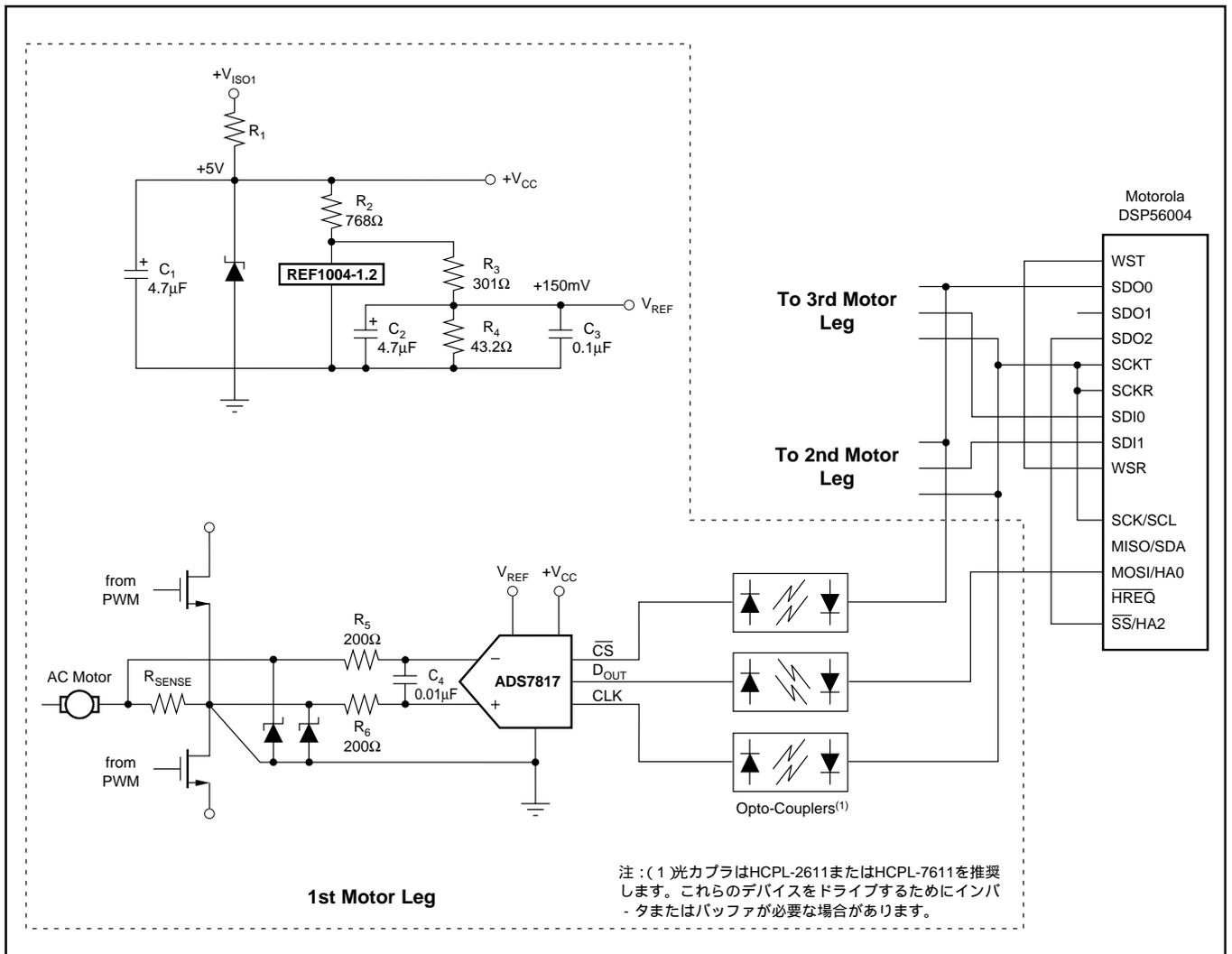
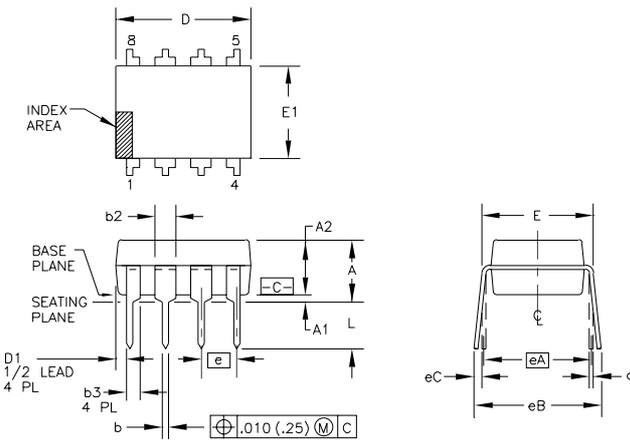


図11. 絶縁型ADS7817を使用したモータ制御

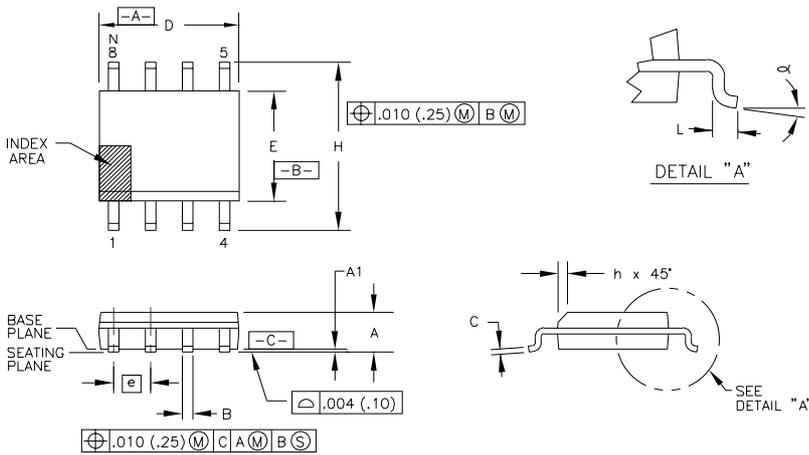
外觀

パッケージ番号006 — 8ピン・プラスチック・シングル幅DIP



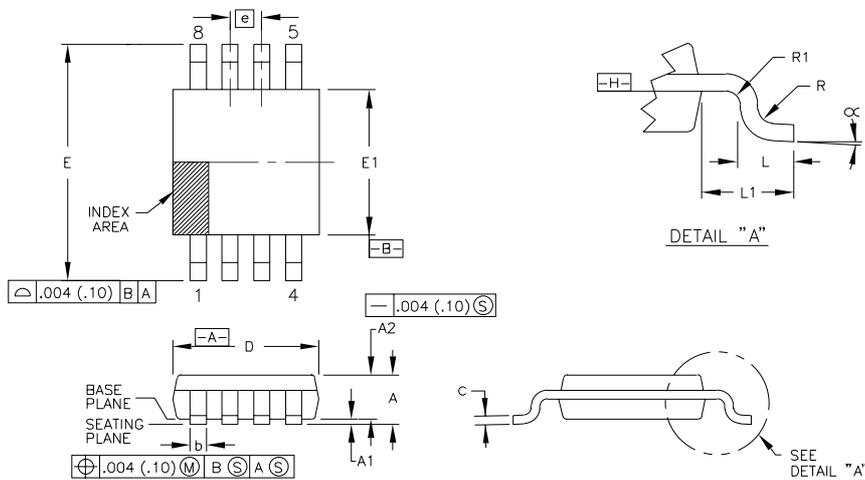
DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	—	.210	—	5.33
A1	.015	—	0.38	—
A2	.115	.195	2.92	4.95
b	.014	.022	0.36	0.56
b2	.045	.070	1.14	1.78
b3	.030	.045	0.76	1.14
c	.008	.014	0.20	0.36
D	.355	.400	9.02	10.16
D1	.005	—	0.13	—
E	.300	.325	7.62	8.26
E1	.240	.280	6.10	7.11
e	.100 BASIC	—	2.54 BASIC	—
eA	.300 BASIC	—	7.63 BASIC	—
eB	—	.430	—	10.92
eC	.000	.060	0.00	1.52
L	.115	.150	2.92	3.81
N	8	—	8	—

パッケージ番号182 — 8ピンSOP



DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	.0532	.0688	1.35	1.75
A1	.004	.0098	0.10	0.23
B	.013	.020	0.33	0.51
C	.0075	.0098	0.20	0.25
D	.189	.1968	4.80	4.98
E	.1497	.1574	3.80	4.00
e	.050 BASIC	—	1.27 BASIC	—
H	.2284	.244	5.80	6.20
h	.0099	.0196	0.25	0.50
L	.016	.050	0.41	1.27
N	8	—	8	—
∞	0°	8°	0°	8°

パッケージ番号337 — 8ピンMSOP



DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	.032	.048	0.81	1.22
A1	.002	.010	0.05	0.25
A2	.030	.038	0.76	0.97
b	.011	.015	0.28	0.38
c	.005	.009	0.13	0.23
D	.114	.122	2.90	3.10
E	.193 REF	—	4.90 REF	—
E1	.114	.122	2.90	3.10
e	.0256 BASIC	—	0.65 BASIC	—
L	.0175	.0255	0.45	0.65
L1	.037 REF	—	0.94 REF	—
N	8	—	8	—
R	.003	.009	0.08	0.23
R1	.003	.009	0.08	0.23
∞	0°	6°	0°	6°