

## 12ビット・マイクロパワー・サンプリング A/Dコンバータ

### 特長

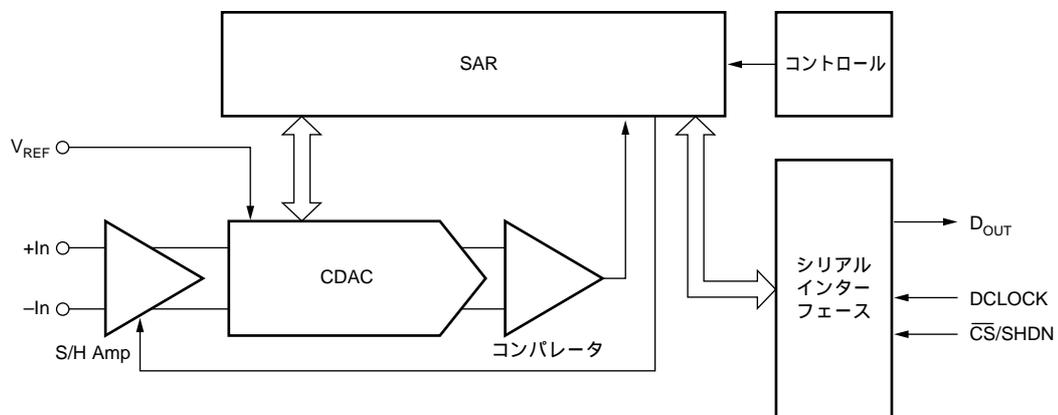
- シリアル・インターフェース
- ノー・ミッシング・コードを保証
- サンプリング・レート：20kHz
- 低電源電流：250 $\mu$ A

### アプリケーション

- リモート・データ・アキュイジション
- 絶縁型データ・アキュイジション
- トランスデューサ・インターフェース
- バッテリ動作システム

### 概要

ADS1286は、差動入力およびサンプル/ホールド・アンプを備えた12ビット20kHzのA/Dコンバータで、消費する電源電流はわずか250 $\mu$ Aです。ADS1286は、SPIおよびSSIコンパチブルのシリアル・インターフェースを備えており、2線または3線インターフェースの通信が可能です。2線シリアル・インターフェースおよび超低消費電力を特長とするADS1286は、リモート・アプリケーションや絶縁が必要なアプリケーションに最適です。パッケージは8ピン・プラスチックDIPおよび8ピンSOPで供給されます。



# 仕様

特に記述のない限り、 $T_A = T_{MIN} \sim T_{MAX}$ 、 $+V_{CC} = +5V$ 、 $V_{REF} = +5V$ 、 $f_{SAMPLE} = 12.5kHz$ 、 $f_{CLK} = 16 \cdot f_{SAMPLE}$ です。

パラメータ	条件	ADS1286、ADS1286A			ADS1286K、ADS1286B			ADS1286C、ADS1286L			単位
		最小	標準	最大	最小	標準	最大	最小	標準	最大	
アナログ入力 フルスケール入力レンジ 絶対入力電圧	+In – (–In) +In –In	0 –0.2 –0.2		$V_{REF}$ $V_{CC}+0.2$ $+0.2$	*		*	*		*	V V V
キャパシタンス リーケージ電流			25 ±1			*		*		*	pF µA
システム性能 分解能 ノードミッシング・コード 積分直線性 微分直線性 オフセット誤差 ゲイン誤差 ノイズ 電源除去		12	12 ±1 ±0.5 0.75 ±2 50 82	±2 ±1.0 ±3 ±8	*		*	±0.75	*	±1 ±0.75	Bits Bits LSB LSB LSB LSB µVrms dB
サンプリング特性 変換時間 アキュジション時間 小信号帯域幅		1.5	500	12	*		*		*		Clk Cycles Clk Cycles kHz
ダイナミック特性 全高調波歪 SINAD スプリアスフリー・ダイナミック・レンジ	$V_{IN} = 5.0Vp-p$ at 1kHz $V_{IN} = 5.0Vp-p$ at 5kHz $V_{IN} = 5.0Vp-p$ at 1kHz $V_{IN} = 5.0Vp-p$ at 1kHz		–85 –83 72 90			*	*	*	*	*	dB dB dB dB
リファレンス入力 REF入力レンジ 入力抵抗 電流ドレイン	$\overline{CS} = V_{CC}$ $CS = GND, f_{CLK} = 0Hz$ $CS = V_{CC}$ $t_{CYC} \geq 640\mu s, f_{CLK} \leq 25kHz$ $t_{CYC} = 80\mu s, f_{CLK} = 200kHz$	1.25	2.5 5000 5000 0.01 2.4 2.4	$V_{CC}$  2.5 20 20	*	*	*	*	*	*	V MΩ MΩ µA µA µA
デジタル入出力 ロジック・ファミリ ロジック・レベル $V_{IH}$ $V_{IL}$ $V_{OH}$ $V_{OL}$ データ・フォーマット	$I_{IH} = +5\mu A$ $I_{IL} = +5\mu A$ $I_{OH} = 250\mu A$ $I_{OL} = 250\mu A$ ストレート・バイナリ		CMOS 3 0.0 3 0.0	$+V_{CC}$ 0.8 $+V_{CC}$ 0.4	*	*	*	*	*	*	V V V V
電源条件 電源電圧 $V_{CC}$ 無信号時電流、 $V_{ANA}$ パワーダウン	$t_{CYC} \geq 640\mu s, f_{CLK} \leq 25kHz$ $t_{CYC} = 90\mu s, f_{CLK} = 200kHz$ $CS = V_{CC}$	+4.50	5 200 250	5.25 400 500 3	*	*	*	*	*	*	V µA µA µA
温度範囲 仕様に規定された性能	ADS1286, K, L ADS1286, A, B, C	0 –40		+70 +85	*		*	*	*	*	°C °C

\*印は、ADS1286、ADS1286Aのグレードと同じ値であることを示します。

## タイミング特性

$f_{CLK} = 200kHz$ 、 $T_A = T_{MIN} \sim T_{MAX}$

記号	パラメータ	条件	最小	標準	最大	単位
$t_{SMPL}$	アナログ入力トラッキング時間	動作シーケンスを参照	1.5		2.0	Clk Cycles
$f_{SMPL(MAX)}$	最大サンプリングレート ( $1/t_{CYC}$ )	ADS1286			20	kHz
$t_{CONV}$	変換時間	動作シーケンスを参照		12		Clk Cycles
$t_{dDO}$	CLKの立ち下がりエッジから $D_{OUT}$ データ有効までの遅延	テスト回路を参照		85	150	ns
$t_{dis}$	$\overline{CS}$ の立ち上がりエッジから $D_{OUT}$ ハイ・インピーダンスまでの遅延	テスト回路を参照		25	50	ns
$t_{en}$	CLKの立ち下がりエッジから $D_{OUT}$ イネーブルまでの遅延	テスト回路を参照		50	100	ns
$t_{hDO}$	CLKの立ち下がりエッジから、有効な出力データが残っている時間	$C_{LOAD} = 100pF$	15	30		ns
$t_f$	$D_{OUT}$ 立ち下がり時間	テスト回路を参照		70	100	ns
$t_r$	$D_{OUT}$ 立ち上がり時間	テスト回路を参照		60	100	ns
$t_{CSD}$	遅延時間、 $\overline{CS}$ の立ち下がりエッジからDCLOCKの立ち下がりエッジ	動作シーケンスを参照			0	ns
$t_{SUCS}$	遅延時間、 $\overline{CS}$ の立ち下がりエッジからDCLOCKの立ち上がりエッジ	動作シーケンスを参照	30			ns

## 絶対最大定格<sup>(1)</sup>

+V <sub>CC</sub> .....	+6V
アナログ入力 .....	-0.3V ~ (+V <sub>S</sub> +300mV)
ロジック入力 .....	-0.3V ~ (+V <sub>S</sub> +300mV)
ケース温度 .....	+100
接合部温度 .....	+150
保存温度 .....	+125
外部リファレンス電圧 .....	+5.5V

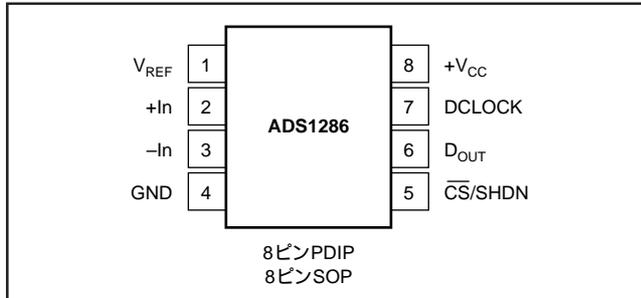
注：(1)定格を超えるオーバ・ストレスは、デバイスに永久的な損傷を与えます。



## 静電気放電対策

静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。すべての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下さい。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

## ピン配置



## ピン構成

ピン	名称	説明
1	V <sub>REF</sub>	リファレンス入力。
2	+In	非反転入力。
3	-In	反転入力。グランドまたはリモート・グランド・センスポイントに接続。
4	GND	グランド。
5	CS/SHDN	“ロー”のときチップ・セレクト。“ハイ”のときシャットダウン・モード。
6	D <sub>OUT</sub>	シリアル出力データ・ワードは、12ビットのデータから構成されます。動作時には、DCLOCKの立ち下がりエッジでデータ有効になります。シリアル出力は、CSの立ち下がりエッジ後の2番目のクロック・パルスでイネーブルされます。1つのヌル・ビットの後、次の12のエッジで、データが有効になります。
7	DCLOCK	データ・クロックは、シリアル・データの転送を同期させ、変換速度を決定します。
8	+V <sub>CC</sub>	電源。

## パッケージ情報/ご発注の手引き

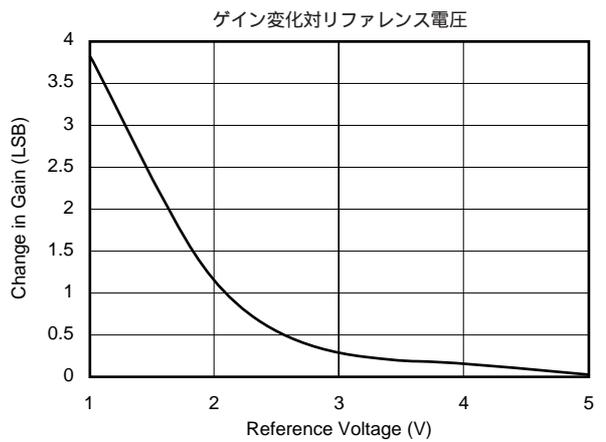
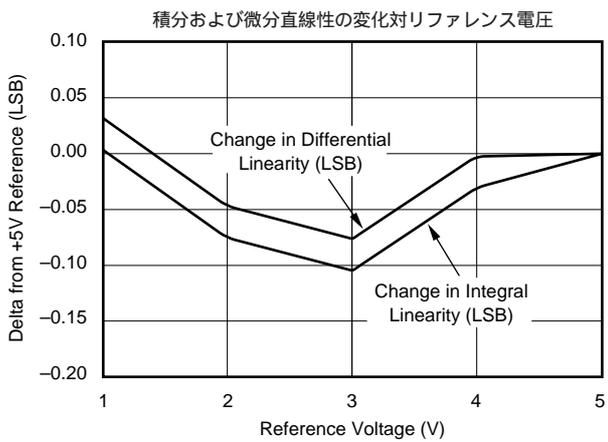
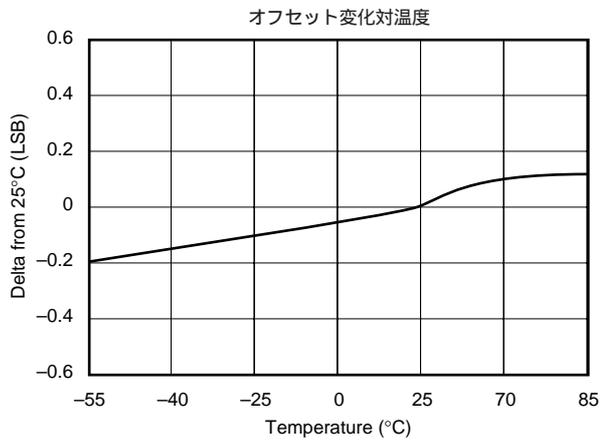
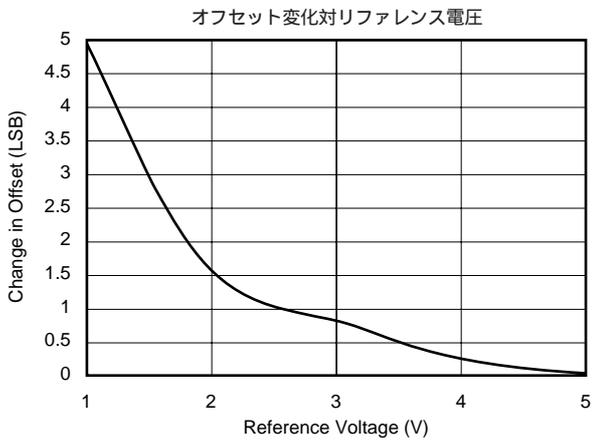
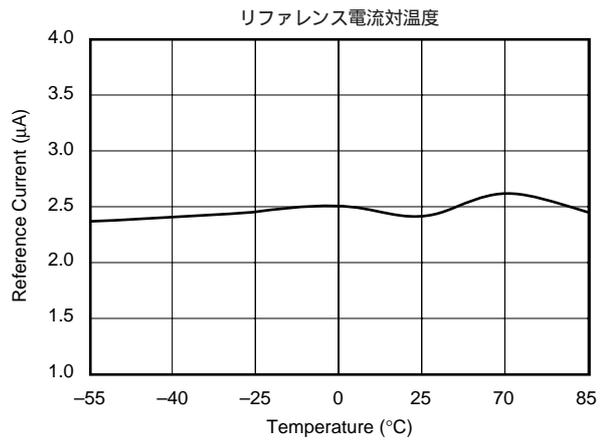
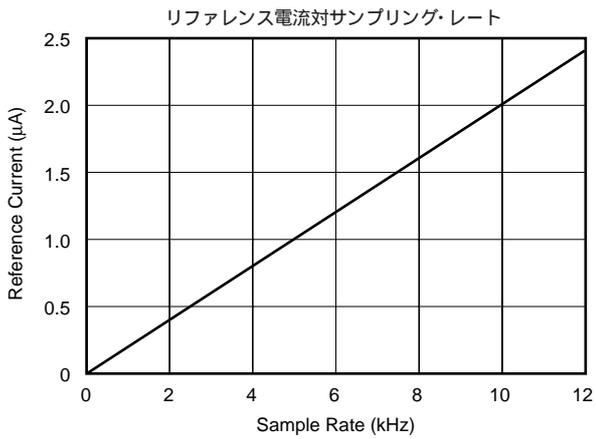
モデル	積分直線性	温度範囲	パッケージ	パッケージ図番号 <sup>(1)</sup>
ADS1286P	±2	0 ~ +70	プラスチックDIP	006
ADS1286PK	±2	0 ~ +70	プラスチックDIP	006
ADS1286PL	±1	0 ~ +70	プラスチックDIP	006
ADS1286U	±2	0 ~ +70	SOP	182
ADS1286UK	±2	0 ~ +70	SOP	182
ADS1286UL	±1	0 ~ +70	SOP	182
ADS1286PA	±2	-40 ~ +85	プラスチックDIP	006
ADS1286PB	±2	-40 ~ +85	プラスチックDIP	006
ADS1286PC	±1	-40 ~ +85	プラスチックDIP	006
ADS1286UA	±2	-40 ~ +85	SOP	182
ADS1286UB	±2	-40 ~ +85	SOP	182
ADS1286UC	±1	-40 ~ +85	SOP	182

注：(1)詳細図および寸法表については、データシートの巻末を参照して下さい。

このデータシートに記載されている情報は、信頼し得るものと考えておりますが、不正確な情報や記載漏れ等に関して弊社は責任を負うものではありません。情報の使用について弊社は責任を負いませんので、各ユーザーの責任において御使用下さい。価格や仕様は予告なしに変更される場合がありますのでご了承下さい。ここに記載されているいかなる回路についても工業所有権その他の権利またはその実施権を付与したり承諾したりするものではありません。弊社は弊社製品を生命維持に関する機器またはシステムに使用することを承認しまたは保証するものではありません。

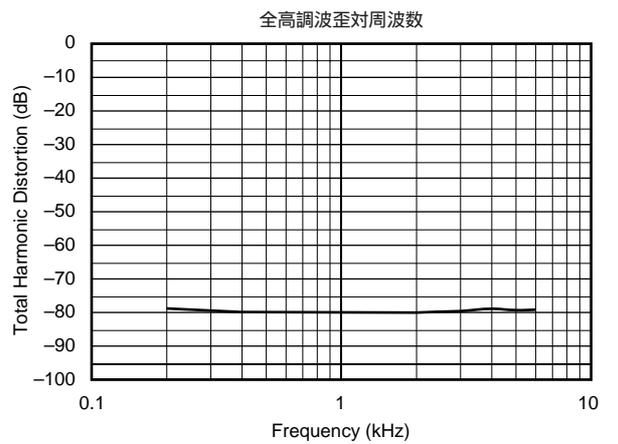
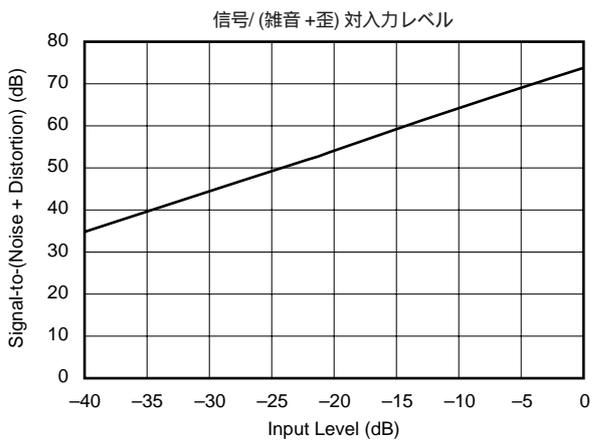
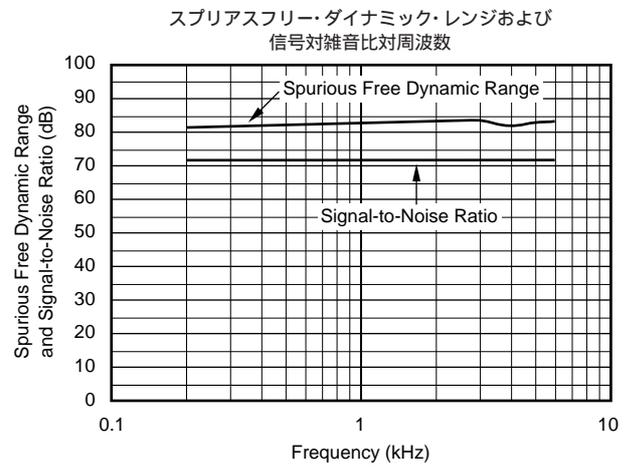
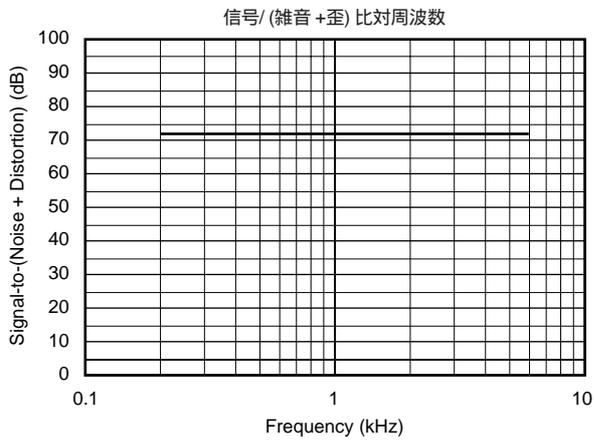
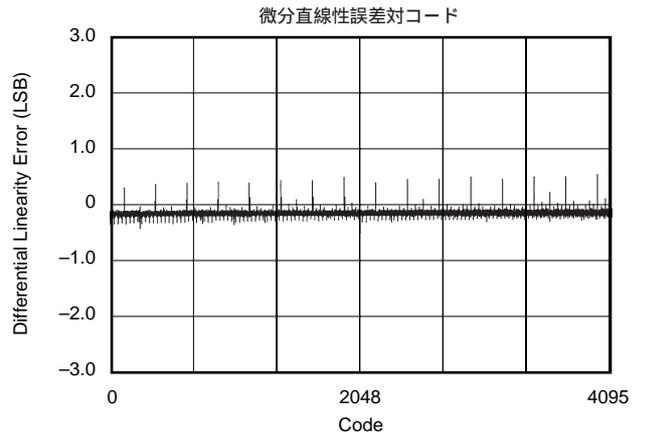
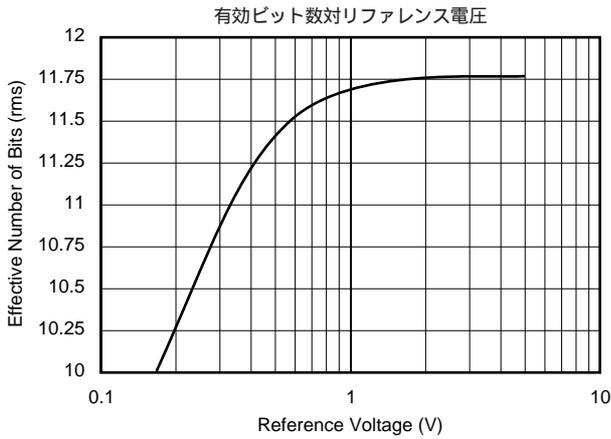
# 代表的性能曲線

特に記述のない限り、 $T_A = +25$ 、 $V_{CC} = +5V$ 、 $V_{REF} = +5V$ 、 $f_{SAMPLE} = 12.5kHz$ 、 $f_{CLK} = 16 \cdot f_{SAMPLE}$  です。



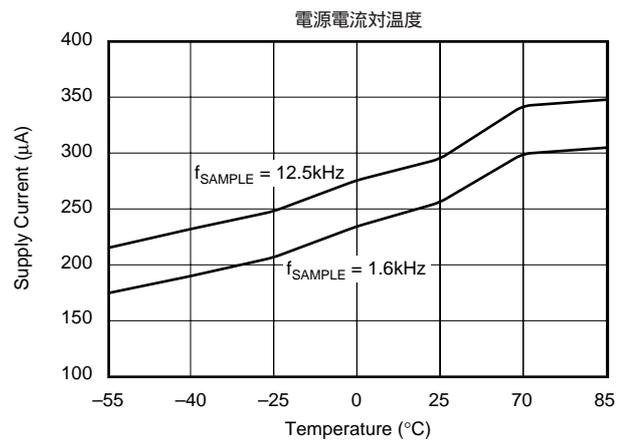
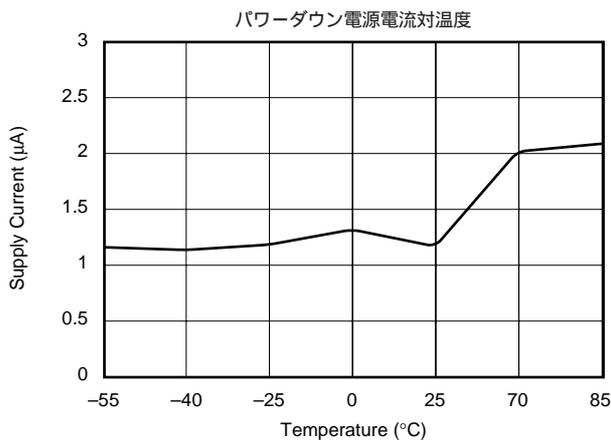
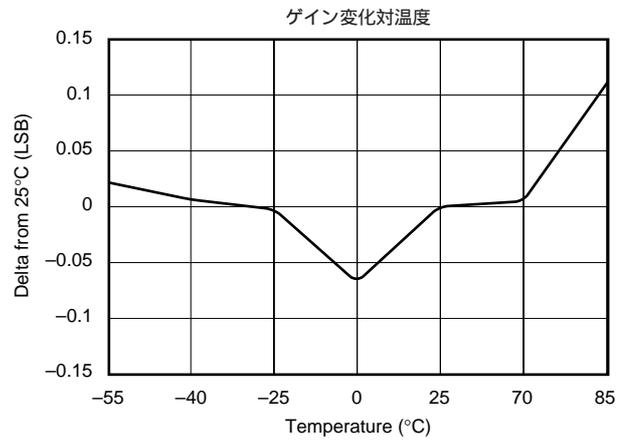
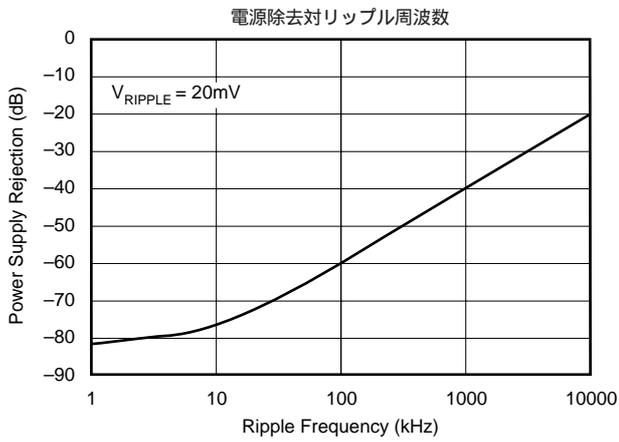
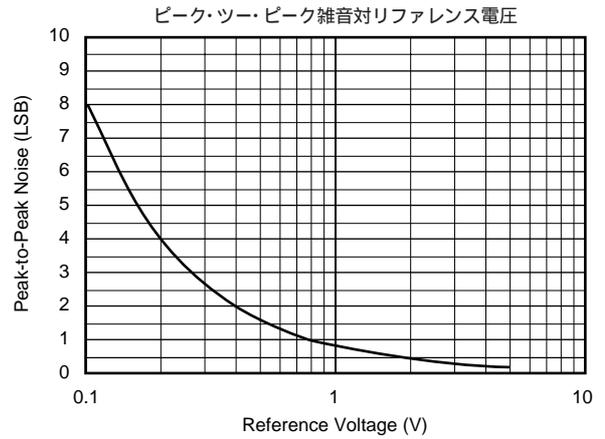
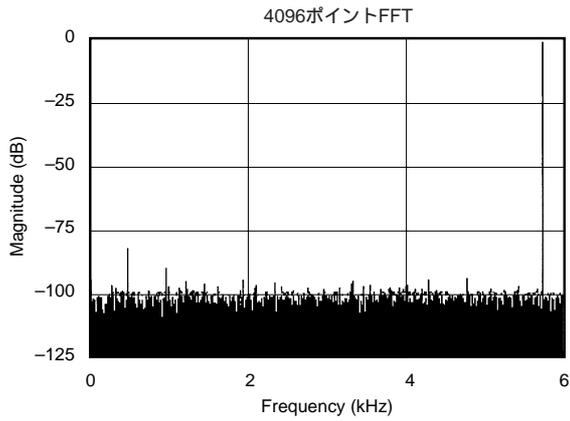
# 代表的性能曲線

特に記述のない限り、 $T_A = +25$ 、 $V_{CC} = +5V$ 、 $V_{REF} = +5V$ 、 $f_{SAMPLE} = 12.5kHz$ 、 $f_{CLK} = 16 \cdot f_{SAMPLE}$  です。



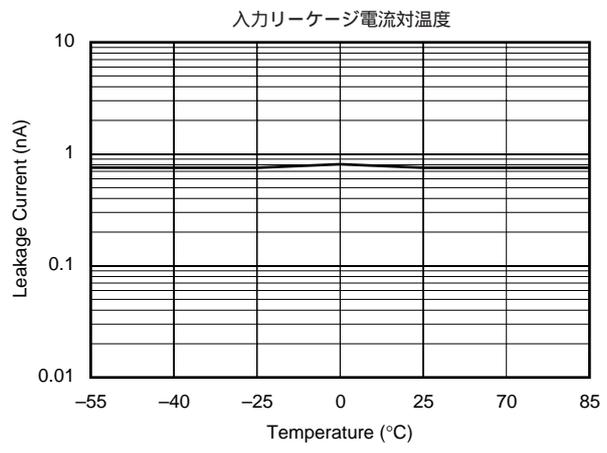
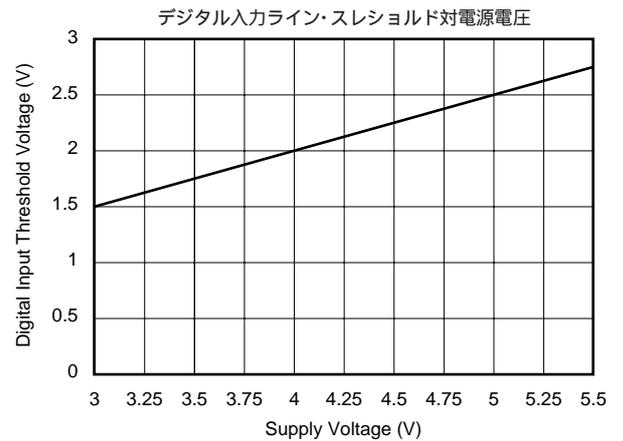
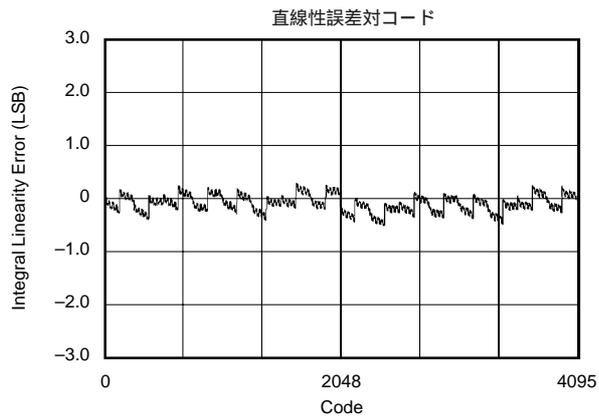
# 代表的性能曲線

特に記述のない限り、 $T_A = +25$ 、 $V_{CC} = +5V$ 、 $V_{REF} = +5V$ 、 $f_{SAMPLE} = 12.5kHz$ 、 $f_{CLK} = 16 \cdot f_{SAMPLE}$  です。

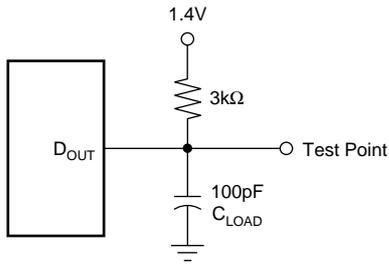


# 代表的性能曲線

特に記述のない限り、 $T_A = +25$ 、 $V_{CC} = +5V$ 、 $V_{REF} = +5V$ 、 $f_{SAMPLE} = 12.5kHz$ 、 $f_{CLK} = 16 \cdot f_{SAMPLE}$  です。



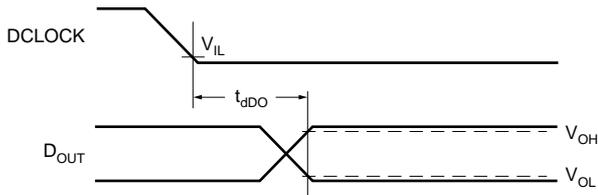
# テスト回路およびタイミング図



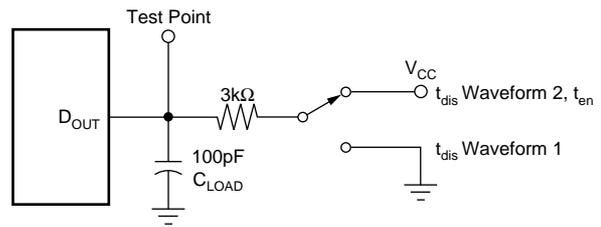
Load Circuit for  $t_{dO}$ ,  $t_r$ , and  $t_f$



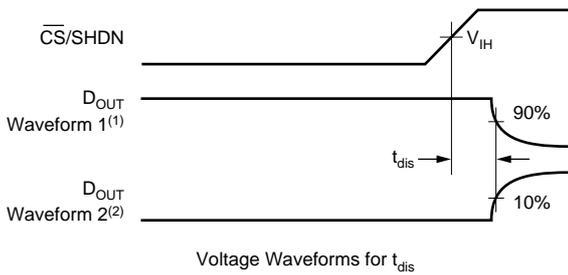
Voltage Waveforms for  $D_{OUT}$  Rise and Fall Times,  $t_r$ ,  $t_f$



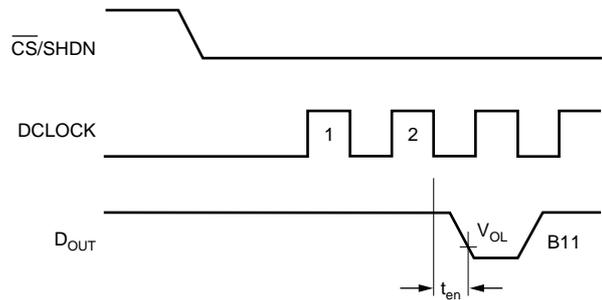
Voltage Waveforms for  $D_{OUT}$  Delay Times,  $t_{dDO}$



Load Circuit for  $t_{dis}$  and  $t_{en}$



Voltage Waveforms for  $t_{dis}$



Voltage Waveforms for  $t_{en}$

注：(1)波形1は、出力が出力制御によってディスエーブルされない限り“ハイ”であるという内部条件に対応します。(2)波形2は、出力が出力制御によってディスエーブルされない限り“ロー”であるという内部条件に対応します。

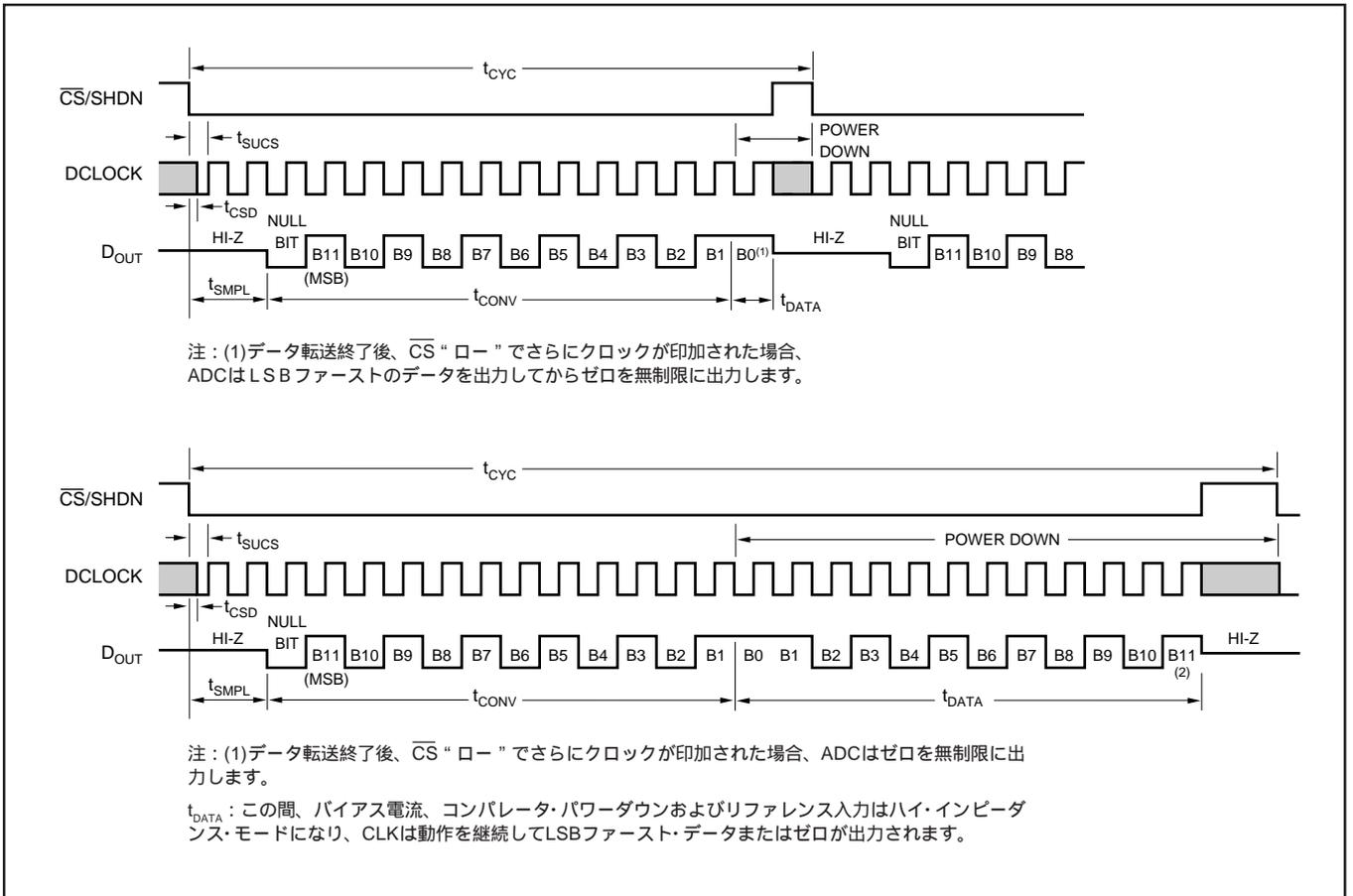


図1. ADS1286の動作シーケンス

## シリアル・インターフェース

ADS1286は、同期3線シリアル・インターフェースを介してマイクロプロセッサや他の外部デジタル・システムと通信を行います。DCLOCKがデータ転送の同期をとり、DCLOCKの立ち下がりがエッジで各ビットが送信され、DCLOCKの立ち上がりエッジで受信システムにキャプチャされます。図1に示すように、 $\overline{CS}$ の立ち下がりでデータ転送が開始されます。 $\overline{CS}$ の立ち下がり後、2番目のDCLOCKパルスが $D_{OUT}$ をイネーブルします。1つのヌル・ビットの後、A/Dの変換結果が $D_{OUT}$ ラインに出力されます。 $\overline{CS}$ を“ハイ”にすると、ADS1286がリセットされ、次のデータ交換が可能になります。

## マイクロパワー動作

ADS1286は、250 $\mu$ Aの標準動作電流および変換の間の自動シャットダウンにより、広範なサンプリング・レートにわたり超低消費電力を達成しています(図2を参照)。自動シャットダウンにより、サンプリング・レートの低下とともに電源の曲線も減少します。

### シャットダウン

ADS1286は、自動シャットダウン機能を備えています。自動シャットダウン機能では、 $\overline{CS}$ ピンが“ロー”のときに電力が引かれ、“ハイ”のときに完全にシャットダウンされます。各変換の終了時にバイアス回路およびコンパレータがパワーダウンし、リファ

レンス入力がハイ・インピーダンスになります。DCLOCKは動作を継続してLSBファースト・データまたはゼロが出力されます。

$\overline{CS}$ がレール・ツー・レールで動作しない場合は、入力ロジック・バッファが電流を引きます。この電流は、標準電源電流より大きくなる可能性があります。電源電流を最小にするには、 $\overline{CS}$ ピンが“ロー”のときグランドにし、“ハイ”のとき電源電圧にします。

\* レール・ツーレールは日本モトローラの登録商標です。

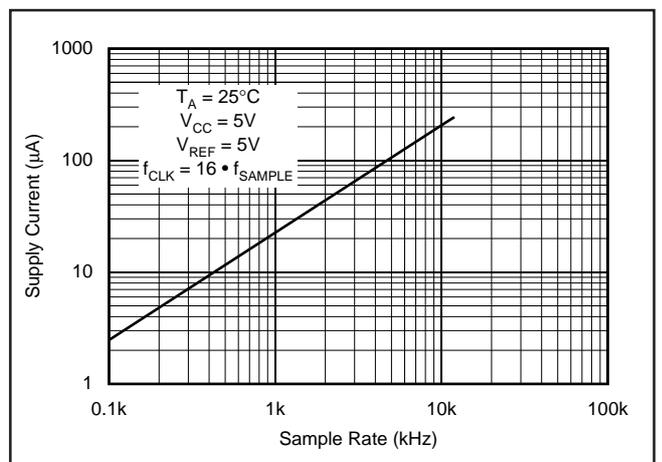


図2. 変換の間の自動パワー・シャットダウンにより消費電力がサンプリング・レートとともに減少する。

## 消費電力の低減

変換の間が長いシステムでは、 $\overline{CS}$  “ロー” の時間を最小にするとき電力ドレインが最小になります。 $\overline{CS}$ を “ロー” にし、データをできるだけ高速に転送して、“ハイ”に戻すことにより、電流ドレインが最小になります。これにより、デバイスが電力を引く時間が最小限に抑えられます。 $\overline{CS}$ を “ロー” に保持した場合でも、A/Dは変換後に自動的にシャットダウンします。クロックの動作を継続してLSBデータまたはゼロを出力する場合、ロジックはわずかな電流を引きます(図3参照)。

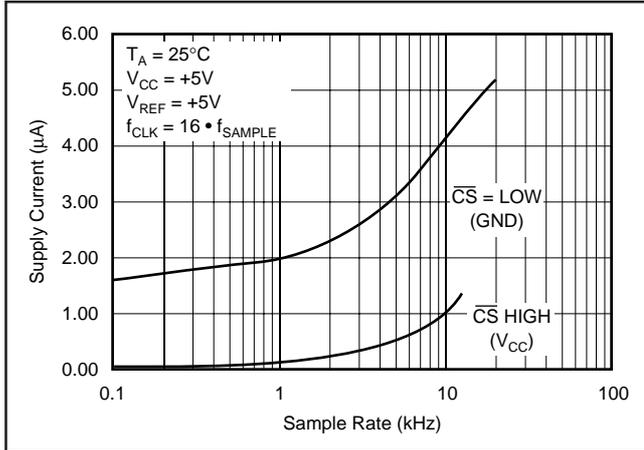


図3.  $\overline{CS}$ が “ハイ” のときのシャットダウン電流は、 $\overline{CS}$  “ロー” のときより低くなります。

## RC入力フィルタ

図4に示すように、RCネットワークで入力をフィルタすることができます。 $C_{\text{FILTER}}$ の値が大きい場合(例えば $1\mu\text{F}$ )、容量性入力スイッチング電流が正味のDC電流に平均されます。このため、抵抗の両端のDC電圧降下を防ぐため、抵抗値が小さくコンデンサ容量が大きいフィルタを選択する必要があります。DC電流の大きさは、 $I_{\text{DC}} = 20\text{pF} \times V_{\text{IN}} / t_{\text{CYC}}$  となり、ほぼ $V_{\text{IN}}$ に比例します。最小サイクル時間の $64\mu\text{s}$ で動作させると、 $V_{\text{IN}} = 5\text{V}$ の入力電流は $1.56\mu\text{A}$ になります。この場合、 $75\Omega$ のフィルタ抵抗で $0.1\text{LSB}$ のフルスケール誤差が発生します。これより大きいフィルタ抵抗を使用する場合は、サイクル時間を増加することによって誤差を除去することができます。

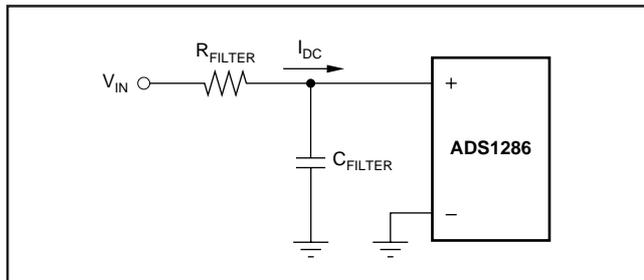


図4. RC入力フィルタ

## 低リファレンス電圧動作

ADS1286では、コンバータの入力スパンを減少させることにより実効分解能を増加させることができます。ADS1286は広範なリファレンス電圧にわたり良好な直線性およびゲインを示しますが(代表的性能曲線 “微分および積分直線性の変化対リファレンス電圧” および “ゲイン変化対リファレンス電圧” 参照)、低電圧の $V_{\text{REF}}$ を使用するときにはLSBのステップ・サイズが減少してコンバータに高い精度が要求されるようになるため、注意が必要です。低電圧の $V_{\text{REF}}$ で動作させる場合は、次の要因を考慮する必要があります。

1. オフセット
2. ノイズ

### 低電圧の $V_{\text{REF}}$ のオフセット

ADS1286を低リファレンス電圧で動作させると、出力コードに対するオフセットの影響が大きくなります。LSBのサイズが小さくなるにつれて、LSBに占めるオフセット(通常は固定電圧)の割合が高くなります。代表的性能曲線の “オフセット変化対リファレンス電圧” は、代表的な $V_{\text{OS}}$ の値についてオフセット(LSB)とリファレンス電圧との関係を示しています。例えば、 $5\text{V}$ のリファレンス電圧で $0.1\text{LSB}$ になる $122\mu\text{V}$ の $V_{\text{OS}}$ の場合、 $1\text{V}$ のリファレンスで $0.5\text{LSB}$ に、 $0.2\text{V}$ のリファレンスで $2.5\text{LSB}$ になります。このオフセットを受容できない場合は、受信システムによってデジタル的に処理するか、ADS1286の負入力のオフセットを調整して修正することができます。

### 低電圧の $V_{\text{REF}}$ のノイズ

ADS1286の全入力換算ノイズは、グランド・プレーン、良好なバイパスおよびレイアウト技術を使用してリファレンス入力のノイズを最小限に抑えることにより約 $200\mu\text{V}$ (ピーク・ツー・ピーク)まで低減することができます。このノイズは、 $5\text{V}$ のリファレンスではそれほど問題になりませんが、LSBのサイズが小さくなるにつれて、LSBに占める割合が高くなります。

$5\text{V}$ のリファレンスで動作させる場合、 $200\mu\text{V}$ のノイズは $0.15\text{LSB}$ (ピーク・ツー・ピーク)に相当します。この場合、ADS1286のノイズは、出力コードの精度にほとんど影響しません。しかし、低電圧のリファレンスでは、LSBに占めるノイズの割合が高くなり、出力コードに不要なジッタが発生することがあります。例えば、 $2.5\text{V}$ のリファレンスでは同じ $200\mu\text{V}$ のノイズが $0.3\text{LSB}$ (ピーク・ツー・ピーク)になります。さらにリファレンスを $1\text{V}$ まで低くすると、 $200\mu\text{V}$ のノイズが $0.8\text{LSB}$ になり、安定したコードを得ることが難しくなります。この場合は、複数の測定値を平均することが必要になります。

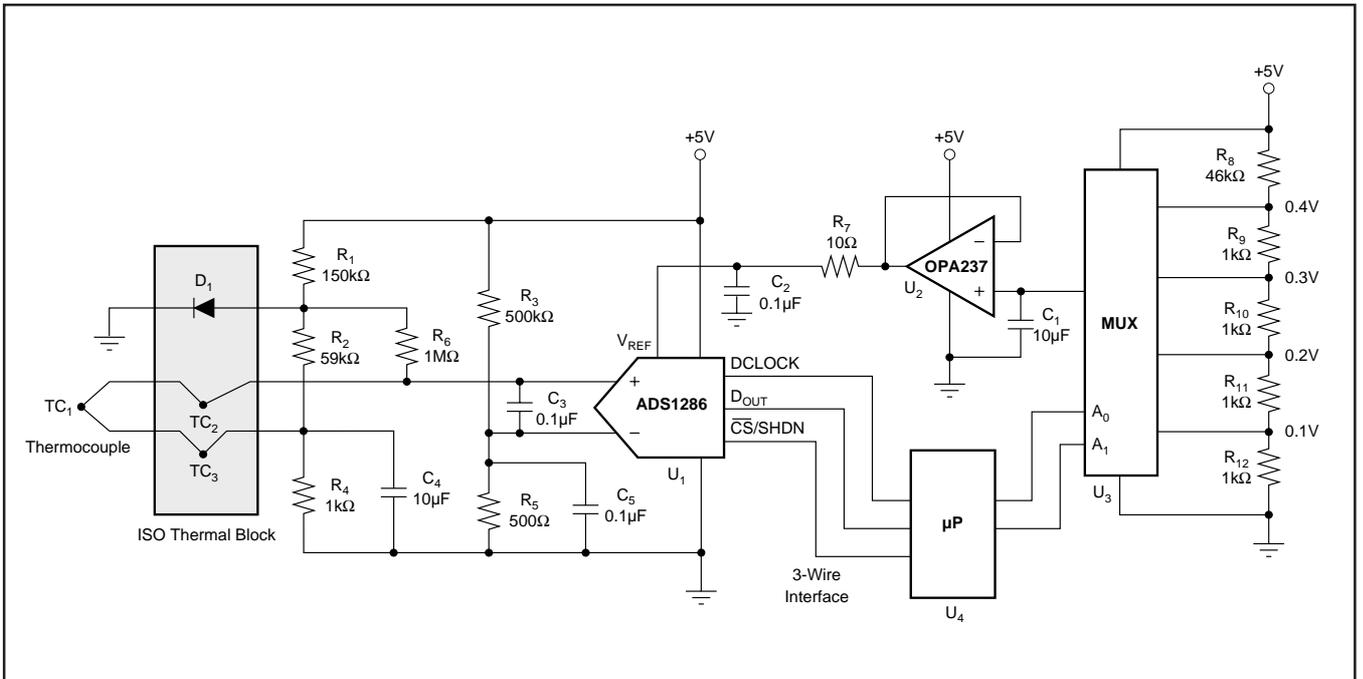


図5. ADS1286の入力レンジをMUXでスケールした熱電対アプリケーション

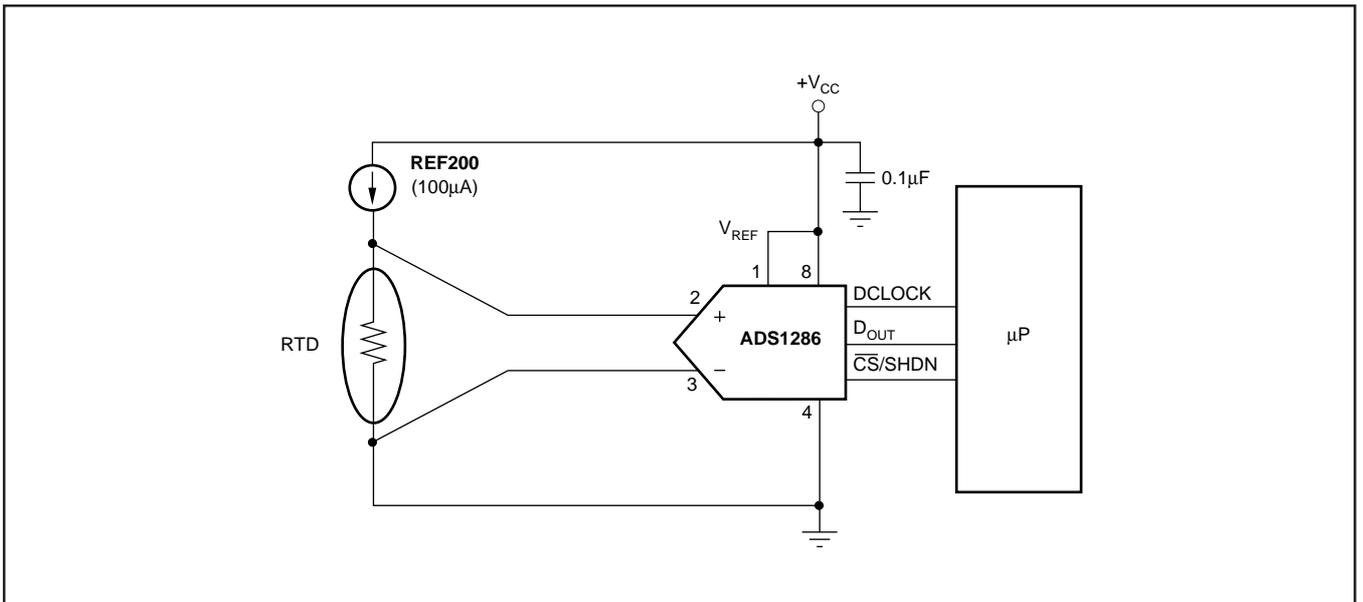
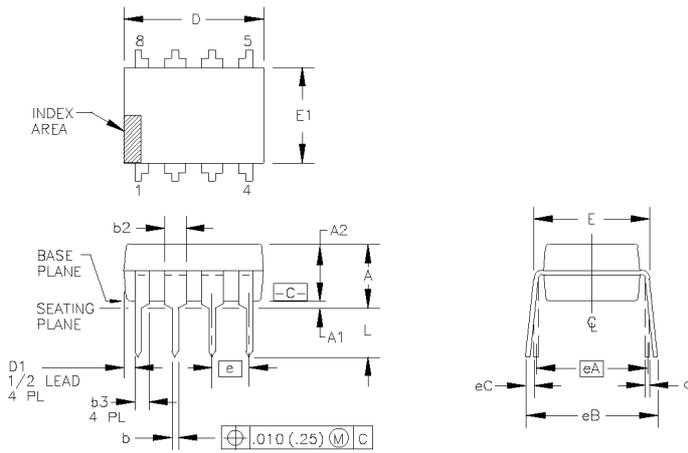


図6. RTD センサとADS1286

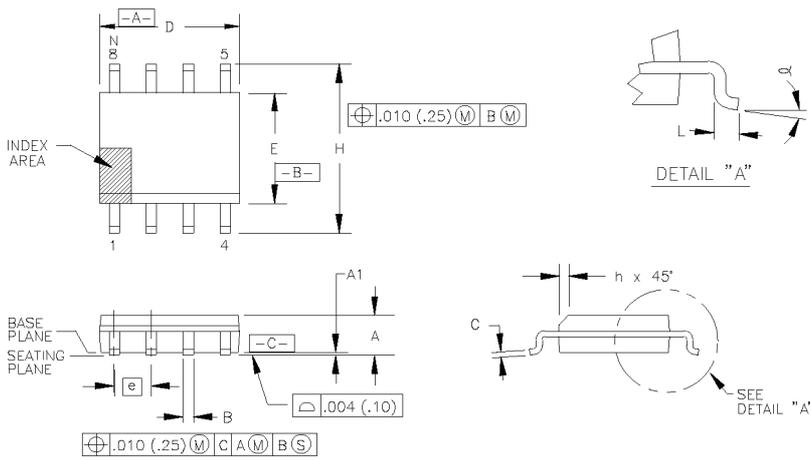
外觀

パッケージ番号006 - 8ピン・プラスチック・シングル幅DIP



DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	—	.210	—	5.33
A1	.015	—	0.38	—
A2	.115	.195	2.92	4.95
b	.014	.022	0.36	0.56
b2	.045	.070	1.14	1.78
b3	.030	.045	0.76	1.14
c	.008	.014	0.20	0.36
D	.355	.400	9.02	10.16
D1	.005	—	0.13	—
E	.300	.325	7.62	8.26
E1	.240	.280	6.10	7.11
e	.100 BASIC	—	2.54 BASIC	—
eA	.300 BASIC	—	7.63 BASIC	—
eB	—	.430	—	10.92
eC	.000	.060	0.00	1.52
L	.115	.150	2.92	3.81
N	8		8	

パッケージ番号182 - 8ピンSOP



DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	.0532	.0688	1.35	1.75
A1	.004	.0098	0.10	0.23
B	.013	.020	0.33	0.51
C	.0075	.0098	0.20	0.25
D	.189	.1968	4.80	4.98
E	.1497	.1574	3.80	4.00
e	.050 BASIC	—	1.27 BASIC	—
H	.2284	.244	5.80	6.20
h	.0099	.0196	0.25	0.50
L	.016	.050	0.41	1.27
N	8		8	
∞	0°	8°	0°	8°